



저작자표시-동일조건변경허락 2.0 대한민국

이용자는 아래의 조건을 따르는 경우에 한하여 자유롭게

- 이 저작물을 복제, 배포, 전송, 전시, 공연 및 방송할 수 있습니다.
- 이차적 저작물을 작성할 수 있습니다.
- 이 저작물을 영리 목적으로 이용할 수 있습니다.

다음과 같은 조건을 따라야 합니다:



저작자표시. 귀하는 원저작자를 표시하여야 합니다.



동일조건변경허락. 귀하가 이 저작물을 개작, 변형 또는 가공했을 경우에는, 이 저작물과 동일한 이용허락조건하에서만 배포할 수 있습니다.

- 귀하는, 이 저작물의 재이용이나 배포의 경우, 이 저작물에 적용된 이용허락조건을 명확하게 나타내어야 합니다.
- 저작권자로부터 별도의 허가를 받으면 이러한 조건들은 적용되지 않습니다.

저작권법에 따른 이용자의 권리는 위의 내용에 의하여 영향을 받지 않습니다.

이것은 [이용허락규약\(Legal Code\)](#)을 이해하기 쉽게 요약한 것입니다.

[Disclaimer](#)

2013년 8월
석사학위논문

삼각형 질화갈륨 발광다이오드 제작 및 특성 연구

조선대학교 대학원

광기술훈공학과
강용진

삼각형 질화갈륨 발광다이오드 제작 및 특성 연구

The fabrication and characterization of triangular
shaped GaN-based light emitting diode

2013년 8월 23일

조선대학교 대학원

광 기 술 공 학 과
강 용 진

삼각형 질화갈륨 발광다이오드 제작 및 특성 연구

지도교수 권 민 기

이 논문을 공학 석사학위신청 논문으로 제출함

2013년 4월

조선대학교 대학원

광 기 술 공 학 과
강 용 진

강용진의 석사학위논문을 인준함

위원장 조선대학교 교수 박종락 인

위원 조선대학교 교수 권민기 인

위원 조선대학교 교수 김자연 인

2013년 5월

조선대학교 대학원

목 차

ABSTRACT

제1장 서 론	1
제2장 이론적 고찰	2
제1절 LED(Light Emitting Diode)의 개요	2
1. P-N Junction	2
2. LED 발광원리	4
제2절 LED의 구조	8
1. 수평형 LED	8
2. 플립칩 LED	10
3. 수직형 LED	11
제3절 LED의 효율	13
1. 전류 주입효율	13
2. 내부 양자효율(IQE)	13
3. 광추출효율(LEE)	14
제4절 광추출효율 향상 기술	15
1. Patterned Sapphire Substrate(PSS)	16
2. Surface Texturing	16
3. Chip Shaping	17
4. Photonic Crystal	17

제3장 실험방법	19
제1절 광학 설계	19
제2절 전극 설계	20
제3절 발광다이오드 제작	22
1. Fabrication Process	22
2. LED 후공정	23
3. Scribe & Chip Separation	25
4. 발광다이오드의 패키지	27
제4장 실험결과 및 분석	28
제5장 결론	39
[참고문헌]	40
[감사의 글]	45

그림 목차

그림. 1.1 시간에 따른 LED 의 성능 향상 및 이에 따른 응용 시장	1
그림. 2.1 P-N junction과 전계	3
그림. 2.2 LED 의 구조 및 band diagram	4
그림. 2.3 에너지 대역 구조	6
그림. 2.4 물질의 Band gap energy와 Lattice constant	7
그림. 2.5 수평형 구조를 갖는 LED	8
그림. 2.6 수평형 구조를 갖는 LED의 전류 흐름	9
그림. 2.7 플립칩 구조 단면도	10
그림. 2.8 수직구조를 갖는 수직형 LED의 단면도	11
그림. 2.9 식각을 이용한 n-GaN 표면 뿔(cone) 생성	12
그림. 2.10 GaN 내부에서의 전반사 현상과 Snell's Law에 따라 계산된 임계각	15
그림. 2.11 GaN에서 escape cone과 escape efficiency 계산식	15
그림. 2.12 Patterned Sapphire Substrate의 SEM 이미지	16
그림. 2.13 사각형과 삼각형에서 광자의 진행 변화	17
그림. 2.14 (a) Photonic crystal 구조 (측면) (b) 포토닉 크리스탈 표면 구조, 사각형 격자 구조(좌), 삼각형 격자 구조(우)	18
그림. 2.15 Photonic crystal 구조에서의 광추출 현상에 대한 개념도	18
그림. 3.1 Ray tracing 시뮬레이션의 분석	19
그림. 3.2 전산모사 시뮬레이션의 분석	21
그림. 3.3 LED Chip 공정 모식도	23
그림. 3.4 후가공 공정 모식도	24
그림. 3.5 LED 후가공에 사용되는 지그와 (a) hot plate (b) Grinder machine, (c) Lapping machine	24

그림. 3.6 LED scribing & separation 모식도	25
그림. 3.7 다각형 LED의 칩 분리 문제점	26
그림. 3.8 Chip 단위로 분리된 삼각형 LED (a) 35°, (b) 60°, (c) 70°	26
그림. 3.9 LED TO-CAN 패키지 공정 모식도	27
그림. 4.1 (a) 수직 및 (b) 수평방향에서 다각형 LED의 배광 분포	29
그림. 4.2 각도에 따른 삼각형 LED 의 구조 변경 (a) T-35, (b) T-60, (c) T-70	30
그림. 4.3 수직 및 수평방향에서 T-35, T-60, T-70 LED 의 배광 분포	31
그림. 4.4 SpeCLED를 이용하여 측정된 T-35, T-60, T-70의 다양한 전극 구조에 따른 전류 분포도	32
그림. 4.5 LED의 전류분포 비교를 위한 EL mapping 결과	34
그림. 4.6 삼각형 LED의 전극구조에 따른 광추출 효율 시뮬레이션	35
그림. 4.7 각도에 삼각형 LED와 사각형 LED의 I-V 곡선	36
그림. 4.8 각도에 삼각형 LED와 사각형 LED의 L-I 곡선	36
그림. 4.9 각도별 삼각형 LED의 배광분포	37

표 목차

표 3.1 Ray tracing 시뮬레이션 구조 & 입력 변수 값	19
표 3.2 전산모사 시뮬레이션 구조 & 입력 변수 값	20
표 4.1 다각형 LED의 광추출 효율 시뮬레이션	28
표 4.2 삼각형 LED의 크기에 따른 광추출 효율	30
표 4.3 각도에 따른 삼각형 LED의 광추출 효율	31
표 4.4 각도와 전극구조에 따른 삼각형 LED의 전기적 & 광학적 특성	33
표 4.5 T-35 LED 의 전극 디자인에 따른 광출력 효율	35
표 4.6 각도에 따른 LED의 전극구조 시뮬레이션 결과	37
표 4.7 표면 거칠기 및 PSS 구조가 있을 때 사각형과 삼각형 LED의 효율 비교	38

ABSTRACT

The fabrication and properties of triangular shaped GaN-based light emitting diode

By Young Jin Kang

Advisor : Prof. Min Ki Kwon, Ph.D.

Department of Photonic Engineering

Graduate School of Chosun University

Highly efficient GaN-based light-emitting diodes (LEDs) have been intensively developed in recent years for use in diverse applications, such as traffic lights, full color displays, backlighting unit of liquid crystal display (LCD), and solid-state lighting. This widespread application makes it desirable to increase the internal quantum efficiency and light extraction efficiency of LEDs. However, though recent crystal growth technology has improved the internal quantum efficiency, $\eta_{\text{extraction}}$ still remains low because of the total internal reflection at the surface of LEDs due to the difference in refractive index between GaN ($n = 2.5$) and air ($n = 1$). To enhancement of the light extraction efficiency, several methods such as surface texturing, patterned sapphire substrate (PSS), chip shaping and photonic crystal have been proposed.

Chip shaping is useful method to increase the extraction efficiency of LED by significant reduction in total internal reflection and increase in side wall emission with controlling the light path. In this work, we improve the

efficiency of triangular shaped LED chip by optimizing the shape and electrode pattern design. We found that the extraction efficiency of LED with isoscale triangular shape is more higher than that of LED with equilateral triangle. In addition, we improve the electrical properties of LED with isoscale triangular shape by enhancing the current spreading with controlling the distance between n-electrode and p-electrode. The optical output power of LED with triangular shape is improved by 15.73 % as an input current of 100 mA without degradation of electrical properties, compared to that of LED with quadrangular shape. Therefore, this work shows that the triangular chip shaping is very important technique to fabricate the high efficient light emitting diodes.

제1장 서 론

최근 전 세계적으로 에너지 부족과 고유가 지속으로 대체에너지 확보 및 에너지 절감 정책을 추진 중이다. 또한 기업에서도 이산화탄소 배출량 감소를 위하여 공정 개선 및 녹색 사업을 통한 탄소 배출권 확보 등 에너지 절감은 필요가 아닌 의무 사항으로 국가와 기업 모두에게 미래 성장 동력의 핵심 분야가 되었다. 이에 따라 기존 조명에 비해 친환경적이며 고효율, 장 수명, 빠른 응답속도 등의 많은 장점을 갖는 LED가 빠른 속도로 신호등, 전광판, 휴대폰, 자동차 back light 등 다양한 분야의 조명시장을 대체하고 있다.^[1] 하지만, LED가 조명의 가장 큰 시장인 실내 및 실외 일반 조명을 대체하기에는 발광 효율 대비 높은 가격과 신뢰성 등의 문제점이 있다.



그림. 1.1. 시간에 따른 LED 의 성능 향상 및 이에 따른 응용 시장

따라서 LED를 조명 시장에 활용하기 위해서는 기존 효율 대비 약 2배 이상의 효율 개선이 요구되고 있다. 최근 LED epi 성장기술의 발달과 함께 내부양자효율을 크게 향상되었지만 광추출 효율은 낮은 실정이다. 광추출 효율을 개선하기 위해, Patterned sapphire substrate(PSS), Photonic crystal, Nano structure, Surface roughness, Chip shaping 등의 기술이 이용되고 있다.

특히 일반적으로 LED는 칩의 절단 및 수율을 고려하여 사각형 모양으로 제작되고 있는데 광추출 효율 측면에서 사각형 구조는 전반사에 의해 빛이 추출되지 못하는 손실이 발생하게 된다. 이를 극복하기 위하여 기존 사각형 chip 을 삼각형, 마름모, 육각형 등 다른 모양으로 변형하려는 연구가 진행되고 있다. 하지만 대부분의 연구는 기존 사각형과 비교하여 광추출 효율이 증가됨을 보고하는데 그치고 있다. 본 연구에서는 다각형 구조 중 칩 분리 및 수율을 고려하고 삼각형 LED chip 의 최적 구조 및 전극 디자인을 도출하였다.

제2장 이론적 고찰

제1절 LED(Light Emitting Diode)의 개요

1. p-n Junction

p-n Junction 이란, 반도체 내부의 p형 반도체와 n형 반도체의 영역이 접해있는 부분을 이른다. 각각의 p형 반도체와 n형 반도체는 불순물 도핑이 되어있기 때문에 그 경계에서 전계가 발생한다. 이 전계에 의해 diffusion과 drift 현상이 발생하게 되는데 이때 diffusion current와 drift current가 발생한다. 초기에는 diffusion current가 매우 크고 drift current는 아주 작기 때문에 점차 공핍영역이 생성됨에 따라 drift current는 증가하고 diffusion current는 감소하게 된다. Diffusion current와 drift current가 같아졌을 때 junction은 평형상태에 도달하며 그 상태에서 전류는 0이 된다.

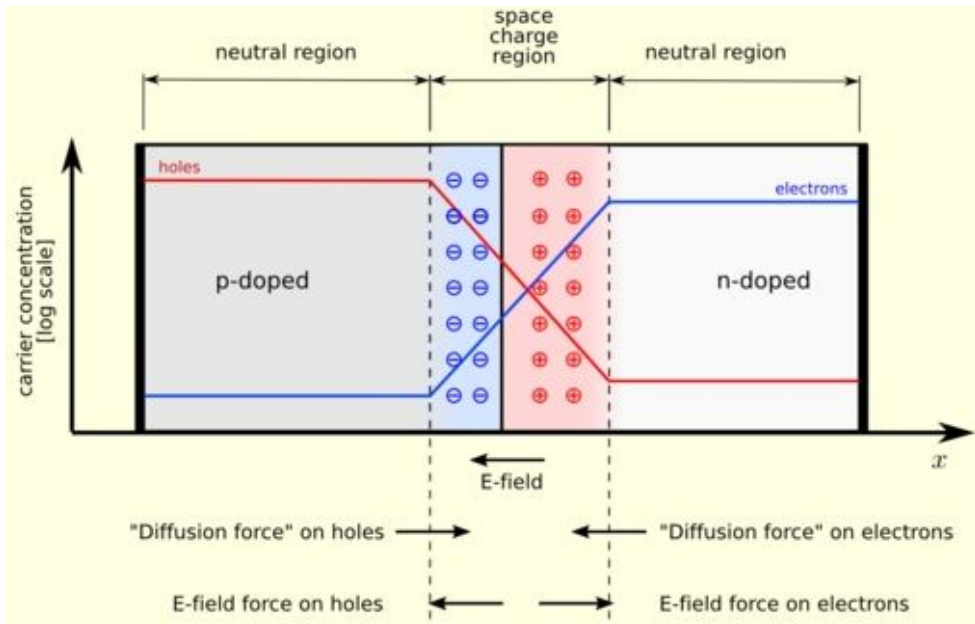


그림. 2.1. p-n junction과 전계

2. LED의 발광 원리

발광 다이오드 (Light Emitting Diode, LED)는 기본적으로 화합물 반도체를 이용한 pn 접합 다이오드이다. 이 소자는 기본적으로 p형 반도체와 n형 반도체의 이종접합 구조를 가지며, 전압을 가하면 p형 반도체와 n형 반도체 층으로 전공 및 전자가 각각 주입되어 활성층에서 결합 되어 반도체의 밴드 갭 (Band gap)에 해당하는 에너지를 빛의 형태로 방출하는 일종의 광전자 소자 (Optoelectronic device)이다.

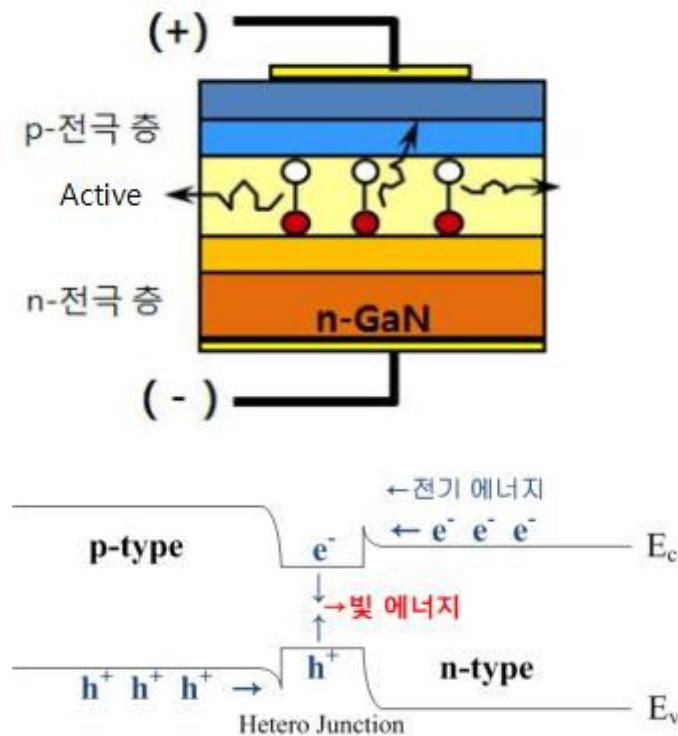


그림. 2.2. LED 의 구조 및 band diagram

p, n 반도체를 그림 2.2 와 같이 접합시킨 후 순방향으로 전압을 인가하면, p형 반도체의 정공 (Hole)은 n형 반도체 쪽으로 이동하여 가운데 active 층으로 모인다. 이와는 반대로 n형 반도체의 전자 (Electron)는 p형 반도체 쪽으로 이동

하여 전도대 (Conduction band)의 에너지가 가장 낮은 곳인 active 층으로 모인다. 이 전자들은 가전대 (Valence band)의 정공과 결합하며, 이 때 결합하는 전자와 정공의 에너지 차이 즉 에너지 갭 (Energy gap)에 해당하는 만큼의 에너지가 빛의 형태로 방출된다.

발광효율이 높은 LED를 제조하기 위해서는 전자와 정공이 재결합해서 에너지가 방출될 때, 결합 전후의 에너지 외에 운동량도 보존될 필요가 있다. 가장 높은 발광효율을 얻을 수 있는 재결합 과정은 전자와 정공의 최초의 운동량이 같고, 결합에 의해 방출되는 에너지가 모두 빛으로 되어 운동량에 변화가 없는 경우이다. 이것은 그림 2.3 (a)에 나타낸 것처럼, 가전자대역의 최고점과 전도대역의 최저점에서 운동량차가 없는 에너지대역 구조를 가진 반도체로, 직접천이형 (Direct transition)이라 부른다. 전자와 정공의 최초 운동량이 다른 경우, 운동량을 보존하기 위해 열이나 소리의 격자진동의 관여가 필요해 재결합 확률은 매우 작아지게 된다. 이처럼 운동량이 다른 위치에 있는 것은 간접천이형 (Indirect transition)이라한다. (그림 2.3 (b)). 규소 (Si) 등 간접 천이형 반도체 내에서는 이 에너지는 주로 열과 진동으로 소모되어 발광 효율이 크게 저하되는 반면, 질화갈륨 (GaN) 등 직접 천이형 반도체에서는 전자와 정공의 재결합 시 발생하는 에너지가 모두 발광 형태로 나타나기 때문에 LED를 구성하기 위한 적합한 재료라고 볼 수 있다. 이러한, 직접 천이로부터 발생하는 빛의 파장은 반도체의 고유한 특성인 에너지 밴드갭 (E_g)에 따라 결정되며, 빛의 에너지와 발광파장은 식 (2.1), 식 (2.2)와 같은 관계에 있다.

$$E_g = h\nu = hc/\lambda \quad (2.1)$$

$$\lambda(nm) = 1240/E(eV) \quad (2.2)$$

$h = \text{plank's constant}, c = \text{velocity of light}, \lambda = \text{wavelength}$

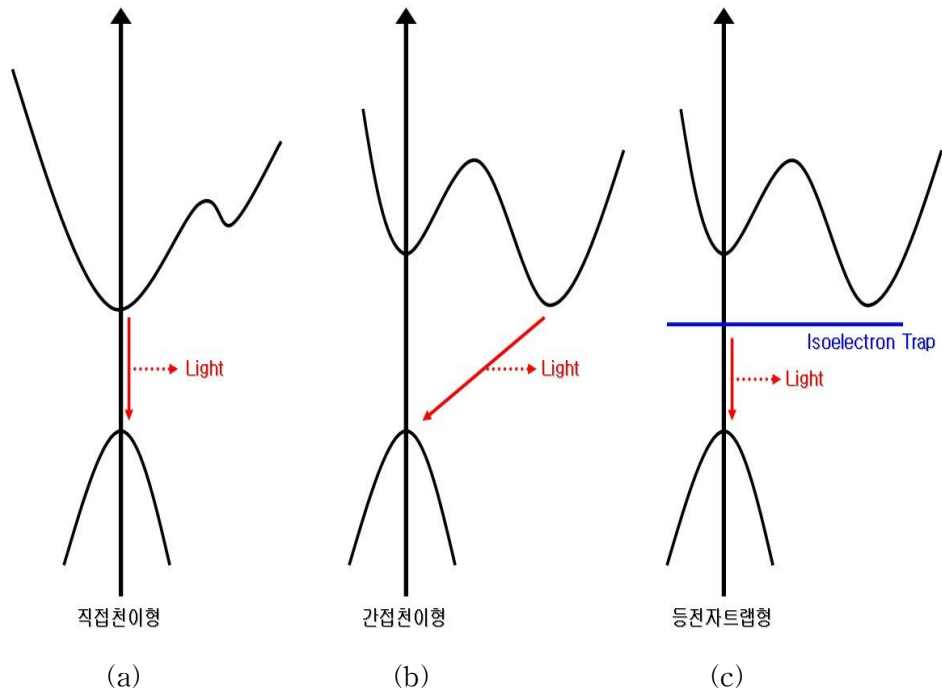


그림 2.3. 에너지 대역 구조

또한, 그림 2.3 (c)처럼 대역 사이에 불순물을 넣음으로써 간접천이형의 경우에도 고 발광 효율화를 도모할 수 있다. 발광시키고자 하는 영역에서 직접 천이형 반도체 결정이 존재하지 않았던 LED 발전 초창기에는 간접천이형 반도체에 특별한 불순물을 첨가하여 발광 파장을 어느 정도 변화시켜 발광 영역을 맞추어왔다. 그러나 고 휘도 LED를 구현하기 위해서는 직접 천이형 반도체의 사용이 필수적이며 III-V족, II-VI족 화합물 반도체가 이에 해당한다.^[2,3]

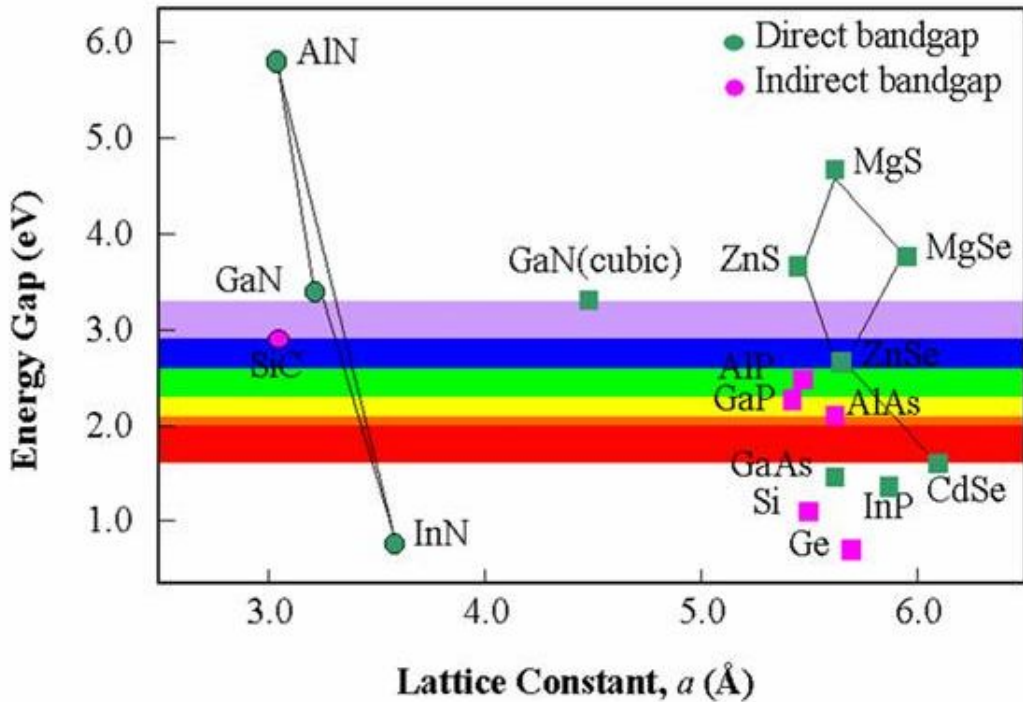


그림. 2.4. 물질의 Band gap energy와 Lattice constant

LED에서 방출하는 빛의 색은 반도체 칩 구성 원소의 배합에 따라 파장을 만들며, 이러한 파장이 빛의 색을 결정한다. Red에 가까울수록 긴 파장을, Violet에 가까울수록 짧은 파장을 나타내며, 파장이 짧을수록 좀 더 큰 에너지가 필요하다. 그러므로 밴드 갭이 큰 반도체로 LED를 제작할 경우 높은 에너지 빛, 즉 짧은 파장의 빛을 발산하며, 밴드 갭이 작은 반도체는 낮은 에너지를 갖는 긴 파장의 빛을 발산한다.

제2절 LED의 구조

1. 수평형 LED

가장 기초적인 LED 구조로 conventional LED라고 말하기도 한다. 수평형 LED의 구조는 그림 2.5 와 같은 구조를 갖는다. 사파이어기판 위에 n-GaN, MQWs (multiple quantum wells), p-GaN이 순차적으로 적층되어있는 구조이다. 가장 널리 사용되고 있는 LED 구조이며, 공적은 mesa식각, 투명전극 증착, p-n전극 증착으로 공정이 매우 간단하며 단시간에 공정을 완료할 수 있는 장점이 있다. 공정단가도 매우 낮은 편으로, 최근까지 판매되는 주요 LED 는 수평형으로 제작되었다. 하지만, 수평형 LED는 몇 가지 한계점을 가지고 있다. 첫 번째, n-GaN의 전자를 주입하는 전극과 p-GaN에 정공을 주입하는 전극이 동일한 면에 존재하고 있어서 주입된 전류가 흐르면서 n형 전극 근처에 전류 밀집(Current crowding)현상이 발생하게 된다.

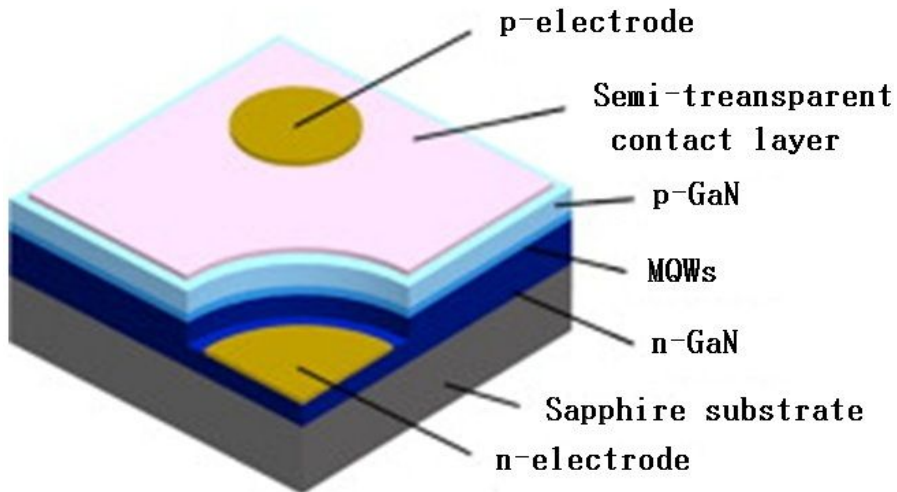


그림. 2.5. 수평형 구조를 갖는 LED

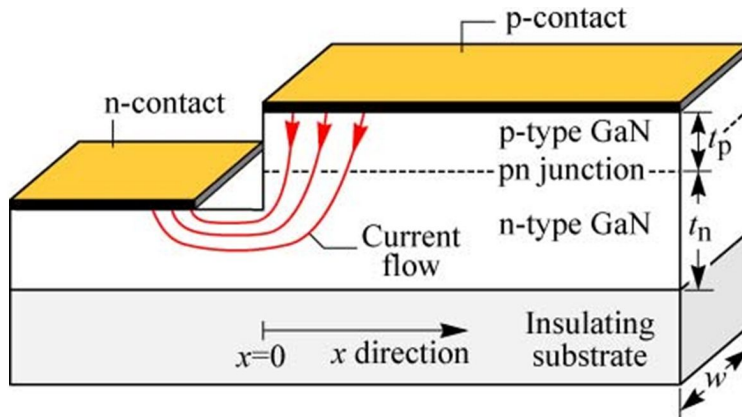


그림. 2.6. 수평형 구조를 갖는 LED의 전류 흐름

그림 2.6 은 수평형 구조를 갖는 LED 의 전류 흐름을 보여준다. 특히 p 전극과 n 전극이 가까운 부분에서 전류 밀집 현상이 나타남을 알 수 있고 이것은 비발광재결합을 증가하여 LED 의 효율이 떨어지는 주요 문제점이 된다.^[4] 또한 전류 밀집현상 때문에 수평형 LED 는 대면적 LED 칩으로 제작하는데 한계를 가지고 있다. 두 번째, 전류의 퍼짐을 증가하기 위하여 저항이 큰 p형 GaN 층 위에 투명전극 층을 삽입하는데 투명 전극층의 전도도와 투과도가 Trade-off 관계가 있어 광추출효율을 증가시키는데 한계가 있다.^[4,5]

마지막으로 사파이어 기판은 열전도도가 매우 낮은 물질로써, MQWs에서 전자와 정공이 비발광 재결합함으로써 생성되는 열을 외부로 방출이 잘 되지 않기 때문에 LED의 junction 부분의 온도가 증가하게 된다. 이는 LED의 효율 및 수명저하 등 신뢰성 저하의 문제점을 발생한다.

2. 플립칩 LED

플립칩 LED는 수평형 LED의 단점을 일부분 보완한 구조이다. 그림 2.7은 플립칩 LED의 단면 구조를 보여준다. 플립칩 LED의 기본 구조는 수평형 LED칩을 submount에 본딩한다는 점이 크게 다르다. n-GaN과 p-GaN의 접촉은 각각 submount사이 슬더를 형성함으로써 만들어 진다. 플립칩은 n-GaN 표면위에 반사막을 형성하기 때문에 MQWs에서 생성된 광자 중 submount쪽으로 향하는 광자를 다시 반사시켜 외부로 방출하는 역할을 한다. 플립칩에 존재하는 반사막 때문에 광출력이 향상된다는 장점을 갖는다.^[6,7] 또한 submount 물질로 열전도도가 좋은 금속 기판이나 실리콘 기판을 사용함으로써 MQWs에서 발생한 열을 외부로 빼주는 데 용이하다. 이로 인하여 수평형 LED보다는 공정은 조금 복잡하지만 높은 광출력과, 열에도 안정적인 LED를 제작 할 수 있다는 장점이 있다.^[8] 하지만, 플립칩 LED도 여전히 전류 밀집현상이나 식각 공정 시에 발생하는 MQWs의 면적 감소 등의 문제점은 여전히 남아있어, 대면적 LED 칩이나 고출력 LED칩을 제작 할 시 극복해야할 문제점들이 남아있다.

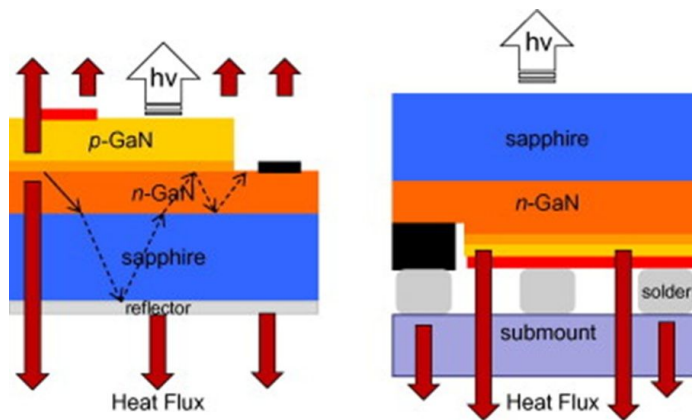


그림. 2.7. 플립칩 구조 단면도

3. 수직형 LED

수직형 LED는 수평형 LED의 구조적인 문제를 상당부분 극복한 구조이다. 수직형 LED는 고효율 LED 칩을 제작 할 때 사용된 구조이며, 그림 2.8 은 수직형 LED의 단면 구조를 보여준다, 수직형 LED의 구조에서 가장 큰 변화는 사파이어 기판이 제거되었다는 점이다.^[9]

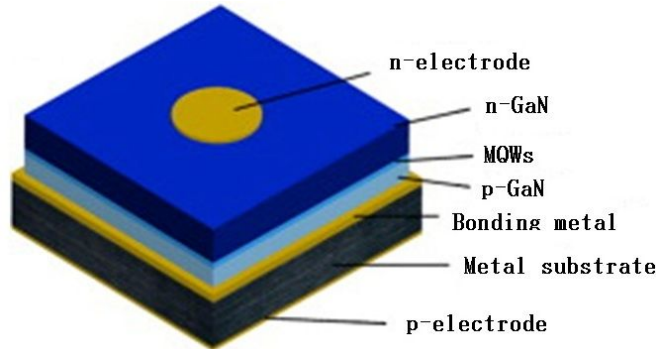


그림. 2.8. 수직구조를 갖는 수직형 LED의 단면도

전기전도도와 열전도도가 낮은 사파이어 기판은 Laser Lift Off (LLO)를 통해 제거되며 n-GaN이 노출된다. 사파이어 기판대신 GaN layer를 지지해 줄 기판으로 submount가 사용되었으며, 재료는 금속, 실리콘, 세라믹 등을 사용한다. 열전도도와 전기전도도가 높은 물질을 사용함으로써 외부로의 열 방출 특성이 우수하며, submount를 통하여 p-GaN으로 전공을 공급할 수 있다. 또한 n-GaN 전극과 p-GaN 전극이 수직 방향에 존재하고 있어서 전류가 수직방향으로 흐르게 된다. 이 때문에 앞에서 언급했던 전류 밀집 현상을 상당 부분 극복할 수 있다. 또한 p-GaN층에 은(Ag)을 기반으로 하는 반사막을 형성함으로써 submount로 향하는 광자의 대부분을 다시 위로 반사시켜 외부로 방출하게 하여 광추출 효율이 상승한다. 또한 n-GaN을 노출시키기 위한 식각공정이 없기 때문에 실질적인 Active layer인 MQWs의 면적 손실을 피할 수 있다. 이러한 이유로 수직형 LED는 대면적, 고효율 LED 칩을 만들기에 적합하다.^[10] 수직형 LED는 수평형 LED박막을 위아래 반전

시켜 놓았기 때문에, 위로 노출된 면이 질소면(N-face)이 된다.

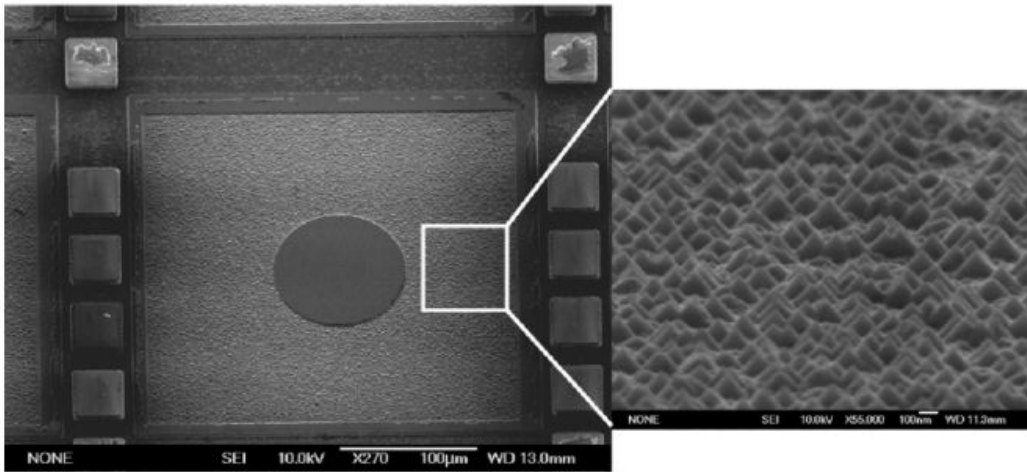


그림. 2.9. 식각을 이용한 n-GaN 표면 뿔(cone) 생성

그림 2.9 와 같이 평평한 GaN의 질소면은 식각 공정을 사용하여 쉽게 뿔 (cone)을 형성 할 수 있다. 형성된 뿔은 특정한 패턴이 없으며, 크기와 높이가 각각 다른 모습을 취한다. 표면에 뿔을 형성 시키면, 광자가 외부로 빠져 나갈 수 있는 각도를 넓혀주어 광추출 향상에 많은 도움이 된다.^[11]

제3절 LED의 효율

LED의 성능을 평가하는 주요 요소 중의 하나가 효율이다. 여기서 효율이라 함은 제작된 소자에 전기적 에너지를 공급해 주었을 때 광에너지로 변환해 주는 정도를 나타낸다. LED의 외부 양자 효율 (External quantum efficiency)은 주입된 전하당 발광되는 광자의 수를 나타내며 전류 주입 효율, 내부양자효율, 광추출 효율의 곱에 의해서 결정된다.

1. 전류주입효율 (Injection efficiency)

전류주입효율은 광자를 생성하는 활성층 내로 전자 및 정공이 주입되는 효율로 나타내며 금속 및 반도체 사이의 work function 차이에 의한 장벽에 의해 발생하는 schottky barrier에 의해 영향을 받는다. 따라서 반도체와 금속층 사이에 Ohmic 접합의 구성이 중요하다. 또한 주입된 전자 및 홀이 활성층으로 이동할 때 반도체 내의 밴드 구조 및 반도체 층의 저항 등이 영향을 준다.

2. 내부양자효율 (Internal quantum efficiency)

내부양자효율은 활성층으로 주입된 전자와 정공이 비발광재결합 없이 발광 재결합을 하는지의 효율을 나타낸다. 특히 결함에 의한 손실, 양자우물 구조의 설계 및 압전 효과에 의한 전자와 정공 분포 외곡 등의 문제 해결이 중요하다.

$$\eta_{\text{int}} = \frac{P_{\text{int}}/(h\nu)}{I/e} = \frac{\text{\# of photons emitted from active region per second}}{\text{\# of electrons injected into LED per second}}$$

(P_{int} : the optical power emitted from the active region, I : injection current)

3. 광추출 효율(Light extraction efficiency)

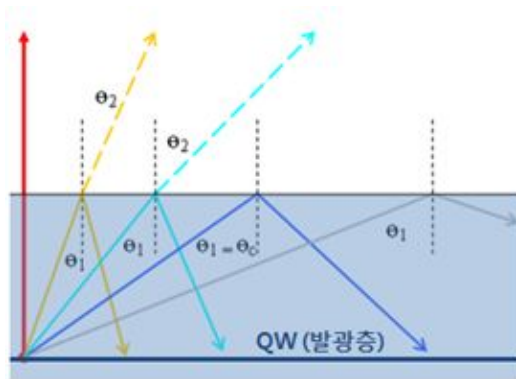
광추출 효율은 활성층에서 발생한 빛이 전반사에 의해 기판을 포함한 화합물 반도체 등 내부에 갇히게 되지 않고 외부로 빠져나오는지에 관한 효율을 나타낸다. 또한 투명전극, 패키지 재료 등에 의해 발생한 빛이 흡수 되면 광추출효율의 감소가 발생한다.

$$\eta_{\text{extraction}} = \frac{P/(h\nu)}{P_{\text{int}}/(h\nu)} = \frac{\text{\# of photons emitted into free space per second}}{\text{\# of photons emitted from active region per second}}$$

(P : the optical power emitted into free space)

제4절 광추출 효율 향상 기술

LED 내부에서 생성된 광자가 LED 외부로 방출될 때, 질화갈륨(굴절률=2.5)과 공기(굴절률=1)와의 굴절률(refractive index) 차이로 인해 광자가 방출될 수 있는 임계각(Critical angle)이 감소하여 내부 전반사로 인해 광자의 소멸이 발생한다. 이는 LED의 광추출 효율이 낮아지는 문제점이 발생하고, LED의 효율 감소하는 결정적 요인으로 작용한다. 그림 2.10 는 질화갈륨을 기반으로 하는 LED에서는 광자의 진행 경로와 임계각을 나타낸다. 그림 2.11 과 같이 계산된 임계각은 23.6°에 불과하므로 LED에서 발생한 광자 중 극히 일부만이 LED 외부로 방출된다.



From Snell's Law

$$n_1 \sin \theta_1 = n_2 \sin \theta_2$$

$$\theta_c = \sin^{-1}(n_2/n_1)$$

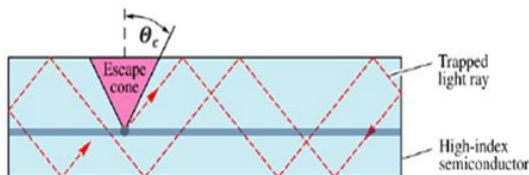
$$= 23.6^\circ$$

n_1 $n_1(\text{GaN}) = 2.5$

n_2 $n_2(\text{air}) = 1$

그림. 2.10. GaN 내부에서의 전반사 현상과 Snell's Law에 따라 계산된 임계각

내부 전반사의 임계각에 의해 광자의 탈출 빔(escape cone)은 정의 될 수 있다. 탈출 빔 내부의 광자는 공기로 탈출할 수 있으나, 탈출 빔 외부의 광자는 LED 내부에서 전반사를 하며, LED 내부에서 소멸된다.



$$\eta_c = \frac{P_{\text{escape}}}{P_{\text{source}}} = \frac{1}{2}(1 - \cos \theta_c)$$

$$\approx \frac{1}{2} \left[1 - \left(1 - \frac{\theta_c^2}{2} \right) \right] = \frac{1}{4} \theta_c^2 = \frac{1}{4} \frac{n_0^2}{n_s^2}$$

그림. 2.11. GaN에서 escape cone과 escape efficiency 계산식

1. Patterned Sapphire Substrate(PSS)

PSS 기술은 그림 2.12 와 같이 사파이어 표면과 GaN 계면에 일정한 반구 또는 라인 모양의 패터닝 (Patterning)을 주는 방법으로 LED 내부에서 전반사에 의해 갇히는 빛을 PSS 계면에서 난반사를 일으키게 하여 빛의 경로를 제어함으로 광추출 효율을 크게 개선할 수 있는 기술이다. [12,13]

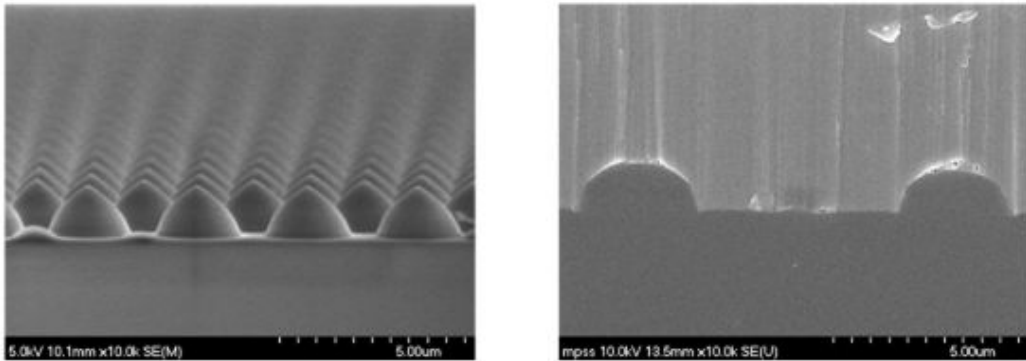


그림. 2.12.. Patterned Sapphire Substrate의 SEM 이미지

2. Surface Texturing

Surface texturing은 LED의 표면에 요철을 형성시킴으로써 내부에 전반사에 의해 갇히는 빛의 경로를 변화시킴으로 광추출 효율을 향상 시킬 수 있는 방법이다.[14] 특히 LED의 p-GaN 표면에 건식 또는 습식 식각 방법에 의해 요철을 생성할 수 있다.[15-16] 하지만 이러한 표면 요철 형성 기술은 p-GaN 층의 품질(quality)을 저하시켜 전기적 특성 저하에 원인이 될 수 있다. 또한 PSS 구조에 의한 빛의 경로 제어 효과와 상쇄되어 실제적으로 효율이 증가되지 않는 문제점이 보고되고 있다.

3. Chip shaping

일반적으로 LED chip에서 칩분리를 고려하여 사각형 형태로 구성한다. 하지만 사각형 chip의 경우 그림 2.13 과 같이 전반사에 의해 내부로 빛이 갇히는 문제점이 있다. 이를 개선하기 위해 chip의 모양을 삼각형, 마름모, 육각형 등 다양한 모양으로 변화시키기 위한 시도가 진행되고 있다.

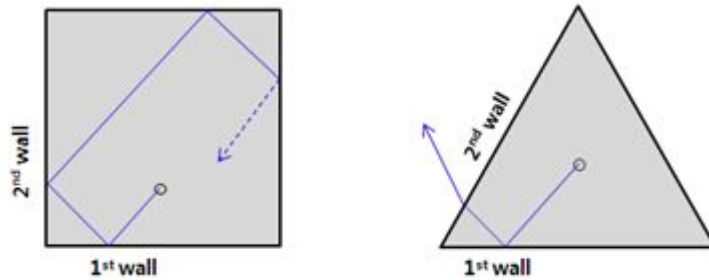


그림. 2.13. 사각형과 삼각형에서 광자의 진행 변화

2차원적으로 보면, 그림 2.13 과 같이 사각형과 삼각형의 광자의 이동 경로가 달라짐을 알 수 있다. 광자의 이동 경로가 달라짐은 광자의 escape cone이 변화함을 의미한다. 사각형에서는 광자가 계속해서 전반사를 겪지만 삼각형에서의 광자는 LED 외부로 방출됨을 알 수 있다. 이렇게 chip shape에 따라 escape cone이 달라지면서 광추출 효율이 변화 된다.

Chip shaping은 LED의 모양을 변경시킴으로써 내부 전반사를 감소시켜 광추출 효율을 향상시킬 수 있는 방법이다. LED의 모양을 기존의 사각형에서 여러 각을 갖는 모양으로 변화시켜 주어 LED의 위쪽으로 방출되는 광자의 양보다 측면을 통해 방출되는 광자의 양을 늘려 광추출 효율을 향상시킨다.^[17,18]

4. Photonic crystal

광결정(Photonic crystal)은 유전체 물질이 주기적으로 배열된 인위적인 구조물이다. 반도체내에서 원자의 주기적인 포텐셜로 만들어지는 전자의 밴드갭 (Band

gap)처럼 광결정 역시 빛의 밴드갭을 만드는데 이를 광밴드갭 (Photonic band gap)이라고 부른다. 박막의 표면에 광결정 패턴을 형성하면 Photonic bandgap에 의해 Guided Wave를 외부로 Out-Coupling되는 Leaky Wave (or Diffracted Wave)로 변환시킴으로써 외부로의 광추출 효율을 증가시킬 수 있다.

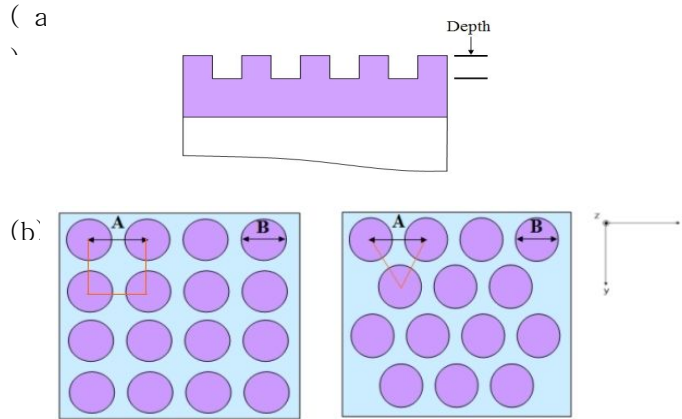


그림. 2.14. (a) Photonic crystal 구조 (측면), (b) 포토닉 크리스탈 표면 구조, 사각형 격자 구조 (좌), 삼각형 격자 구조 (우)

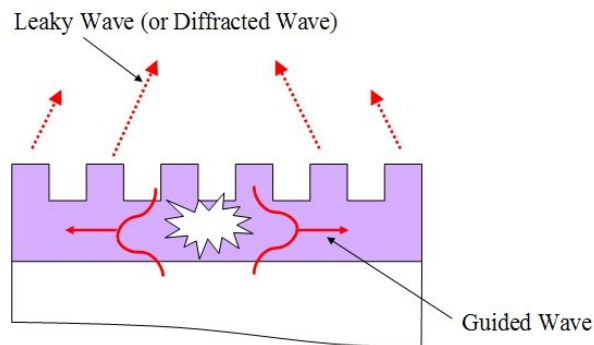


그림. 2.15. Photonic crystal 구조에서의 광추출 현상에 대한 개념도

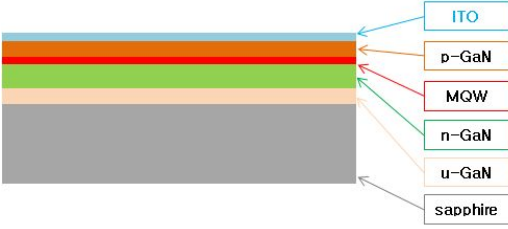
광 결정의 특징은 구조를 형성하는 물질의 굴절률과 광결정 패턴의 깊이(Depth), Rod의 size, 그리고 격자상수 (Lattice constant)가 있다.

제3장 실험방법

제1절 광학 설계

광학설계는 몬테카를로(Monte carlo) 기법을 사용한 Ray tracing에 기반을 둔 Light tools 프로그램을 이용하여 진행하였다. Light tools 프로그램은 광학 시스템을 통합 광 경로를 탐색 시에 면 특성과 광학적 수치를 필요로 하며, 이러한 광학적 정밀도는 실제 시스템과 유사한 모델을 설계하는데 도움을 준다. [20-22]

정확한 광학설계를 위해서는 Ray tracing 시뮬레이션에 사용된 구조 및 입력 변수가 중요하다. 표 3.1 은 본 연구에서 이용한 각각 층의 굴절률 및 두께에 대한 정보를 보여준다. 그림 3.1 과 같이 LED를 설계 한 후 Ray tracing 방법을 통해 광선 추적 후 LED의 광추출 효율과 배광분포 비교 분석하였다.



Layer	Thickness	Refractive index
ITO	100nm	2.0
p-GaN	100nm	2.4
MQW	400nm	2.41
n-GaN	4.1um	2.4
u-GaN	2.2um	2.4
Sapphire	100um	1.7

표. 3.1. Ray tracing 시뮬레이션 구조 & 입력 변수 값

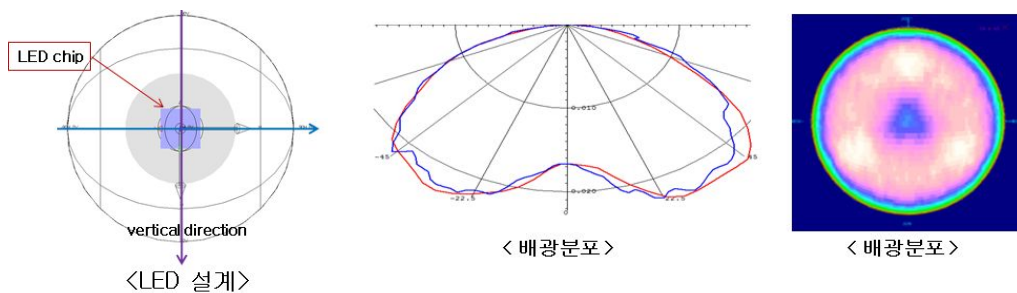
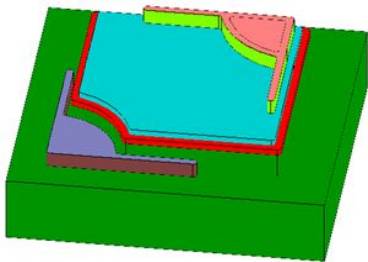


그림. 3.1. Ray tracing 시뮬레이션의 분석

2절 전극 설계

전극 패턴에 따른 LED의 특성 및 효율이 다르기 때문에 전류가 LED 전체에 고르게 퍼질 수 있도록 전극을 설계해야 한다.^[23-31] 본 실험에서 삼각형 LED의 최적 전극 구조를 도출하기 위해 SpeCLED(Spreading of current in Light Emitting Diodes)라는 전산모사 프로그램을 사용하였다. 이 프로그램은 LED 소자의 전류 뿔침(Current spreading)과 온도 분포(Temperature distribution)에 대해 3차원으로 분석하는 프로그램이다. 전극의 모양과 수평형, 수직형, 플립칩까지 적용이 가능하며, ITO와 같은 전류 퍼짐에 대한 최적화가 가능하다. 또한 활성층에서 부터 각 층에 따른 전류 밀도와 온도분포를 분석할 수 있다.

전산모사 시뮬레이션에 사용된 입력 변수는 표 3.2 와 같이 입력한 후 광추출 효율은 Light tools 시뮬레이션의 결과 값을 입력하여 결과를 얻었다.



Layer	Mobility	Doping Concentration	Contact Resistance
ITO	$83.2 \text{ cm}^2/V_s$	$9 \times 10^{20} \text{ cm}^{-3}$	$1 \times 10^{-4} \Omega\text{-cm}^2$
p-GaN	$10 \text{ cm}^2/V_s$	$2 \times 10^{17} \text{ cm}^{-3}$	$1 \times 10^{-4} \Omega\text{-cm}^2$
n-GaN	$150 \text{ cm}^2/V_s$	$1 \times 10^{19} \text{ cm}^{-3}$	$5 \times 10^{-6} \Omega\text{-cm}^2$

표. 3.2. 전산모사 시뮬레이션 구조 & 입력 변수 값

전산모사 시뮬레이션을 통해 그림 3.2 와 같은 결과를 얻을 수 있다. 각 layer에 대한 전류분포와 온도분포를 통해 LED 내부에서의 특성을 비교 할 수 있다. 전류분포는 단위 면적당 전류밀도로 분석을 할 수 있으며 전류밀도가 높을수록 이미지에서는 붉은 색으로 표현된다. 온도가 높아지면 LED의 특성이 저하되는 문제점이 발생하기 때문에 온도분포 역시 전류분포 못지않게 중요한 요소이다. 온도분포 역시 온도가 높을수록 붉은색으로 표현되며 온도는 절대온도(K)로 분석된다.

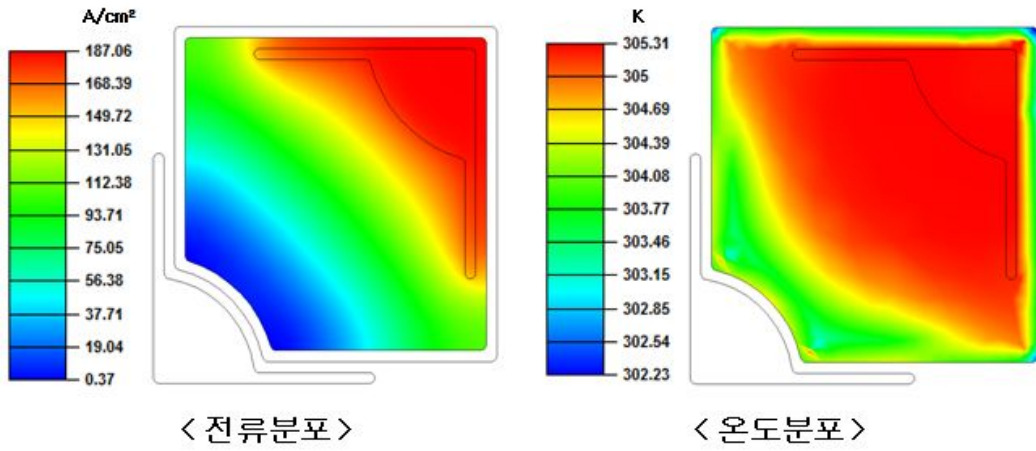


그림. 3.2. 전산모사 시뮬레이션의 분석

제3절 발광다이오드 제작

1. LED chip 제작 공정

본 실험은 GaN 기반의 청색 LED 칩의 모양을 현재 주로 사용하는 사각형 칩이 아닌 삼각형으로 칩을 제작하여 LED 내부에서 발생한 광자를 외부로 방출시키는 광추출 효율을 향상시키고자 하는 실험이다. 광추출 효율을 향상시키기 위한 다른 방법들과는 달리 LED 칩 공정단계와 별도의 추가 제작비용 없이 광추출 효율을 크게 향상시킬 수 있는 장점이 있다.

사각형 기준 280 um^2 크기의 유효발광 면적을 갖는 삼각형 LED를 정삼각형과 이등변 삼각형 구조로 설계하였다. 또한, 전극 모양에 따른 Current spreading의 차이가 없도록 다양한 모양으로 패턴 공정에 필요한 마스크를 제작하여 그 특성을 비교하였다. Epi 특성에 의한 영향을 줄이기 위하여 2-inch wafer 1장에 특성 및 구조가 다른 LED를 제작할 수 있도록 마스크를 설계하였다.

그림 3.3.1 은 제작된 LED 의 chip 공정 모식도를 보여준다. 이번 실험에서는 p-GaN 위에 e-beam evaporation 방식으로 transparent conduction oxide (TCO)층을 증착하였다. TCO 층으로는 전기적 특성이 우수하고 투과도가 높은 Indium Tin Oxide(ITO)를 사용하였다. 우선 표면에 오염 물질 등 불순물을 제거하기 위해 LED 웨이퍼를 acetone에 3분간 세척을 하고 IPA를 이용하여 3분간 Acetone을 중화 시켜준 후 DI-water를 이용하여 3분간 세척하여 주는 유기 클리닝을 진행한다. 불순물이 없는 깨끗한 상태의 LED 웨이퍼에 ZPN1150 Negative PR(Photo Resistance)을 double coating 한 후 노광기를 이용하여 메사 식각 패턴을 형성한다. 메사 식각 패턴을 형성 후 투명전극으로 사용되는 ITO를 LED의 p-GaN의 발광 영역에 선택적으로 남기기 위하여 ITO etchant인 LCE-12 용액을 이용하여 습식 식각을 진행한다. n-type contact을 위한 메사 식각 공정을 통해 n-GaN이 드러날 수 있도록 ICP(Inductive Coupled Plasma)장비를 이용해 건식 식각을 진행한다. 이때, 메사 식각의 깊이는 약 $1 \mu\text{m}$ 로 한다. ICP를 이용한 메사 식각을 진행 후 마스크로 쓰인 PR을 제거하기 위하여 Acetone에 3분간 세척을 하고 IPA를 이용하여 3분간 Acetone을 중

화 시켜준 후 DI-water를 이용하여 3분간 세척하여 준다. 그 후 ITO의 전기적 특성과 광학적 특성을 향상시키기 위해 N_2 분위기에서 $550^\circ C$ 로 1분간 열처리를 하였다. 마지막으로 LED에 전류 주입을 위한 p, n 전극 metal 증착을 위해 Negative PR을 코팅한 후 노광을 하여 p, n metal 패턴을 형성한 뒤, E-beam을 이용하여 $Cr(200\text{\AA}) / Ni(250\text{\AA}) / Au(7000\text{\AA})$ 를 증착 후 Lift-off 방법을 이용하여 p and n metal을 형성하였다.

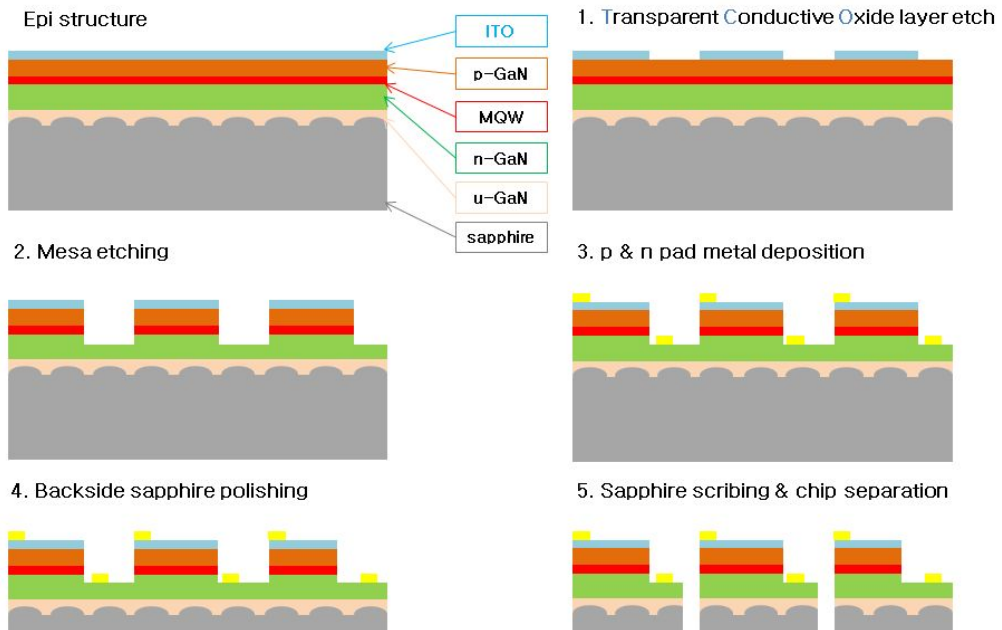


그림. 3.3 LED Chip 공정 모식도

2. LED 후공정

Wafer 상태에서 LED 제작이 완료된 후 개별 chip 단위로 나눠주기 위해 wafer 후가공을 진행한다. Wafer 후가공은 후가공용 지그를 hot plate위에서 $100^\circ C$ 로 가열하여 wax를 녹여 wafer와 후가공 지그를 냉각 압축하여 bonding한다. Grinder machine을 이용하여 wafer 뒷면의 사파이어를 약 $300\mu m$ 정도 갈아낸다. 이 후

Lapping machine을 이용하여 역시 wafer 뒷면의 사파이어를 약 20~30um 정도 polishing 한다. Lapping을 이용해 사파이어를 갈아내는 이유는 Grinder를 이용하여 사파이어를 거칠게 갈아내게 되는데 일반적으로 사용하는 사파이어는 뒷면이 불투명한 상태로 MQWs에서 발생한 광자가 사파이어의 불투명한 부분에 흡수되기 때문에 Lapping을 이용해 사파이어를 투명하게 갈아내어 준다. Wafer의 최종 두께가 약 100um 정도까지 사파이어를 갈아낸 후 후가공을 마무리 한다.

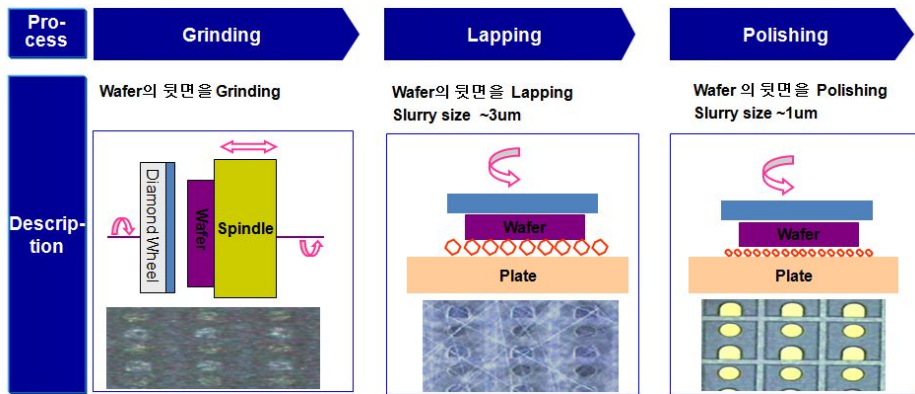


그림. 3.4. 후가공 공정 모식도

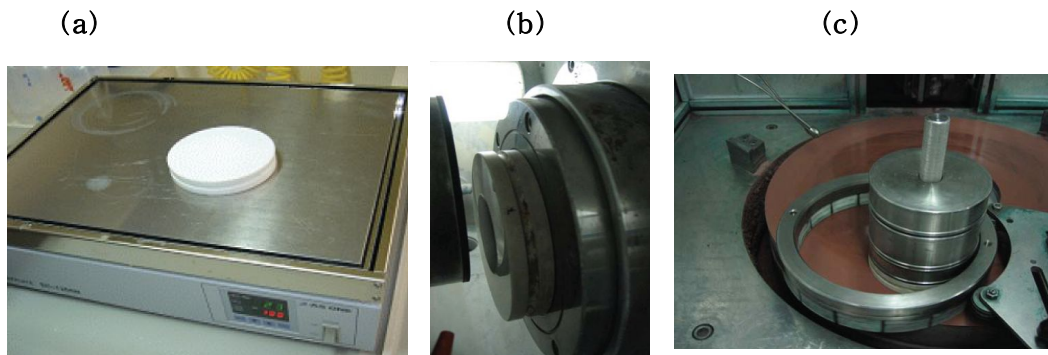


그림. 3.5. LED 후가공에 사용 되는 지그와 (a) hot plate, (b) Grinder machine, (c) Lapping machine

3. Scribing & Chip Separation

후가공이 모두 완료된 샘플은 chip separation을 위해 diamond scribe machine을 이용하여 진행한다. [0-0-1]면의 사파이어 기판은 결정면을 따라 깔끔하게 잘리기 때문에 기존의 사각형 LED는 chip separation이 용이 하지만 3개의 면을 갖는 삼각형 LED의 경우 결정면을 따라 chip separation 할 수 있는 면이 한쪽에 불과하여 LED를 깔끔하게 잘라내기가 쉽지 않기 때문에 처음 LED를 제작하는 단계에서부터 chip separation을 고려하여 제작하여야 한다. Diamond scribe에 샘플을 align한 후 일정한 압력을 이용하여 scribe를 진행하면 일정한 폭과 깊이를 갖는 scribe line이 형성되며, 이 scribe line에 외력을 가하게 되면 scribe line을 따라 사파이어가 절단되면서 단일 LED 칩으로 분리가 가능하게 된다.

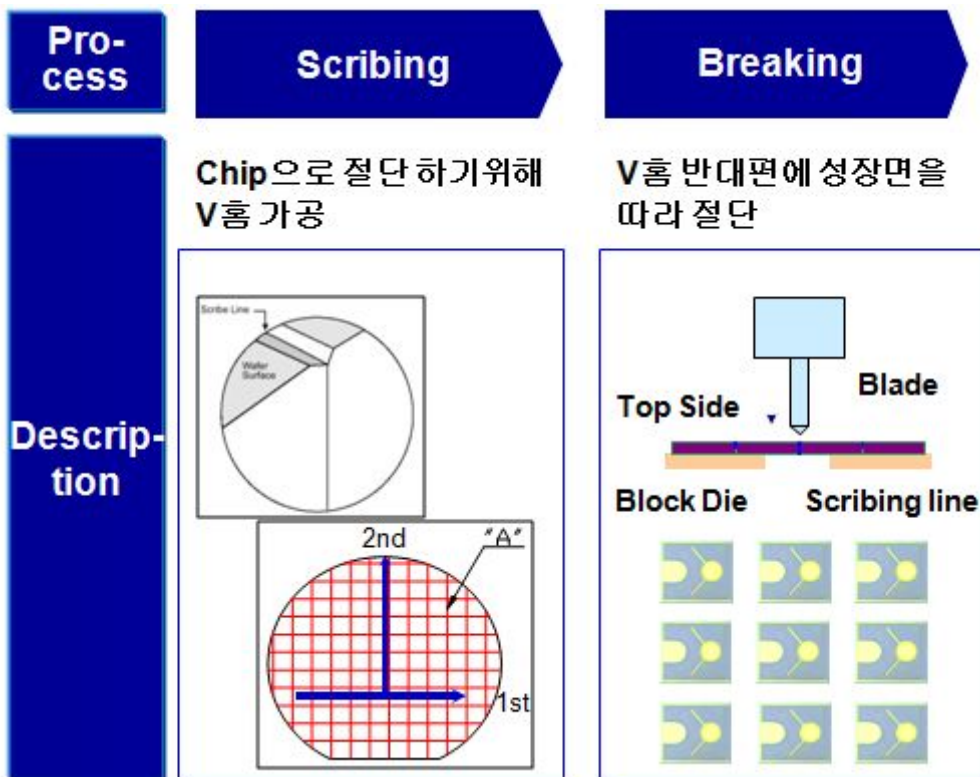


그림. 3.6. LED chip scribing & Separation 모식도

그림 3.7 은 다각형 LED의 칩 분리 문제점을 나타내고 있다. 일반적으로 사용하는 2-inch wafer에서 사각형 LED를 제작할 경우 가로, 세로 방향으로 Scribing을 하여 사용할 수 없는 영역(Dead space)없이 2 inch wafer 전체를 사용할 수 있다. 하지만 다각형 칩의 특성상 여러 방향으로 scribing을 진행해야 하는 구조적 한계가 있다. 이에 따라 육각형 LED에서는 약 33 %의 dead space, 오각형 LED는 약 50 % 이상의 dead space가 발생하게 된다. 하지만 삼각형 LED의 경우 가로, 세로, 대각선 방향으로 scribing을 하기 때문에 사각형 LED와 같이 dead space가 없이 칩 분리가 가능하다는 장점이 있다. 그림 3.8 은 본 연구를 위해 실제 scribing 된 다양한 구조의 삼각형 chip을 보여준다.

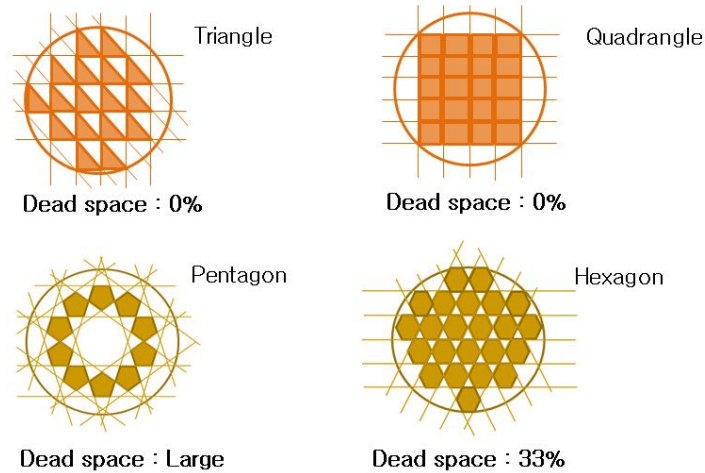


그림. 3.7. 다각형 LED의 칩 분리 문제점

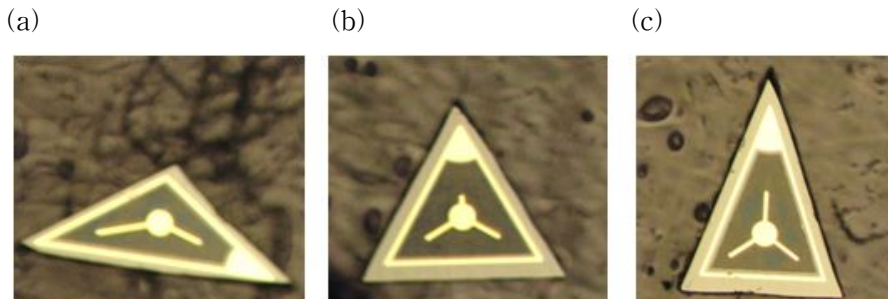


그림. 3.8. Chip 단위로 분리된 삼각형 LED (a) 35°, (b) 60°, (c) 70°

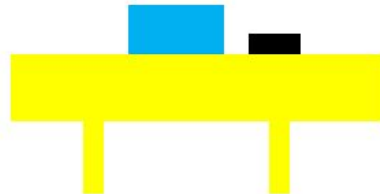
4. 발광다이오드의 패키지

칩 단위로 분리된 LED의 특성을 평가하기 위해 TO-CAN 패키지를 진행하였다. TO-CAN과 LED를 접착시키기 위해 die bonding을 한 후 약 1시간 동안 150℃에서 경화를 시켜준다. 그 후 금(Au)도선을 이용하여 p와 n 전극에 각각 wire bonding을 하여주면 TO-CAN 패키지는 완료 된다. 제작된 TO-CAN 패키지를 이용하여 LED의 광출력 및 배광분포를 측정하였다.

Bare TO-CAN



1. Die bonding



2. Wire bonding



그림. 3.9. LED TO-CAN 패키지 공정 모식도

제4장 실험결과 및 분석

먼저, chip shape에 따른 광추출 효율을 알아보기 위하여 삼각형, 사각형, 오각형, 육각형의 총 4가지 shape에 대한 광학 설계를 진행하였다. 표 3.1에 있는 LED 구조 및 변수를 이용하였다. 광추출 효율을 계산하기 위해서 다중양자우물구조에서 재결합에 의한 광파워를 0.4 W (Emitted power)로 설정하였고 LED chip 아래 반구형태의 반사판을 설정하여 빛이 모두 위쪽과 옆쪽으로 추출 되도록 설계하였다. LED 밖으로 추출된 빛의 파워는 (Collected power)는 Far-field receiver에 의해 측정되었다. 표 4.1은 chip shape에 따른 LED의 광추출 특성 (System efficiency)을 보여준다. 사각형은 전반사에 의해 내부에서 갇히는 빛이 많지만 삼각형 또는 오각형, 육각형의 다각형 구조로 갈수록 광추출 효율이 크게 증가되는 것을 확인할 수 있다.

	Emitted power	Collected power	System efficiency
Quadrangle	0.4 W	0.0955 W	23.88%
Triangle	0.4 W	0.1155 W	28.88%
Pentagon	0.4 W	0.1124 W	28.10%
Hexagon	0.4 W	0.1159 W	28.89%

표. 4.1. 다각형 LED의 광추출 효율 시뮬레이션

그림 4.1은 설계된 LED의 배광 분포를 보여준다. 그림에서 보는 것과 같이 다각형 LED의 경우 기존 사각형 LED에 비해 측면으로 추출되는 빛의 양이 크게 증가한 것을 볼 수 있다. 이것은 측면의 구조가 사각형에서 다각형으로 변형되어 빛의 경로를 지속적으로 변경해 주기 때문에 각각 면에 반사가 진행될수록 임계각 안에 드는 빛의 양이 증가하기 때문이다.

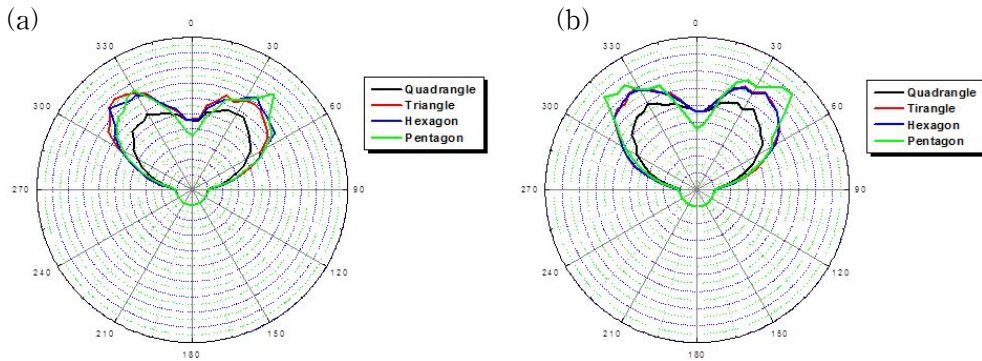


그림 4.1. (a) 수직 및 (b) 수평방향 에서 다각형 LED의 배광 분포

본 연구에서 다각형 LED chip 의 광추출 특성이 기존 사각형 LED chip 에 비해 크게 향상됨을 확인할 수 있다. 하지만 실제 LED chip 의로 제작하기 위해서는 두꺼운 사파이어 기판을 개별 chip으로 절단할 수 있는 칩 분리(scribing) 공정이 필수적이다. 따라서 본 연구에서는 칩 분리 및 수율을 고려하여 삼각형 LED chip 이 광추출 효율을 높일 수 있는 가장 적합한 다각형 구조로 결정하였다.

기존 연구에서도 삼각형 구조를 사각형 구조와 비교하여 특성 개선을 발표한 연구들이 보고되었다.^[18,19] 하지만 아직까지 삼각형 LED chip 의 최적 구조에 대한 연구는 없었다. 본 연구에서는 삼각형 LED chip 의 최적 구조를 도출하고자 한다.

우선 광추출 특성을 최적화하기 위해서 광추출 특성 변화가 가장 좋은 삼각형 LED chip 의 구조를 도출하고 하였다. 우선 LED chip 의 크기에 따른 광추출 특성을 확인하였다. 삼각형 LED chip 의 크기를 사각형 LED 의 chip 의 면적 기준인 300x300um, 500x500um, 1000x1000um 로 설계하고 정삼각형 구조로 디자인 하였다.

표 4.2 는 삼각형 LED의 크기에 따른 광추출 효율을 정리한 결과이다. 이때 Emitted power 는 칩의 크기와 상관없이 0.4 W로 고정하고 Far-field receiver 를 이용하여 광 출력을 측정하였고 칩의 크기가 작아질수록 광추출 효율이 증가됨을 확인하였다. 이것은 칩의 크기가 작아질수록 표면에 비해 측면에 대한 비율이 증가되기 때문이다. 따라서 최적 삼각형 구조를 도출하기 위해서 작은 크기의 LED chip 을 활용하였다.

Chip size	Emitted power	Collected power	System efficiency
300x300um	0.4 W	0.1334W	33.36%
500x500um	0.4 W	0.1259W	31.49%
1x1mm	0.4 W	0.1155W	28.87%

표. 4.2. 삼각형 LED의 크기에 따른 광추출 효율

삼각형 LED chip 의 크기를 $280 \mu\text{m}^2$ 으로 설계하였고 그림 4.2 와 같이 삼각형 구조의 모양을 정삼각형 구조와 이등변 삼각형 구조로 설계하였다. 한쪽의 각도를 기준으로 35 도, 60도, 70도로 설정하였고 그때 삼각형 LED chip 을 T-35, T-60, T-70 으로 하였다.

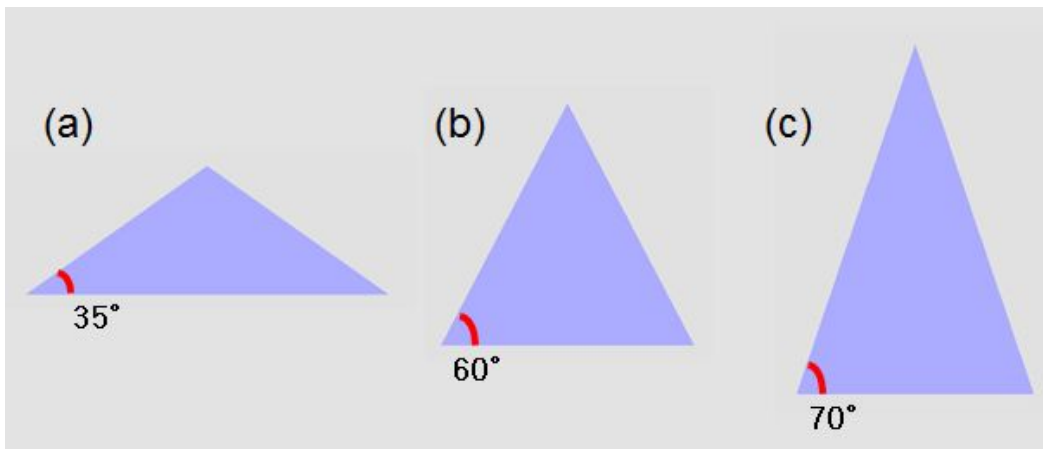


그림 4.2. 각도에 따른 삼각형 LED 의 구조 변경 (a) T-35, (b) T-60, (c) T-70

표 4.3 은 각도에 따른 삼각형 LED의 광추출 효율을 보여주고 있다. 정삼각형인 T-60 에 비해 T-35, T-70 이 높은 광추출 특성을 보여준다. 또한 T-70 에 비해서는 T-35 가 더 높은 광추출 특성을 보였다. 그림 4.3 의 배광분포에서 보는 것처럼

T-60 의 경우 전 방향으로 같은 각을 가지기 때문에 일정한 빛의 추출 및 내부에 삼각형 모양으로 갇히는 빛이 존재하지만 T-35 및 T-70 는 예각 및 둔각을 가지기 때문에 예각이 있는 부분에서 빛의 추출이 크게 되는 것을 확인할 수 있다. 따라서 그림 4.3 에서 보는 것과 같이 가로 및 세로 방향으로 균일하지 않은 배광 분포를 갖는다.

	Emitted power	Collected power	System efficiency
35 T	0.4 W	0.1268	31.7 %
60 T	0.4 W	0.1145	28.64 %
70 T	0.4 W	0.1206	30.17%

표. 4.3. 각도에 따른 삼각형 LED의 광추출효율

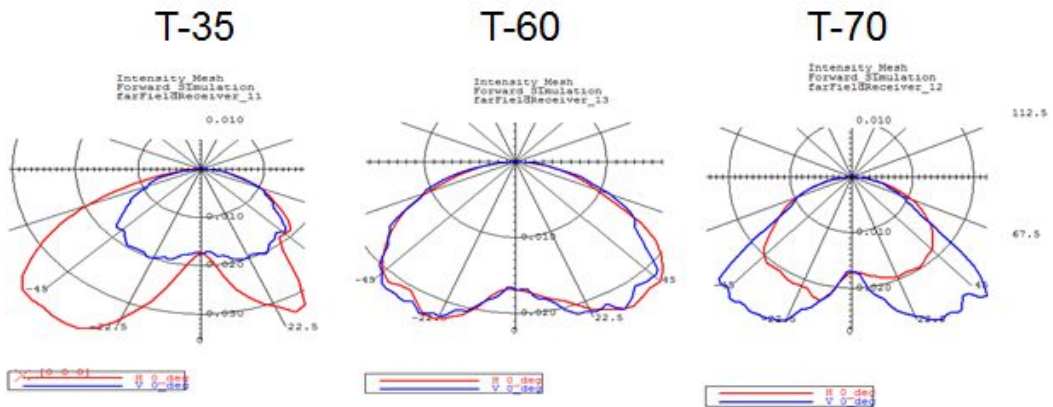


그림 4.3. 수직 및 수평방향에서 T-35, T-60, T-70 LED 의 배광분포

내부양자효율이 동일하다고 가정할 때 LED 의 효율을 증가시키기 위해서는 광추출 효율 및 전류 주입 효율을 개선하여야 한다. 앞선 광학 설계에서 각도에 따라 최

적 광추출 특성을 갖는 LED 가 정삼각형 구조 보다는 작은 각도가 포함된 이등변 삼각형이 좋다는 것을 확인하였다. 이번 연구에서는 각각 구조에 따라 최적 전극 구조를 도출하고 최적의 삼각형 LED chip 을 도출하고자 하였다. 그림 4.4 는 SpecLED 를 이용하여 측정된 T-35, T-60, T-70 의 다양한 전극 구조 및 이에 따른 전류 분포도 특성을 보여준다. 그림에서 보듯이 Electrode-1 의 경우 p 전극 주변에서 강하게 전류 흐름이 존재하고 전체적으로 Current spreading 이 잘 일어나지 않음을 알 수 있다. 이것은 n형 전극과 p형 전극의 거리가 너무 멀게 설정되어 p 형 전극 주변에서만 전류 흐름이 발생하였다. 이를 개선하기 위하여 p 전극의 다리를 electrode-2처럼 변형 하였을 때 n형 전극과의 거리가 가까워지고 또한 균일해지기 때문에 current spreading 특성이 크게 향상된 것을 볼 수 있다. 최적의 current spreading 특성은 electrode-3 과 같이 p형 전극을 중앙으로 하고 n 형 전극을 외각에 디자인한 구조가 p형 전극과 n 형 전극의 거리를 가장 균일하게 설계할 수 있기 때문의 최적의 분포를 보였다.

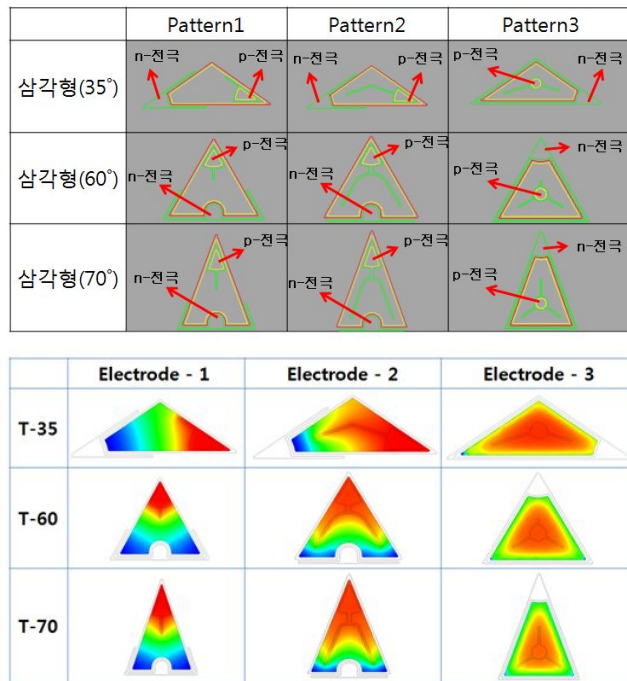


그림 4.4 SpecLED 를 이용하여 측정된 T-35, T-60, T-70 의 다양한 전극 구조에 따른 전류 분포도

광학 설계 및 전극 디자인 결과에서 고려한 최적 삼각형 구조를 도출하기 위하여 삼각형 LED chip 을 T-35, T-60, T-70 의 모양으로 electrode-1, 2, 3 의 전극 디자인을 반영하여 제작하였다. 전기적, 광학적 특성을 분석하기 위하여 TO-CAN 패키지 후 Keithley source meter를 이용하여 전기적 특성을 평가 하였으며, 적분구 (Integrating sphere)와 고니오미터(Goniometer)를 이용하여 광량과 배광분포를 측정하였다. T-35, T-60, T-70의 삼각형 LED에 각각 3개의 전극구조에 대한 전기적, 광학적 특성을 비교한 결과 표 4.4 와 같은 결과를 얻었다.

같은 전극 구조에 대해서 T-60 를 기준으로 T-35 및 T-70 의 구조에서 광 출력이 약 7% 그리고 13% 까지 증가됨을 확인 할 수 있었고 각도에 따른 광학 설계 결과와 같이 T-35 도가 가장 좋은 특성을 보였다. 전극 디자인의 경우 1번 전극에 비해 2번 및 3번의 forward voltage 가 낮은값을 보였고 이것은 전극 설계 결과와 일치한다. 하지만 100mA에서 전극 2에 비해 전극 3의 구조가 높은 광출력 특성을 보였다.






		Enhancement				
		Voltage (@20mA)	Output power (@20mA)	Output power (@100mA)	@20mA	@100mA
T-35-1		3.064 V	10.92 mW	34.90 mW	2.24 %	8.11 %
T-35-2		2.905 V	12.22 mW	45.98 mW	5.61 %	6.09 %
T-35-3		2.880 V	11.78 mW	43.55 mW	1.90 %	6.21 %
T-60-1		3.033 V	10.68 mW	32.28 mW	-	-
T-60-2		2.869 V	11.57 mW	43.34 mW	-	-
T-60-3		2.870 V	11.50 mW	41.00 mW	-	-
T-70-1		3.013 V	11.08 mW	36.48 mW	3.74 %	13.01 %
T-70-2		2.874 V	11.79 mW	44.59 mW	1.90 %	2.88 %
T-70-3		2.870 V	11.58 mW	42.65 mW	0.17 %	4.02 %

표. 4.4. 각도와 전극구조에 따른 삼각형 LED의 전기적 & 광학적 특성

그림 4.5 는 LED 칩의 전류의 분포를 밝기로 보여주는 EL(Electroluminesce) mapping 이미지이다. LED 칩 내의 EL intensity로 본 전류분포와 전산모사 시뮬레이션의 결과로 확인한 전류분포는 서로 비슷한 경향을 보이고 있다. 빨간색으로 갈수록

밝기가 밝은 부분, 즉 전류의 양이 많음을 의미하며, electrode 1 의 경우 p-electrode 주변에서 전류가 밀집되어 있는 것을 확인 할 수 있다. electrode 2 와 3 으로 갈수록 그림 4.5 의 전극 설계 결과와 비슷하게 전체적으로 current spreading 특성이 향상되는 것을 확인할 수 있다.

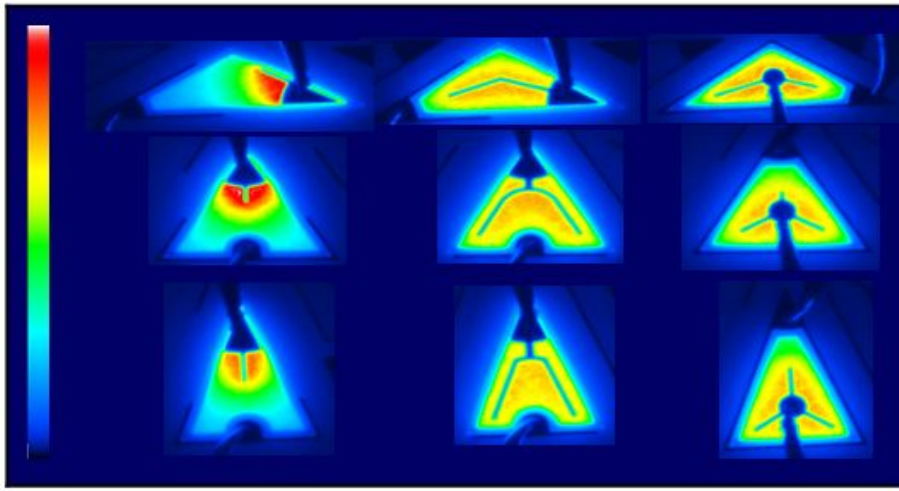


그림. 4.5. LED의 전류분포 비교를 위한 EL mapping결과

그림 4.4 와 그림 4.5 의 전극 설계 결과에서 electrode-3 이 가장 우수한 current spreading 특성을 보였다. 하지만 표 4.4 에서 실제 소자를 측정된 결과 electrode-2 가 최적의 광출력 특성을 보였다. 이러한 원인을 확인 해보기 위해 전극 디자인을 고려하여 광학 설계를 진행하였다. p형 전극과 n형 전극은 실제 전극은 Au 로 설정하였고 Au 의 반사도 및 흡수도를 반영하였다.

표 4.5 는 T-35 LED 의 전극 디자인에 따른 광 출력 효율특성을 보여준다. 실제 내부에서 전반사가 일어 날 경우 T35-3 의 경우 소자의 중앙에 p형 전극이 위치하기 때문에 실제로 흡수가 크게 일어날 수 있다. 따라서 전극이 외각에 있는 경우에 비해 광추출 특성이 크게 감소할 수 있다. 따라서 본 연구 결과에서는 electrode-2 번 전극의 경우가 광추출 특성 및 전류 퍼짐 특성을 고려했을 때 최적 디자인으로 판단하였다.

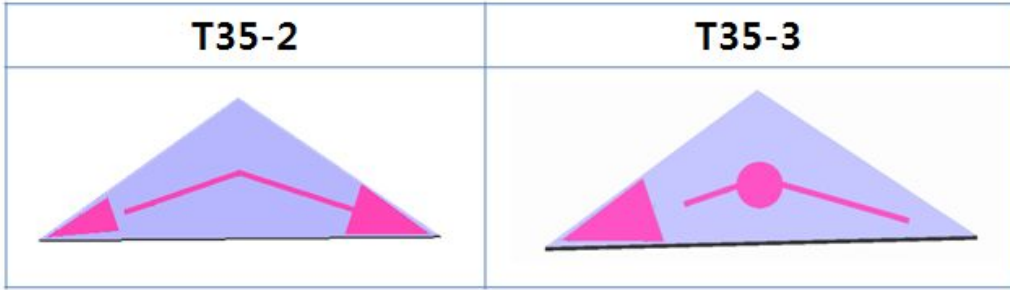


그림. 4.6. 삼각형 LED의 전극구조에 따른 광추출 효율 시뮬레이션

	Emitted power	Collected power	System efficiency
T35-2	0.4 W	0.13017W	32.54%
T35-3	0.4 W	0.12846W	32.11%

표. 4.5. T-35 LED 의 전극 디자인에 따른 광출력 효율

광학설계 및 전극설계 결과를 바탕으로 최적 구조인 Electrode-2 갖는 삼각형 LED에 대하여 전기적 특성 및 광출력 특성을 사각형 LED와 비교 분석하였다. 동작 전류인 20mA에서 Forward voltage는 T-35 칩이 2.88 V, T-60 칩이 2.87 V, T-70 칩이 2.88 V로 각도에 관계없이 거의 유사하게 측정되었으나, 사각형 LED는 2.96 V로 삼각형 LED보다 약간 높다. 또한 각각의 LED 칩에 대한 시리즈 저항은 T-35 칩이 3.87 Ω, T-60 칩이 3.97 Ω, T-70 칩이 3.97 Ω으로 거의 동일하게 측정되었으나, 사각형 LED는 6.71 Ω으로 삼각형보다 높다. 이것은 삼각형 LED 소자의 제작 시 공정에 의하여 전기적 특성 저하가 없음을 보여준다. 또한 소자의 전극 구조를 최적화함과 함께 전기적 특성이 개선될 수 있음을 보여준다.

그림 4.8 은 각도별 삼각형 LED의 광학적 특성을 보여주는 광 출력-전류곡선(L-I curve)이다. 100 mA의 입력 전류에서 T-35 칩이 43.55 mW, T-60 칩이 41.00 mW, T-70 칩이 42.65 mW로 각각 측정되고, 사각형 LED는 37.63 mW

로 삼각형 LED보다 낮음을 알 수 있었다. 사각형 LED 대비 광출력의 증가율은 각각 T-35 칩이 15.73 %, T-60 칩이 8.95 %, T-70 이 13.34 % 향상됨을 알 수 있다.

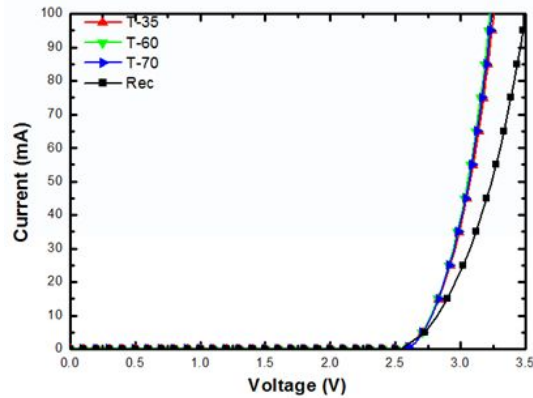


그림. 4.7 각도별 삼각형 LED와 사각형 LED의 I-V 곡선

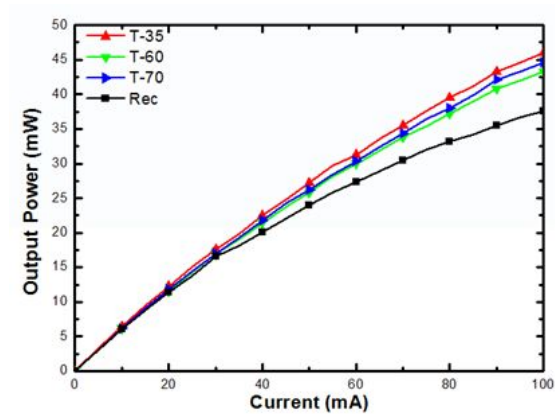


그림. 4.8. 각도별 삼각형 LED와 사각형 LED의 L-I 곡선

시뮬레이션의 효율 증가와 실제 측정값은 서로 같은 경향성을 보이고 있다. 하지만 시뮬레이션의 결과만큼 효율 증가가 되지 않은 이유는 시뮬레이션에서는 삼각형의 각도와 전극만을 고려한 반면 실제 소자에서는 사각형 대비 삼각형의 꼭지점에서 좁은 각도 식각시 플라즈마 데미지 증가, 칩 분리 시 damage 등이 예상되고 공정의 최

적화를 통해 개선될 것으로 판단된다.

그림 4.9 는 각도에 따른 삼각형 LED의 배광분포를 보여준다. 고니오미터 (Goniometer)를 이용하여 배광분포를 측정하였으며 배광 각도별 intensity를 나타낸다.

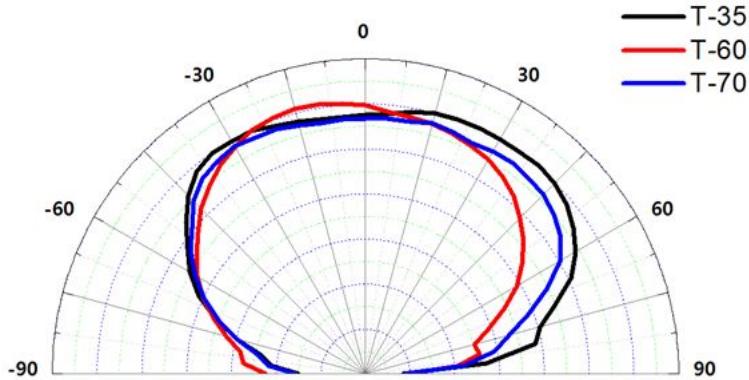


그림 4.9. 각도별 삼각형 LED의 배광분포

광학 설계 결과 시 광추출 특성의 증가를 보여주는 배광 패턴과 유사하게 T-60의 경우 좌우로 대칭이 있는 배광 특성을 보여주었다. T-35, T-70은 T-60에 비해 측면 광추출 특성이 크게 개선된 형태를 보여주고 특히 T-35의 배광 분포가 측면 방향으로 증가된 것을 확인할 수 있다. 광학 설계 결과처럼 좁은 예각을 가진 이등변 삼각형의 광출력이 정삼각형에 비해 향상된 것은 측면 광추출 특성의 증가로 판단된다.

마지막으로 삼각형 구조가 실제적으로 표면 거칠기 및 Patterned sapphire 구조가 있는 경우 특성을 비교하였다. 표면 거칠기를 형성하기 위해서 지름이 400nm 이고 높이가 100 nm 인 구조체를 1 um 간격으로 약 187,272 개 설치하였고 patterned sapphire 구조는 지름 2 um, 높이 1 um 인 구조체를 3 um 간격으로 약 114,242 개 간격으로 설치하였다.

표면 거칠기 및 PSS 구조가 삽입됨에 따라 사각형 LED의 광추출 효율은 크게 개선되었다. 구조체가 없는 경우 23.9 % 에서 표면 거칠기 및 PSS가 있는 경우 약 50% 까지 크게 개선되었다. 삼각형 LED의 경우에도 비슷한 경향성을 보였다. 구조체가 삽입됨에 따라 광추출 효율이 개선되었지만 사각형 LED에 비해서 삼각형 LED는 약 5 % 이상의 광추출 효율이 향상된 결과를 보였다. 따라서 상용 LED에

삼각형 chip shaping의 적용 시 5% 이상의 광추출 효율의 향상을 기대할 수 있다. 이것은 효율 향상에 어려움을 겪고 있는 LED의 기술 발전에 크게 기여할 것으로 판단된다.

Lateral	Surface roughness	PSS	System efficiency
Quadrangle	X	X	23.9%
	O	X	27.5%
	X	O	49.7%
	O	O	50.0%
Triangle	X	X	28.9%
	O	X	32.8%
	X	O	54.7%
	O	O	55.0%

표. 4.7. 표면 거칠기 및 PSS 구조가 있을 때 사각형과 삼각형 LED의 효율 비교

제5장 결론

본 연구에서는 기존 사각형 LED chip 의 광추출 특성을 개선하기 위해서 wafer 상의 사용할 수 없는 영역(death area)이 없이 칩 분리가 가능하다는 장점이 있는 삼각형 LED chip 의 최적 구조를 도출하였다. 이를 위해서 Light Tools 광학 설계 툴을 활용하여 삼각형 LED chip 의 크기 및 각도를 최적화 하였다. 기존 사각형 LED chip 의 경우 약 23.8 %의 광추출 효율을 보인 반면 삼각형 LED chip 의 각도를 이등변삼각형 (각도 = 35도) 로 설계함에 따라 약 31.7 % 까지 크게 향상되는 것을 확인할 수 있었다. 또한 정삼각형에 비해 이등변삼각형의 광추출 특성이 더 좋은 것을 확인할 수 있었다. 이러한 결과는 사각형에서 삼각형으로 변화함에 따라 빛의 진행 경로를 제어하여 반사시 빛의 경로가 바뀌기 때문에 입계각에 포함될 확률이 증가하기 때문이다.

다음으로 n형과 p형 전극을 설계하여 삼각형 LED에 최적 전극 구조를 도출하였고 n형과 p형 전극의 거리 및 위치를 변형하며 설계하여 최적의 Current spreading 특성을 낼 수 있도록 전극을 도출하였다. 실제 소자를 제작 후 그 특성을 분석하였고 이때 전극에 의한 광 손실을 고려하여 최적 전극 구조를 도출한 후 LED 를 제작하였고 100mA 에서 T-35 칩의 광출력 특성이 기존 사각형 LED 에 비해 15.73% 까지 향상된 결과를 얻었다. 또한 전기적 특성도 향상된 결과를 얻었다. 이러한 결과는 삼각형 LED가 기존 사각형 LED 에 비해서 광추출 효율 및 Current spreading 특성을 향상 시킬 수 있음을 보여준다. 본 연구를 통해 LED 의 chip shaping이 광추출 효율 향상에 크게 기여함을 확인할 수 있었고 또한 PSS 등 광추출 효율 향상 기술이 접목된 LED 에서도 광추출 효율의 향상을 기대할 수 있기 때문에 현재 낮은 효율로 어려움을 겪고 있는 LED 의 기술 발전에 크게 기여할 것으로 판단된다.

[참고문헌]

- [1] S. Nakamura and G. Fasol, *The Blue Laser Diode: GaN based Light Emitter and Laser*, Springer, Berlin (1997).
- [2] E. Fred Schubert, *Light-Emitting Diodes* (2003).
- [3] 박창엽 외 6인, *반도체소자공학* (1997).
- [4] Eunjin Jung, Seongjun Kim, and Hyunsoo Kim, "Effects of Temperature on Current Crowding of GaN-Based Light-Emitting Diodes, *IEEE Electron Device Letters*, 34, 277 (2013).
- [5] H. Kim, S.-J. Park, H. Hwang, and N.-M. Park, "Lateral current transport path, a model for GaN-based light-emitting diodes: Applications to practical device designs", *Appl. Phys. Lett.*, 81, 1326 (2002).
- [6] J. J. Wierer, D. A. Steigerwald, M. R. Krames, J. J. O'Shea, M. J. Ludowise, G. Christenson, Y. C. Shen, C. Lowery, P. S. Martin, S. Subramanya, W. Gotz, N. F. Gardner, R. S. Kern, and S. A. Stockman, "High-power AlGaIn flip-chip light-emitting diodes" *Appl. Phys. Lett.*, 78, 3379 (2001).
- [7] D. L. Hibbard, S. P. Jung, C. Wang, D. Ullery, Y. S. Zhao, W. So, H. Liu, and H. P. Lee, "Low resistance contacts to p-GaN using oxidized Ni/Au And Al or Ag" *Appl. Phys. Lett.*, 83, 311 (2003).
- [8] O. B. Shchekin, J. E. Epler, T. A. Trottier, T. Margalith, D. A. Steigerwald, M. O. Holcomb, P. S. Martin, and M. R. Krames, "High performance thin-film flip-chip InGaIn-GaN light-emitting diodes" *Appl. Phys. Lett.*, 89, 071109 (2006).
- [9] W. S. Wong, T. Sands, N. W. Cheung, M. Kneissl, D. P. Bour, P. Mei, L. T. Romano, and N. M. Johnson, "Fabrication of thin-film InGaIn light-emitting diode membranes by laser lift-off" *Appl. Phys. Lett.*, 75, 1360(1999).

- [10] H. S. Kim, K. K. Kim, K. K. Choi, H. K. Kim, J. O. Song, J. H. Cho, K. H. Baik, C. S. Sone, Y. J. Park, and T. Y. Seong, "Design of high-efficiency GaN-based light emitting diodes with vertical injection geometry" *Appl. Phys. Lett.*, 91, 023510 (2007).
- [11] Chih-Chiang Kao, H. C. Kuo, K. F. Yeh, J. T. Chu, W. L. Peng, H.W. Huang, T. C. Lu, and S. C. Wang, "Light-Output Enhancement of Nano-Roughened GaN Laser Lift-Off Light-Emitting Diodes Formed by ICP Dry Etching" *IEEE Photon Technol. Lett.*, 19, 11 (2007)
- [12] W. K. Wang, D. S. Wu, S. H. Lin, P. Han, R. H. Horng, T. C. Hsu, D. T. C. Huo, M. J. Jou, Y. H. Yu, and A. Lin, "Efficiency improvement of near-ultraviolet InGaN LEDs using patterned sapphire substrates" *IEEE Quantum Electronics.*, 41, 11 (2005).
- [13] Y. J. Lee, J. M. Hwang, T. C. Hsu, M. H. Hsieh, M. J. Jou, B. J. Lee, T. C. Lu, H. C. Kuo, and S. C. Wang, "Enhancing the output power of GaN-based LEDs grown on wet-etched patterned sapphire substrates" *IEEE Photon Technol. Lett.*, 18, 10 (2006).
- [14] R. H. Horng, C. C. Yang, J. Y. Wu, S. H. Huang, C. E. Lee, and D. S. Wu, "GaN-based light-emitting diodes with indium tin oxide texturing window layers using natural lithography" *Appl. Phys. Lett.*, 86, 221101 (2005).
- [15] C. Huh, K. S. Lee, E. J. Kang, and S. J. Park, "Improved light-output and electrical performance of InGaN-based light-emitting diode by microroughening of the p-GaN surface" *J. Appl. Phys.*, 93, 9383 (2003).
- [16] Seok-In Na, Ga-Young Ha, Dae-Seob Han, Seok-Soon Kim, Ja-Yeon Kim, Jae-Hong Lim, Dong-Joon Kim, Kyeong-Ik Min, and Seong-Ju Park, "Selective Wet Etching of p-GaN for Efficient GaN-Based Light-Emitting Diodes" *IEEE Photon Technol. Lett.*, 18, 1512 (2006).
- [17] Dong-Hyun Jang, Jong-In Shim, and Dong-Soo Shin "Enhancement of Extraction Efficiency Using Lozenge-Shaped GaN-Based Light-Emitting Diodes" *IEEE Photon Technol. Lett.*, 21, 760 (2009).

- [18] Ja-Yeon Kim, Min-Ki Kwon, Jae-Pil Kim, and Seong-Ju Park "Enhanced Light Extraction From Triangular GaN-Based Light-Emitting Diodes" *IEEE Photon Technol. Lett.*, 19, 1865 (2007).
- [19] Stuart E. Brinkley, Charistopher Lalau Keraly, Junichi Sonoda, Claude Weisbuch, Jim S. Speck, Shuji Nakamura, and Steven P. DenBaars "Chip Shaping for Light Extraction Enhancement of Bulk c-Plane Light- emitting Diodes" *Applied Physics Express*, 5, 032104 (2012).
- [20] X. H. Wang, W. Y. Fu, P. T. Lai, and H. W. Choi "Evaluation of InGaN/GaN light-emitting diodes of circular geometry" *Optics Express*, 17, 22311 (2009).
- [21] Tung-Xian Lee, Kuo-Fong Go, Te-Yuan Chung and Ching-Cherng Sun "Light Extraction Analysis of GaN-based LEDs" *Proc. of SPIE*, 6473, 64731P-1 (2007).
- [22] Akos Borbely, Steve G. Johnson "Prediction of light extraction efficiency of LEDs by ray trace simulation" *Proc. of SPIE*, 5187, 0277-786X (2004).
- [23] K. A. Bulashevich, I. Yu. Evstratov, V. F. Mymrin, and S. Yu. Karpov "Current spreading and thermal effects in blue LED dice" *Phys. stat. solidi(c)*, 4, 45 (2007).
- [24] Sungmin Hwang and Jongin Shim "A Method for Current Spreading Analysis and Electrode Pattern Design in Light-Emitting Diodes" *IEEE Photon Technol. Lett.*, 55, 1123 (2008).
- [25] Song Jae Lee " Electrode design for InGaN/sapphire LED's based on multiple thin ohmic metal patches" *Proc. of SPIE*, 5530, 0277-338X (2004).
- [26] Yu-Zung Chiou "The Effect of Electrode Layout on Nitride-Based Ligth-Emitting Diodes" *IEEE Transaction on device and materials reliability*, 8, 647 (2008).
- [27] Hyunsoo Kim, Seong-Ju Park, and Hyunsang Hwang "Lateral current transport path, a model for GaN-based light-emitting diodes: Applications to practical device designs" *Appl. Phys. Lett.*, 81, 1326 (2002).

- [28] Chi-Kang Li, Yuh-Renn Wu " Current spreading effect in vertical GaN/InGaN LEDs" Proc. of SPIE, 7939, 79392 (2011).
- [29] D. P. Han, J. I. Shim and D. S. Shin "Relationship between thermal and luminance distributions in high-power lateral GaN/InGaN light-emitting diodes" IEEE Electronics letters, 46, 6 (2010).
- [30] 양지원, 김동호, 김태근 "활각 핑거 타입 전극패턴을 이용한 대면적 수평형 GaN LED의 전기적/광학적 특성 분석" 대한전자공학회, 12, 151 (2011).
- [31] Dipika Robidas, Sumitra Singh, Navin Rohila, Suchandan Pal, Chenna Dhanavantri "Improved light extraction efficiency of InGaN/GaN blue LED by patterning free surfaces" Proc. of SPIE, 8173, 81731B-1 (2011).

[감사의 글]

석사에 처음 진학하여 이렇게 결실을 맺기까지 많은 분들의 도움이 있었기에 무사히 석사학위 과정을 마칠 수 있었습니다. 연구 활동을 통해 배운 지식과 경험은 한층 더 성장시켜 주었고, 그와 함께 맺어진 아름다운 인연들로 제 삶과 추억은 더욱 풍요로워 질 수 있었습니다. 누구보다도 싱그러운 청춘의 나날을 보내었다고 자부하지만 지난 시간들을 돌이켜보니 많은 아쉬움과 후회가 여기저기 남아있는 것은 어찌할 수 없었습니다. 학문적 성취에 있어서의 아쉬움만이 아니라 고마운 분들께 감사의 마음을 제대로 전하지 못했기에 더욱 그러한 것 같습니다. 그동안 주변에서 격려해주시고 지도해 주셨던 소중한 분들 덕분에 지금의 결실을 맺을 수 있다고 생각하며, 부족하지만 이렇게 지면으로나마 감사의 인사를 드리고자 합니다.

길 것만 같았던 2년 동안의 석사 생활이 순식간에 지나가 버렸습니다. “과연 연구실 생활을 잘 할 수 있을까?” 하는 의구심이 들면서 말도 많고 탈도 많았지만, 석사과정 동안 많은 전공분야 지식과 연구 활동에 매진할 수 있도록 도움을 주신 권민기 교수님께 진심으로 감사드립니다.

연구실 생활을 시작할 때부터 지금까지 교수님께서 세심하게 지도해 주시고 많은 기회를 주셨기 때문에 지금에 제가 있을 수 있었습니다. LED에 대해 아무것도 모르던 저는 교수님의 훌륭한 가르침 덕분에 잘 극복해 나갈 수 있었습니다. 하지만, 교수님께서 보여주신 열정과 노력만큼 훌륭한 학생이 되지 못한 것 같아 죄송합니다. 앞으로 교수님의 가르침을 항상 가슴에 새겨 매사에 최선을 다하는 사람이 되도록 노력하겠습니다. 또한 학부와 대학원 과정동안 훌륭한 가르침을 주신 김진태 교수님, 김현수 교수님, 박종락 교수님, 안태정 교수님, 주기남 교수님께 깊은 감사드립니다.

석사생활 동안 한국 광 기술원 파견을 보내주신 교수님께 다시 한번 감사드리며, 한 없이 부족한 저를 받아주시고 가르침을 주신 김자연 박사님께도 감사드립니다. 항상 끊임없이 연구활동에 매진하시는 김자연 박사님의 모습을 보며 많은 것을 보고 느낄 수 있었습니다.

학부 시절부터 석사까지 함께한 동기 호준이, 선배들이 파견나가 혼자 연구실을 이끌어 나가며 열심히 실험하는 판주, 패키지에 도움을 준 항상 쾌활한 유민이, Light tools 시뮬레이션을 도와준 뉴질랜드 유학과 승중이, 광기술원에 파견

와서 같이 일하는 성실한 후배 중현이, 고등학교 후배이자 연구실 후배인 두형이, 연구실에 들어온지 얼마되지 않아 많은 이야기를 나누지 못한 일이 모두 고맙다는 말을 전합니다.

한국 광 기술원 LED연구 소자 센터 선후배님들에게도 감사의 마음을 전합니다. 파견 생활동안 많은 도움을 준 백종협 본부장님, 이상헌 센터장님, 박형조 선임님을 비롯한 승배형, 혁이형, 호성이형, 수진이형, 원식이형 그리고 동기 인우까지 같은 분야를 연구하며 서로의 경험을 공유한 추억은 가슴속 깊이 새겨두겠습니다.

특히 아들의 의사를 항상 존중해 주시고 뒤에서 항상 걱정해주시는 부모님께 진심으로 감사의 마음을 전합니다. 학위과정 동안 학업으로 인하여 아들로서의 제 역할을 소홀히 한 것에 죄송한 마음이 앞서지만, 앞으로 더욱 좋은 모습으로 못 다한 효도와 함께 그 은혜에 보답하는 아들이 되겠습니다. 항상 저의 행복을 기원해주시며 큰 힘이 되어주시는 부모님께 다시 한번 감사의 말씀을 드립니다.

이제 졸업을 앞두고 사회로 나가는 문턱에 섰습니다. 새로운 도전이 기다리고 있어 설렘과 두려움이 교차하지만, 주위의 기대가 부담감이 아니라 자신감이 될 수 있도록 부단히 노력하겠습니다. 감사합니다.

2013 年 05 月

姜 勇 辰