



2010年 8月

博士學位論文

이종접합 CdTe/CdS 박막의 광학 및 전기적 특성 최적화

朝鮮大學校 大學院

電氣工學科

楊植台

植台

이종접합 CdTe/CdS 박막의 광학 및 전기적 특성 최적화

Optimization of Optical and Electrical Characteristics of Heterojunctioned CdTe/CdS Thin Films

2010年 8月 25日

朝鮮大學校 大學院

電氣工學科

楊 楨 台

이종접합 CdTe/CdS 박막의 광학 및 전기적 특성 최적화

指導教授 李愚宣

이 論文을 工學博士學位 申請論文으로 提出함.

2010年 4月

朝鮮大學校 大學院

電氣工學科

楊 楨 台

楊楨台의 博士學位 論文을 認准함

印	教授	朝鮮大學校	員長	委
氏	教授	朝鮮大學校	員	委
氏	敎授	朝鮮大學校	員	委
É	教授	朝鮮大學校	員	委
É	敎授	朝鮮大學校	員	委

2010年 6月

朝鮮大學校 大學院

목

차

ABSTRACT

I. 서 론	1
A. 연구의 필요성	1
B. 연구의 배경	4
C. 연구 목적	8
II. 박막 태양전지	9
A. 태양전지	9
1. 태양전지 동작원리 및 구조	9
2. 태양전지 기술 분류	15
B. 박막 태양전지	20
1. 실리콘 박막 태양전지	21
2. CIGS 박막 태양전지 2	25
3. CdTe 박막 태양전지	32
III. CdTe/CdS 박막 증착 및 표면 개질 공정 ···································	36
A. 스퍼터링 공정 :	36
B. 화학적 기계적 연마 (CMP) 공정	39
1. CMP 공정의 원리	39
2. CMP 공정의 개요	49
3. CMP 공정 변수 5	51
۲۲, ۱۶]	
IV. 실업	55
A. 박막 승작 공정	55
1. CdTe 박박	55 - 5
2. CdS 박막 ······ 5	59
B. 화학적 기계적 연마(CMP) 공정 (30

C. 측정 및 분석 공정
1. 두께 측정
2. 박막의 표면 형상 특성
3. CdS 박막의 결정학적 특성
4. CdTe/CdS 박막의 광 특성 ······ 67
5. CdTe/CdS 박막의 전기 특성 ······ 68
D. 균일도와 표면 형태의 전기적 특성
E. 열처리 조건에 따른 표면, 구조, 전기 및 광학 특성 100
F. 대면적 CdTe 박막의 연마 공정 특성

V. 2	결	론	 129
참고	1문	헌	 131

LIST OF TABLES

Table	1	Efficiency of CdTe Solar Cell in a Small-area	· 5
Table	2	Efficiency of CdTe Solar Cell in a Large-area	• 5
Table	3	Process Parameters of CdTe Sputtering	56
Table	4	Process Parameters of CdS Sputtering and Annealing	59
Table	5	Process Parameters of CdTe CMP	61

LIST OF FIGURES

Fig. 1 Photovoltaic Effect	10
Fig. 2 Fundamentals of Solar Cell	10
Fig. 3 Equivalent Circuit for a Solar Cell	13
Fig. 4 Solar Cell Characteristics: (a) I-V Characteristics	
of Solar Cell in the Dark and Illuminated	
and (b) Maximum Power Rectangle	13
Fig. 5 Basic Structure of Solar Cell: (a) cross-sectional structure	
and (b) structure diagram	14
Fig. 6 Generation Classification of Solar Cells	16
Fig. 7 Classification of Solar Cells according to the Materials	
of Absorption Layer	17
Fig. 8 Absorption Coefficient of Absorption Layer Materials	
for Solar Cells	18
Fig. 9 Cross-sectional SEM Image of Silicon Thin Film Solar Cell \cdots	22
Fig. 10 Abosorption Spectrum of Amorphous Silicon and $\mu c-Si$	22
Fig. 11 Crystalline Volume Fraction of Silicon Thin Film Material \cdots	23
Fig. 12 Basic Structure of CIGS Thin Film Solar Cell	26
Fig. 13 Structure of CIGS Thin Film Solar Cell Module	27
Fig. 14 Fabrication Method for CIGS Thin Film:	
Vacuum Co-evaporation	30
Fig. 15 Fabrication Method for CIGS Thin Film:	
In-line Evaporation	30
Fig. 16 Two-step Process for CIGS Thin Film	31
Fig. 17 Structure of CdTe Thin Film Solar Cell	35
Fig. 18 Structure of RF-Magnetron Sputtering	38
Fig. 19 Sequence of Chemical Reaction during Polishing Process	42

Fig.	20	Mechanical Characteristic of Pad	47					
Fig.	21	Schematic Diagram of CMP Equipment 50						
Fig.	22	Structure of CdTe/CdS						
		Heterojunctioned Thin Film Solar Cells	57					
Fig.	23	Sputtering Equipment	58					
Fig.	24	CMP Equipment ······ 61						
Fig.	25	Range Measured by Ellipsometry	62					
Fig.	26	Photograph and Principle of Ellipsometry Measurement	63					
Fig.	27	AFM Equipment	65					
Fig.	28	XRD Equipment	66					
Fig.	29	UV-Visible Spectrophotometer Equipment	67					
Fig.	30	Hall Effect Measurement System	68					
Fig.	31	(a) Film Thickness and (b) Thickness Uniformities with the						
		Normalized Standard Deviation of the CdTe Thin Films						
		as a Function of Vacuum Pressure in the Preparation						
		of CdTe Thin Films using Sputtering Method	72					
Fig.	32	(a) Film Thickness and (b) Thickness Uniformities with the						
		Normalized Standard Deviation of the CdTe Thin Films as a						
		Function of Sputtering Power in the Preparation of CdTe						
		Thin Films using Sputtering Method	74					
Fig.	33	(a) RMS Roughness and (b) Peak-to-Valley Roughness of the						
		CdTe Thin Films with a Change of Vacuum Pressure in the						
		Preparation of CdTe Thin Films using Sputtering Method						
			78					
Fig.	34	(a) RMS Roughness and (b) Peak-to-Valley Roughness						
		of the CdTe Thin Films with a Change of Sputtering						
		Power in the Preparation of CdTe Thin Films using						
		Sputtering Method	80					
Fig.	35	Grain Sizes of the CdTe Thin Films at Various						
		Conditions of (a) Vacuum Pressure and (b) Sputtering						
		Power in the Preparation of CdTe Thin Films						

- v -

		using Sputtering Method	82
Fig.	36	Optical Transmittance of the CdTe Thin Films	
		at the Specific Conditions of (a) Vacuum Pressure	
		and (b) Sputtering Power	85
Fig.	37	Absorption Coefficient of the CdTe Thin Films with	
		Changes of (a) Vacuum Pressure and (b) Sputtering	
		Power in the Preparation of CdTe Thin Films	
		using Sputtering Method	87
Fig.	38	Average Absorbance in the Range of 400 - 800 nm	
		with Changes of (a) Vacuum Pressure and (b) Sputtering	
		Power in the Preparation of CdTe Thin Films	
		using Sputtering Method	89
Fig.	39	Tauc Plot of $(\alpha h \nu)^2$ versus the Photon Energy $(h \nu)$	
		for the CdTe Thin Films at the Specific Conditions of	
		(a) Vacuum Pressure and (b) Sputtering Power in the	
		Preparation of CdTe Thin Films using Sputtering Method.	
		The Optical Band Gap Energies of the CdTe Thin Films	
		were Estimated through the Linear Extrapolation	
		of Each Curve Back to the Energy Axis	93
Fig.	40	(a) Mobility and (b) Carrier Concentration of the CdTe	
		Thin Films at the Specific Conditions of Vacuum Pressure	
		in the Preparation of CdTe Thin Films Using the Sputtering	
		Method	95
Fig.	41	(a) Mobility and (b) Carrier Concentration of the CdTe	
		Thin Films at the Specific Conditions of Sputtering Power	
		in the Preparation of CdTe Thin Films Using the Sputtering	
		Method	97
Fig.	42	Thickness Uniformities with the Normalized Standard Deviation	
		of the CdS Thin Films Before and After the Annealing Process	
	;	at Various Annealing Temperatures	.04

Fig.	43	RMS Roughness and Peak-to-Valley Roughness of the CdS	
		Thin Films After the Annealing Process at Various Annealing	
		Temperatures	105
Fig.	44	$3\times3~\mu\mathrm{m}$ AFM 2D-Images of the CdS Thin Films (a) Before	
		and After the Annealing Process at Different Annealing	
		Temperatures: (b) 200℃, (c) 300℃, (d) 400℃, (e) 500℃,	
		and (f) $600\ensuremath{^{\circ}\mathrm{C}}$	106
Fig.	45	XRD Patterns of the CdS Thin Films (a) before and after the	
		Annealing Process at Various Annealing Temperatures:	
		(b) 200°C, (c) 300°C, (d) 400°C, (e) 500°C, and (f) 600°C	
			108
Fig.	46	Resistivity of the CdS Thin Films before and after the	
		Annealing Process as a Function of the Annealing	
		Temperature	109
Fig.	47	Carrier Concentration and Mobility of the CdS Thin Films	
		Before and After the Annealing Process as a Function	
		of the Annealing Temperature	110
Fig.	48	Photoluminescence Spectra of the CdS Thin Films	
		As-Deposited and After the Annealing Process at Various	
		Annealing Temperatures	114
Fig.	49	Optical Transmittance of the CdS Thin Films As-Deposited	
		and After the Annealing Process as a Function of	
		the Annealing Temperature	115
Fig.	50	Tauc Plot of $(\alpha h v)^2$ versus the Photon Energy $(h v)$	
		for the CdS Thin Films As-Deposited and After	
		the Annealing Process as a Function of the Annealing	
		Temperature. The Optical Band Gap Energies of the	
		CdS Thin Films were Estimated through the Linear	
		Extrapolation of Each Curve Back to the Energy Axis	116
Fig.	51	Removal Rate of CdTe Thin Film Polished with Changes	
		of Pressure and Velocity	121

Fig.	52	Non-	-Un	iform	ity o	f CdTe	Thi	n F	Film Polis	shed		
		with	Cha	anges	s of]	Pressur	re an	d '	Velocity			122
р.	-0		\cap	c	р	1	(D	`		T 1 ·	D'1	

- Fig. 53 RMS Surface Roughness (*R*_{rms}) of CdTe Thin Film Polished with Changes of Pressure and Velocity125
- Fig. 54 I-V Peak-to-valley Surface Roughness (R_{p-v}) of CdTe Thin Film Polished with Changes of Pressure and Velocity 126

ABSTRACT

Optimization of Optical and Electrical Characteristics of Heterojunctioned CdTe/CdS Thin Films

Yang, Jung Tae

Advisor : Prof. Lee, Woo-Sun, Ph. D. Department of Electrical Engineering, Graduate School of Chosun University

Thin-film cadmium telluride (CdTe) solar cell technology can theoretically improve the conversion efficiency and production costs of conventional silicon solar cell technology. Due to the optimal band gap energy (about 1.4 eV) for solar energy absorption, high light absorption capability and lower cost requirements for solar cell production, CdTe have been widely researched as being suitable for commercial cell production.

The effects of the processing conditions on the thickness-uniformity and surface-morphology of the CdTe thin-films investigated using atomic force microscope (AFM) were and ellipsometry for large-area solar cells. The photovoltaic properties of CdTe thin films analyzed in relation the different were to thickness-uniformity and surface morphology caused by the various process conditions. The thickness-uniformity, which was controlled by the process conditions in the sputtering process, affected the

photovoltaic properties of the sputtering deposited CdTe thin films. Higher carrier concentration and better optical absorbance were obtained in CdTe thin films with a good thickness-uniformity.

As the effects of thickness-uniformity on the photovoltaic characteristics for the large-area CdTe thin film solar cell, chemical mechanical polishing (CMP) process was investigated for an enhancement of thickness-uniformity. Removal rate of CdTe thin film was more affected by the down force than the table speed. RMS roughness and peak-to-valley roughness of CdTe thin film after CMP process were improved to 96.68% and 85.55%, respectively. The optimum process condition was estimated by 100 gf/cm² of down force and 60 rpm of table speed with the consideration of good removal uniformity about 5.0% as well as excellent surface roughness for the large-area CdTe solar cell.

Cadmium sulfide (CdS) is widely used material as a window layer with either CdTe or copper indium selenide (CuInSe₂) in the heterojunction thin film solar cells. The phase structure and grain size of CdS thin films were changed as changing the annealing temperature. and then the electrical properties including resistivity and the optical properties were influenced by them. The improved optical transmittance of 72.25% (at average thickness of 843.93 nm and the optical band gap energy of 2.43 eV) was obtained compared to the as-deposited CdS thin films at the annealing temperature of 400° because of the decrease in the defect density caused by the annealing process. This temperature was selected for the optimized condition considering to both the electrical properties (resistivity not exceeding 10^3 -order Ω cm) and optical characteristics including transmittance.

- X -

In this thesis, the thickness uniformity of CdTe thin films was the main point for the energy conversion efficiency and the optimum annealing temperature of CdS thin films was 400°C for the excellent thin film characteristics. For the application to the large-area thin film solar cells, the improvement of the thickness uniformity in the preparation of CdTe thin films was strongly necessary; therefore, CMP process was firstly employed and the enhanced characteristics were successfully obtained. The optimized optical and electrical characteristics of CdTe/CdS heterostructured thin film solar cells could be achieved considering the optical and electrical properties through these results.

I. 서 론

A. 연구의 필요성

산업 발달 및 인간 삶의 질 향상을 위한 다양한 전기·전자 기기의 개발에 의 하여 에너지의 수요가 폭증하고 있다. 이로 인해 화석 연료의 소비량은 급격하게 증 가하였고, 화석 연료의 소비 급증으로 야기되어지는 유가 급등 등의 사회 문제 뿐만 아니라 화석 연료에서 발생하는 이산화탄소 등에 의해 지구 온난화 및 환경오염 문 제 등이 대표적인 문제점으로 인식되고 있다.

또한 화석 연료의 유한성에 의하여 지속 가능한 환경 친화적 에너지원의 개발 이 시급히 요구되어지고 있다. 따라서 태양 에너지를 필두로 풍력, 조력, 지열, 연료 전지 등과 같은 환경 친화적이며 이용 가능 연한이 무한한 에너지원에 대한 연구가 활발히 진행되고 있다.

특히 태양 에너지는 무한정하며, 무공해 및 저비용 대체 에너지원으로서 주목 을 받고 있다. 태양광은 가장 풍부하며 공해가 전혀 발생하지 않는 청정 에너지원으 로써 지구에 공급되는 총 태양광에너지는 초당 약 12만 테라와트(120×10¹⁵W)에 이른다. 이는 인류가 사용하는 총 에너지의 10,000배에 달하는 양이며, 따라서 이 무한한 태양광 에너지를 활용하는 기술의 개발이 에너지 및 환경 문제를 해결할 수 있는 인류의 당면 과제로 인식되고 있다. 태양 에너지 발전은 태양 빛을 이용하여 직접 전기를 생산하는 광기전력 효과를 이용한 발전 방식으로 3대 핵심 요소 기 술은 태양 전지 제조 기술, 전력 변환기기 기술, 계통 연계 기술이라 할 수 있다.

특히 태양 전지는 태양광 에너지를 직접 전기 에너지로 변환시켜주는 광전 소 자로서 구조적으로 단순하고 제조 공정도 비교적 간단하지만 실용화의 비용 측면에 서는 총 비용의 40%를 상회하는 중요 구성 요소이다. 태양 전지의 실용화를 위해 서는 단위 면적 당 발전 효율을 증가시키는 문제와 단위 면적 당 제조 단가를 감소 시키는 두 가지 경제성 문제를 해결하여야만 환경 친화적 에너지원으로서의 활용이 가능할 것이다.

기존 실리콘 태양전지는 모듈 원가의 50~60%가 실리콘 잉곳 성장과 웨이퍼 링에 소요된다. 따라서 기판 제조 단가를 크게 낮추어야 하는 요구에 부흥하는 박막

- 1 -

태양 전지에 대한 관심이 집중되고 있고, 기술 개발을 통한 효율 증가를 이룰 수 있 다면 기존 실리콘 기반 태양전지를 대체할 수 있을 것으로 평가되고 있다.

박막 태양전지는 실리콘 태양전지가 100μm 이상의 막을 증착해야 하는 반면 에 수 μm의 박막을 태양전지 광흡수 층으로 이용함으로써 원소재 소모가 극히 적 으며, 기존 반도체 제조 공정을 적용하기 때문에 연속 공정이 가능하다.

또한 박막 태양전지는 실리콘 태양전지에 비해 에너지 회수기간이 절반 정도로 짧고, 상대적으로 쉽게 대면적화 할 수 있는 장점을 가지고 있다. 하지만 차세대 태 양광 발전 기술인 박막형 태양전지 분야는 전 세계적으로 아직 산업화 초기 단계이 기 때문에 기술 개발을 통하여 산업화를 앞당길 필요성이 강력히 요구되고 있다.

현재 박막 태양전지의 재료로 비정질실리콘(a-Si), 다결정실리콘(p-Si), I-III-VI₂족 화합물인 CIGS(CuInGaSe₂), II-VI족 화합물인 카드뮴텔룰라이드 (CdTe) 및 염료 감응형 태양 전지 등에 대한 연구가 폭넓게 진행되고 있다. 이 중 에 CIGS와 CdTe는 직접 천이형 에너지 밴드 갭을 가지고 있고, 광흡수 계수가 1x10⁵cm⁻¹로 반도체 중에서 가장 높아서 수 μm 이하의 박막으로 고효율의 태양 전지 제조가 가능하고, 또한 장기적으로 전기 광학적 안정성이 매우 우수한 특성을 지니고 있다.

특히 Cite 박막 태양 전지는 1 µm 내외의 두께로도 가시광의 99% 이상을 흡수하는 높은 광 흡수율을 가지고 있고, 다결정 박막 형태로 제작되며 비정질 실리 콘 및 CAIUS와 함께 가장 실용 가능성이 높은 박막 태양 전지로 평가받고 있다. Cite 태양 전지는 비정질 실리콘 태양 전지에 비해서는 에너지 변환 효율이 높고 안정성이 우수하며, CAIUS 태양 전지에 비해서는 대량 생산이 용이하다는 장점을 갖추고 있다.

또한 Cite 박막은 광흡수 거리가 짧고 표면 재결합 속도가 크기 때문에 대부 분 이종접합(Heterojunction) 형태로 제조되고, 주로 카드뮴황화물(CdS)을 윈도층 (Window Layer)로서 사용한다. 따라서 차세대 박막 태양전지 개발을 위하여 CdTe/CdS 박막의 증착 기술, 후속 열처리 기술 및 표면 가공 기술 등을 통한 광기 전력 효율 향상을 위한 박막 특성 개선 및 표면 특성 개질 등의 연구가 무엇보다 중요한 시점이다.

- 2 -

특히 대면적 박막 태양전지의 제작을 위한 다양한 증착기술 중에 스퍼터링 (Sputtering) 기술을 활용한 CdTe/CdS 태양전지 박막에 관한 연구는 매우 적어서 향후 대면적 박막 태양전지 개발을 위해서 공정 기술의 개발 및 최적화가 시급히 요구되고 있다.

B. 연구의 배경

대체에너지 기술로서의 태양광발전 기술은 각 나라에서 정부 주도의 중장기 계획 수립 등 적극적인 보급 정책과 기술 개발의 성과로 경제성이 향상되고 있으 며, 그 시장은 고속 성장하고 있고 국내의 경우에 2004년 약 200억 원 시장이 2008년에는 약 1300억 원 시장으로 급성장 중이다.[1] 전 세계적으로는 2000년 당시에 277MW에 불과하던 생산 용량 총합이 Shell사의 보고에 의하면 2060년까 지 수 GW의 전력 생산 용량 총합을 보일 것으로 예상된다.

현재 태양 전지 시장은 복잡한 제조 공정과 높은 가격에도 불구하고 실리콘을 이용한 태양 전지가 전체 생산량의 99%를 차지하고 있다. 실리콘은 간접 천이형 에너지 밴드갭을 가지고 있고, 광 흡수율이 낮아서 태양광 발전의 이상적인 물질은 아니라고 알려져 있다. 따라서 경제성 향상을 위해서 수백 µm 두께의 기존 실리콘 태양 전지의 효율을 상회할 수 있는 태양 전지 재료 및 제조 공정의 개선을 통한 저가의 고효율 및 고신뢰도 박막 태양 전지의 개발 연구에 관심이 집중되고 있다.

최근에는 박막 태양 전지의 재료로 a-Si, p-Si, CIGS, CdTe 및 염료감응형 태양 전지 등에 대한 연구가 활발히 진행되고 있다. 특히 CdTe는 직접 천이형 에 너지 밴드갭을 가지고 있고, 광흡수 계수가 1x10⁵cm⁻¹로 반도체 중에서 가장 높아 서 수 µm 이하의 박막으로 고효율의 태양 전지 제조가 가능하고, 또한 장기적으로 전기 광학적 안정성이 매우 우수하며, 1µm 내외의 두께로도 가시광의 99% 이상 을 흡수할 정도로 광 흡수율이 높고, 다결정 박막 형태로 제작되어 실용 가능성이 높은 박막 태양 전지로 평가받고 있다.

CdTe 태양 전지는 비정질 실리콘 태양 전지에 비해서는 에너지 변환 효율이 높고 안정성이 우수하며, CIGS 태양 전지에 비해서는 대량 생산이 용이하다는 장점 을 갖추고 있다. 기존 실리콘 태양 전지의 낮은 광 흡수율, 복잡한 제조 공정, 고 비용임에도 불구하고 오래도록 반도체 제조 기술에 의해서 연구되어온 실리콘을 활 용한 태양 전지 기술이 보편적이다.

하지만 태양 전지의 실용화를 위해서는 저비용 및 높은 광 흡수율을 가지는 II-VI족 화합물 반도체 태양 전지 박막에 대한 연구가 반드시 필요하다.

현재 대표적인 II-VI족 태양 전지 박막인 CdTe의 경우에 높은 광흡수율과

대량 생산의 용이성 등의 장점이 있음에도 결정질 실리콘 태양 전지에 비해서 에너 지 변환 효율이 낮은 치명적인 단점이 있다. 현재 CdTe를 이용한 태양 전지는 표 1에서와 같이 최고 16.4%의 변환 효율을 보이고 있으며, 표 2에서와 같이 대면적 의 모듈에서는 10% 내외의 효율을 나타내고 있다. 이론적으로 CdTe의 에너지 변 환 효율은 27% 정도로 태양 전지 재료 중에 최고 수준을 나타낸다. 연구를 통한 에너지 변환 효율 개선의 여지가 충분히 남아 있으며, 상기 이상적인 에너지 변환 효율에 근접한 결과를 확보하였을 경우에 기존 실리콘 태양 전지를 대체할 수 있을 것으로 기대한다. 따라서 CdTe 박막의 제조 및 후처리 기술 등을 통하여 에너지 변환 효율을 향상시키는 연구가 시급한 상황이다.

Method(CdS/CdTe)	Area(cm ²)	Eff(%)	Organization	Year
CBD/CSS	1.131	16.4	NREL	2001
MOCVD/CSS	1.0	16.0	Matsushita Battery	1997
CBD/CSS	1.08	15.8	Univ. of S. Florida	1993
MOCVD/CSS	1.0	15.3	Tokyo Inst. Tech.	1999
CSS/CSS	0.8	15.0	Univ. of S. Florida	1997
CBD/Evap	0.02	14.2	BP Solar	1991
ALE/ALE	0.12	14.0	Micro-chemistry	1999

Table 1 Efficiency of CdTe Solar Cell in a Small-area.

Table 2 Efficiency of CdTe Solar Cell in a Large-area.

Method(CdS/CdTe)	Area(cm ²)	Eff(%)	Organization	Year
CBD/E. Depo	8670	10.6	BP Solar	2000
MOCVD/CSS	5413	11.0	Matsushita Battery	2000
1E. Depo/E. Depo	706	10.1	BP Solar	1991
V. Trans/V. Trans	6278	9.1	First Solar	1996
CSS	86	10.5	ANTEC	2000
Screen Printing	1200	8.7	Matsushita	1995
Chemical Spraying	3528	9.2	Golden Photon	1999

CdTe 박막의 제작 방법으로는 스크린 프린팅법(Screen Printing), 스프레이 법(Spraying), 전해석출법(Electrodeposition), 스퍼터링법(Sputtering), 근접승화 법(Close-Spaced Sublimation) 등이 있다.

특히 스퍼터링법은 박막 제조에 있어서 성분 제어가 용이하고 박막 제조의 속 도가 빠르기 때문에 양산화에 적합하며, 증착 온도를 낮출 수 있는 장점이 있다. 그 러나 스퍼터링법을 활용한 CdTe/CdS 태양 전지 박막에 관한 연구는 매우 적어서, 국외의 경우에는 11%의 에너지 변환 효율을 보고한 것이 유일한 정도이고,[2] 국 내의 경우에는 1997년에 국립품질원 박광자 박사 연구그룹에서 5%의 에너지 변환 효율을 보고하였고, 2005년에 성균관대 이준신 교수 연구그룹에서 스퍼터링 압력에 따른 CdTe 박막의 특성에 관한 연구를 진행하였으나 에너지 변환 효율에 대해서는 특별한 언급이 없었다. 군산대 이재형 교수는 스퍼터링 전력을 변수로 하여 CdS 박 막의 구조적, 광학적 물성에 대한 연구를 수행한 바가 있으나 역시 에너지 변환 효 율에 대해서는 언급이 없었다.

기존 태양전지 소자의 변환 효율을 표 1을 통해서 살펴보았을 때에 1991년 증발법을 이용하여 14.2%의 효율을 얻었고, 1993년에 근접승화법으로 15.8%, 1997년에 근접승화법으로 각각 15.0%와 16.0%의 효율을 얻은 바가 있다. 1999 년에는 근접승화법으로 15.3% 및 원자층적층성장에피택시(ALE, Atomic Layer Epitaxy)법으로 14.0%를 확보하였다. 2001년에는 근접승화법으로 CdTe 박막을 중착하여 16.4%의 최고 변환효율을 확보하였다고 보고되었다. 이와 같으 주로 근 접승화법을 활용하여 CdTe 박막을 중착하여 우수한 변환효율을 확보하는 것을 확인할 수 있다.

대면적 모듈의 경우에는 표 2를 통해서 살펴보았을 때에 1991년 증발법을 이용하여 10.1%, 1995년에 스크린 프린팅법으로 8.7%, 1999년에 화학 스프레 이법으로 9.2%를 확보한 바가 있다. 2000년에는 근접승화법으로 10.5% 및 11.0%를 확보하였음이 보고되었고, 증발법으로 10.6%의 대면적 모듈에서의 변환 효율이 확보되었음이 보고되었다. 이와같이 대면적 모듈에서도 근접승화법을 통해 서 우수한 변환효율을 얻을 수 있으나, 증발법이나 스크린 프린팅, 화학 스프레이 방법 등의 비교적 다양한 증착방법으로 증착된 대면적 모듈에서도 우수한 변환 효 율 특성을 나타내었다.

한편 기존 연구는 태양 전지 재료의 물성 탐구 및 효율 향상을 위한 공정 연 구에만 치우쳐 있으며, 실제 상용화에 필요한 대면적화 방안에 대해서는 연구 개발 이 수행되지 않고 있다. 일반적으로 태양 전지는 대면적화 할수록 표면 저항의 증가 로 인해 셀 내부의 전자 흐름을 방해하여 에너지 변환 효율을 떨어뜨린다고 보고되 었으며, 대면적화에 따른 박막의 균일도 저하도 중요한 문제점으로 인식되고 있다. 따라서 스퍼터링법을 이용한 CdTe 박막의 균일도가 우수한 대면적 증착법에 대한 연구가 절실하게 요구되고 있으나 이에 대한 연구는 전무한 상황이다.

한편 대면적 균일도 향상을 위하여 플라즈마 처리 기법뿐만 아니라 본 연구자 의 독창적인 기술인 화학적 기계적 연마(CMP, chemical mechanical planarization) 공정을 활용한 광역 평탄화 기술을 접목하는 것도 새로운 발상이라 할 수 있다. 대면적 박막 성장 시에 발생하는 표면 결함은 소자의 성능과 신뢰도에 큰 영향을 주는 문제점으로 알려져 있으며, 일반적으로 태양 전지에 있어서 표면 형 상(morphology)은 빛의 산란을 야기하여 광전류(photocurrent)를 증대시키는 것 으로 알려져 있다.[3] 그러므로 대면적 균일도 향상 및 국소적 표면 결함에 대한 치유 방법으로 화학적 기계적 연마 기술을 적용하여 광투과도 향상, 소자 성능과 신 뢰도의 향상, 소자 수명 개선 등의 실현이 필요하다.

한편 CdTe 박막 태양 전지는 광 흡수 거리가 짧고 표면 재결합 속도가 크기 때문에 대부분 이종접합 형태로 제조되며 윈도층으로 주로 사용되는 CdS 박막의 스퍼터링 공정 진행 후 열처리 공정에 따른 박막 특성에 관한 연구는 미진한 상황 이기 때문에 증착 기술의 개발 및 후속 공정의 최적화가 반드시 필요하다.

C. 연구 목적

본 논문은 이종접합 박막 태양전지 적용을 위하여 CdTe/CdS 재료를 대면 적 증착하고 효율을 향상시키기 위하여 박막 스퍼터링 증착하고 표면 및 계면을 개질하여 우수한 에너지 변환 효율과 높은 신뢰성을 확보한 이종접합 박막 태양전 지를 제작하려 한다. 제작된 CdTe/CdS 박막 태양전지의 광학적 및 전기적 특성 과 박막의 형상학적 및 결정학적 특성 분석을 통해 메커니즘 규명을 위하여 다음 과 같이 연구를 수행하고자 한다.

- 첫째, 대면적 이종접합 CdTe/CdS 박막 태양전지 적용을 위한 최적의 CdTe 박막 스퍼터링 증착 공정 조건을 확보하기 위하여, 스퍼터링 공정 조건 에 따른 CdTe 박막의 증착 특성 및 표면 형태학적 특성을 분석한다.
- 둘째, 스퍼터링 방법으로 증착된 CdTe 박막의 표면 형태학적 특성이 CdTe 박막의 광학적 및 전기적 특성에 미치는 영향 및 그 메커니즘을 규명하 고자 한다.
- 셋째, 윈도층으로 사용되는 CdS 박막의 스퍼터링 증착 조건을 확보하고, 스퍼 터링법으로 증착된 CdS 박막의 열처리 온도에 따른 박막의 표면 형태학 적 특성 및 결정학적 특성을 조사한다.
- 넷째, CdS 박막의 열처리 조건 변화에 따라서 변화한 표면의 형태학적 특성 및 결정학적 특성이 CdS 박막의 광학적/전기적 특성에 미치는 영향에 대해서 분석하고자 한다.
- 다섯째, CdTe 박막의 광흡수도 향상을 위한 표면 특성 개질을 위하여 화학적 기계적 연마 공정을 적용하여 CdTe 박막의 화학적 기계적 연마 공정 특성에 대해서 연구한다.

상기와 같은 실험을 통해 CdTe/CdS 박막 태양전지의 최적의 대면적 스퍼 터링 증착 공정, 열처리 공정, 및 화학적 기계적 연마 공정 조건 등을 도출하고자 한다. 또한 박막의 표면 형태학적 특성과 박막의 광학적 및 전기적 특성과의 상 관관계를 실험적으로 조사 및 분석하고자 한다.

II. 박막 태양전지

A. 태양전지

태양전지는 태양으로부터의 광에너지를 직접 전기로 변환시키는 태양광 발 전의 핵심소자이다. 태양전지는 1839년 프랑스의 물리학자 E. Becquerel가 전해 질(Electrolyte) 속에 담긴 전극에 빛을 조사하였을 때에 발생하는 광기전효과 (Photovoltaic Effect)를 처음 발견한 것에서 기원한다.[4] 이후 1870년 H. Hertz에 의해 셀레니움(Se)과 같은 고체 물질에 대한 광기전효과 연구가 시작되 었으며, 1954년 D. M. Chapin이 Bell Telephone 연구소에서 5% 효율의 p-n 접합 실리콘 태양전지를 최초 개발하면서 차세대 에너지 자원으로 주목을 받게 되 었다.[4]

1. 태양전지 동작원리 및 구조

태양전지는 태양 에너지를 전기 에너지로 변환시켜주는 반도체 소자로서 p 형 반도체와 n형 반도체의 접합형태를 가지며 그 기본 구조는 다이오드와 동일하 다. 일반적으로 반도체에 빛이 입사되면 그림 1과 같이 빛과 반도체를 구성하고 있는 물질과의 상호 작용이 발생한다. 이 때 (-)전하를 띈 전자(Electron)와 (+) 전하(Hole)를 띈 정공이 발생하여 전류가 흐르거나 전기 그 자체가 발생하기도 한다. 이것을 광기전효과라고 한다.

외부에서 빛이 태양전지에 입사되었을 때 p형 반도체의 전도대(Conduction Band) 전자는 입사된 광에너지에 의해 가전자대(Valence Band)로 여기된다. 이 렇게 여기된 전자는 p형 반도체 내부에 한 개의 전자-정공쌍을 생성하게 된다. 이렇게 발생된 전자-정공쌍 중 전자는 p-n 접합 사이에 존재하는 전기장에 의해 n형 반도체로 넘어가게 되어 외부에 전류를 공급하게 된다.

여기서 전기장은 p형 반도체와 n형 반도체를 서로 결합시켜 접합을 만들면 n형 반도체에 존재하는 과잉전자는 p형 반도체로 , p형 반도체에 존재하는 과잉 정공은 n형 반도체로 확산하게 되며, 확산된 전자-정공의 빈자리는 양이온과 음 이온을 띄게 된다. 이 때 소수캐리어의 확산에 의해 재료 내부의 전하 평형 상태 가 깨짐으로써 전압차가 생기고 이 때 p-n접합 다이오드의 양극단에 발생된 기전 력을 외부 회로에 연결하면 태양전지로서 작용하게 된다.



Fig. 1 Photovoltaic Effect.



Fig. 2 Fundamentals of Solar Cell.

만일 p형 반도체 쪽에 n형 반도체 쪽보다 상대적으로 (+)전압이 인가되면 접합에 전류가 흐르게 되고, 반대로 p형 반도체 쪽에 n형 반도체 쪽보다 상대적으 로 (-)전압이 인가되면 공간전하영역(Space Charge Region)이 형성되어 전류의 흐름을 방해하게 된다. 전자의 경우를 순바이어스라고 하고, 후자의 경우를 역바이 어스라고 한다. 이러한 다이오드 특성은 식(1)과 같은 이상적인 다이오드 방정식 으로 설명할 수 있다.

$$I = I_0(\exp(qV/AkT) - 1)$$
(1)

이때에 I는 외부 전류, I₀는 역포화 전류, q는 기본 전자전하 1.602×10⁻¹⁹ [C], V는 인가 전압, k는 볼츠만상수(Boltzmann constant)이고, T는 절대온도이 다.

그림 3은 태양전지의 등가회로로 병렬 광유도 전류원(light-induced current source)에서의 이상적인 다이오드를 나타내며 R_s 및 R_{sh}는 각각 직렬저 항(Series Resistance) 및 션트저항(Shunt Resistance)를 의미한다. 실제 전압 이 소자에 인가되었을 때에 접합에 완전하게 나타나지 않는다. 이러한 외부 접촉 에 의한 전압 강하는 저항성 손실(Ohmic Loss)을 야기하고, 이것이 직렬저항으 로 표현된다. 따라서 직렬저항은 반도체 벌크(Bulk) 저항 및 접속과 배선에서의 저항에 기인하다. 한편 누설전류 및 확장 격자 결함에 기인한 손실을 션트저항으 로 나타낸다.

명(Illuminated) 상태 pn 접합의 전류-전압(I-V) 특성 방정식은 식(2)와 같이 표시되고, 식(2)를 R_s와 R_{sh}를 포함해서 다시 정리하면 식(3)과 같다.

$$I = I_0(\exp(qV/AkT) - 1) - I_L$$
(2)

$$I = I_0(\exp(q(V-IR_s)/AkT) - 1) + (V-IR_s/R_{sh}) - I_L$$
(3)

그림 4에서 암(Dark) 및 명 상태 접합에서의 I-V 특성곡선을 나타내었다. 다이 오드에 빛이 조사되면 암 전류(Dark Current) 특성은 I_L에 의해 아래로 이동한다. 해

- 11 -

당 커브는 태양전지에 있어서 폐회로전류(Short Circuit Current) I_{SC}, 개회로전압 (Open Circuit Voltage) V_{oc}, 충진율(Fill Factor) FF 등의 3가지 중요한 변수들을 설명한다. 폐회로전류는 접합에서 전압 강하가 'O'일 때 얻어진다. 이는 이상적인 조건에서 폐회로전류는 I_L을 의미한다. 하지만 폐회로전류는 직렬저항 및 션트저항 때 문에 I_L보다 낮은 값을 나타낸다. 개회로전압은 I값이 'O'일 때 확보된다.

$$V_{OC} = (kT/q) \ln(I_L/I_s + 1)$$
 (4)

변환효율(Conversion Efficiency)은 태양전지의 성능을 측정하는 데에 사용된 다. 이는 태양전지 소자의 출력 전력에 의해 결정되는데, 그림 4에서 최대 전력 직사 각형의 면적과 같다.

$$P_{max} = I_m \times V_m \tag{5}$$

여기에서 P_{max}와 I_{SC}×V_{OC}의 비율을 충진율(FF)이라고 한다.

$$FF = (I_m \times V_m) / (I_{SC} \times V_{OC})$$
(6)

따라서 태양전지의 변환효율은 다음과 같이 나타낸다.

$$\eta = P_{out}/P_{in} \tag{7}$$

$$\eta = (FF \times V_{OC} \times J_{SC})/P_{in}$$
(8)

지구 상에서의 표준 P_{in}은 100mW/cm²이다.

그림 5는 전형적인 태양전지 구조를 나타낸 것으로 기본적으로 에미터인 n층과 베이스인 p층으로 구성되어 있다. 표면에는 보통 빛이 투과할 수있도록 전극을 총 표 면적의 5~15% 사이로 만들고, 후면에는 전 면적에 걸쳐 전극이 형성되어 있다.



Fig. 3 Equivalent Circuit for a Solar Cell.



Fig. 4 Solar Cell Characteristics:

(a) I-V Characteristics of Solar Cell in the Dark and Illuminated and(b) Maximum Power Rectangle.





Fig. 5 Basic Structure of Solar Cell:

(a) Cross-Sectional Structure and (b) Structure Diagram.

2. 태양전지 기술 분류

일반적으로 태양전지는 에너지 변환효율과 제조비용으로 그림 6과 같이 3단 계로 구별하고 있다. 결정형(다결정 및 단결정) 실리콘 태양전지를 '제1세대 태 양전지', 화합물(III-V족) 반도체 및 박막형 반도체(a-Si, CdTe, CIGS) 태양전 지를 '제2세대 태양전지', 그리고 유기 및 나노 반도체 소재를 이용한 '제3세 대 태양전지'로 분류한다.

그림 6에서와 같이 태양광 발전 시장의 주력인 제1세대 결정형 실리콘 태양 전지 모듈은 약 10~18%의 변환효율을 내고 있는 반면에 제2세대 박막형 화합물 반도체 및 제3세대 태양전지는 각각 7~13%와 5% 미만의 상대적으로 낮은 효율 에 머물러 있다. 제조비용 면에서는 제1세대가 가장 비싸며, 제2세대인 박막형 태 양전지가 비록 효율은 낮지만 제조비용을 낮출 수 있는 가능성이 있다.

현재 상용화되어 보급되고 있는 태양전지는 그림 7과 같이 90% 이상이 단 결정 및 다결정 실리콘 웨이퍼를 이용한 제1세대 태양전지이다. 1980년대부터 꾸 준한 기술개발을 통한 효율 향상과 원가 절감으로 태양광 시장을 형성해 왔으며, 지난 수년간 연평균 50%에 가까운 성장세를 이어오고 있다. 이러한 수요증가는 향후에도 그 성장 기조를 유지할 것으로 전망되나, 원재료인 실리콘 소재가 기존 결정질 태양전지의 제조원가에서 차지하는 비중이 약 60%에 이르기 때문에 실리 콘 가격 상승에 따른 충격에 민감하고 태양광 발전 산업의 가격 경쟁력 확보에 걸 림돌이 되고 있다. 따라서 몇 년 전부터 많은 기업들의 관심이 박막형 태양전지 분야로 집중되었으며, 박막형 태양전지는 광흡수층으로 실리콘계를 사용하느냐 화 합물반도체를 사용하느냐에 따라 구분된다.

현재 박막 태양 전지의 재료로 비정질 실리콘, 다결정 실리콘, CIGS, CdTe 및 염료감응형 태양 전지 등에 대한 연구가 활발히 진행되고 있다. 실리콘 소재를 이용한 태양전지와 비교하였을 때 화합물 박막 태양전지는 소재 물성과 구조에 있 어서 그림 8에서와 같이 광흡수계수가 매우 높은 장점이 있다. 광흡수계수가 높다 는 것은 얇은 두께의 광흡수층으로도 빛을 효과적으로 흡수할 수 있다는 것이다. 이 는 원소재의 소비를 줄이고자 하는 박막 태양전지의 목적에 잘 부합하는 것을 의미 하며 실리콘 태양전지보다 효율이 높은 원인이기도 하다.



Fig. 6 Generation Classification of Solar Cells.



Fig. 7 Classification of Solar Cells according to the Materials of Absorption Layer.



Fig. 8 Absorption Coefficient of Absorption Layer Materials for Solar Cells.

한편 사용되는 반도체 소재의 형상에 따라 결정형(입체형)과 박막형(평면형) 으로도 구별된다. 결정형으로는 단결정 실리콘 태양전지, 다결정 실리콘 태양전지 및 GaAs 기반의 III-V 화합물 반도체 태양전지가 있다. 박막형으로는 비정질 실 리콘, 다결정 화합물 반도체 태양전지가 있다.

화합물 반도체는 구리-인듐-갈륨-셀레늄(CuInGaSe₂, CIGS)과 카드뮴텔룰라 이드(CdTe)가 널리 알려져 있다. 이와 더불어 식물의 광합성을 모방한 유기물 및 무기물 소재로서 전도성 염료(dye)와 폴리머 등의 다양한 소재가 있으며, 차세대 기술로서 연구 개발되고 있다.

결정형과 박막형 태양전지는 태양전지 모듈 생산과정에 있어서 가장 큰 차 이를 보인다. 결정형 태양전지가 실리콘 웨이퍼를 기반으로 하는 반면 박막형 태 양전지는 기판(유리, 금속판재 등) 위에 형성한 소재 박막을 기반으로 한다는 점이 다르다. 결정형 실리콘 태양전지 모듈을 만들기 위해서는 실리콘 원소재로부터 잉 곳을 만들고, 다시 웨이퍼, 셀, 모듈 단계로 제작되는 과정이 필수적으로 필요하다.

따라서 각 단계별로 서로 유기적인 기술 연관 관계가 이루어져야만 한다. 이 에 반해 박막형 태양전지 모듈은 반도체 박막을 이용하기 때문에 박막 형성, 셀 및 모듈 제작 등을 한 장소에서 모두 해결할 수 있기 때문에 공정 단계가 매우 단 순하다. 한편 박막형 태양전지가 갖고 있는 가장 큰 약점은 대면적 태양전지의 에 너지 변환효율이 결정형 태양전지에 비해서 매우 낮다는 것이다.

B. 박막 태양전지

차세대 태양광발전 기술인 박막형 태양전지 분야는 전 세계적으로 아직 산 업화 초기 단계이고, 결정형 태양전지에 비해 에너지 회수기간이 절반 정도로 짧 고, 소재 비용을 약 1/100 정도로 줄일 수 있으며, 상대적으로 쉽게 초박막화 및 대 면적화 할 수 있는 장점을 가지고 있다.

또한 박막형 태양전지의 제작 공정은 통상의 반도체 제조 공정 기술과 유사하 다. 한편 박막 태양전지에서는 셀과 모듈 사이의 효율 격차가 크게 나타나고 있기 때문에 이를 극복하기 위한 추가적인 기술 개발이 절실한 시점이다.

CIGS와 CdTe는 모두 직접 천이형 에너지 밴드갭을 가지고 있고, 광흡수 계수 가 1x10⁵cm⁻¹로 반도체 중에서 가장 높아서 수 μm 이하의 박막으로 고효율의 태 양 전지 제조가 가능하고, 또한 장기적으로 전기 광학적 안정성이 매우 우수한 특성 을 지니고 있다.

CdTe 박막 태양 전지는 1µm 내외의 두께로도 가시광의 99% 이상을 흡수하는 높은 광 흡수율을 가지고 있고, 가장 실용 가능성이 높은 박막 태양 전지로 평가받고 있다. CdTe 태양 전지는 비정질 실리콘 태양 전지에 비해서는 에너지 변환 효율이 높고 안정성이 우수하며, CIGS 태양 전지에 비해서는 대량 생산이 용이하다는 장점을 갖추고 있다. 2001년도 미국의 NREL 연구팀이 투명전극 및 광투과층의 특성개선을 통하여 16.4%의 최고효율을 보고한 바 있다. 향후 후면전극의 전 기저항을 낮추는 등의 기술적인 문제가 해결되면 18%까지 향상될 것으로 전망되며, 이론적으로는 CIGS의 변환효율보다 CdTe의 변환효율이 높기 때문에 변환효율 향상을 위한 연구 가치가 충분하다.

Cu, In, Ga, Se의 4가지 원소로 구성된 Cu(InGa)Se₂ (CIGS) 박막 태양전 지는 10⁵cm⁻¹ 이상의 높은 광흡수계수로 인하여 두께 1~2μm의 박막으로도 고 효율의 태양전지 제조가 가능하고, 또한 장기적으로 전기적·광학적 안정성이 우 수한 특성을 지니고 있다. 이러한 장점으로 인하여 실험실 수준에서 19.9%의 변 환효율을 얻었는데,이는 다른 박막 태양전지에 비해서도 높을 뿐만 아니라 기존의 다결정 실리콘 태양전지의 최고효율 20.2%에도 근접하는 것이다. 모듈의 최고효 율 또한 14%대에 근접하고 있어서 효율 면에서 뚜렷한 장점을 가지고 있다. 다만
4원소인 만큼 2원소 박막 태양전지(CdTe)에 비하여 제조공정이 훨씬 복잡하다는 단점이 있다. CIGS 박막 태양전지가 고효율 및 대면적 가능성의 장점에도 불구하 고 산업화가 부진한 이유는 산업적으로 믿을만한 CIGS 제조 공정이 확립되지 못 하였기 때문이다.

1. 실리콘 박막 태양전지

실리콘 박막 태양전지에서는 비정질 또는 미세결정질 실리콘 박막 소재가 광흡수층으로 사용되는데, 에너지 변환효율이 제1세대 결정질 태양전지보다 약 절반 수준으로 떨어지지만 실리콘 사용량을 약 1/100 수준으로 현저히 감소시킬 수 있고, 대면적 양산 공정을 통한 생산원가 절감이 가능하다는 장점이 있다. 실 리콘 박막 태양전지는 그림 9와 같이 저가의 기판(유리, 금속판재 등) 상에 투명 전극(TCO, transparent conductive oxide)과 실리콘 박막, 후면 전극을 코팅하 여 제조한다.

실리콘 박막 소재는 실리콘 박막 태양전지에서 빛을 전기로 변환시켜주는 역할을 하는 핵심 소재로써 그 물성이 에너지 변환효율과 태양전지 발전량에 가 장 직접적인 영향을 미친다. 그림 10은 실리콘 박막 소재의 결정성에 다른 광흡 수 스펙트럼을 나타낸다. 태양전지의 광기전 변환효율을 높이기 위해서는 입사되 는 태양광을 최대한 흡수해야 한다. 일반적으로 PECVD(plasma enhanced chamical vapor deposition) 공정을 이용하여 제조하는 비정질 실리콘 박막 소 재는 1.7eV의 에너지 밴드갭을 지니므로, 밴드갭보다 낮은 에너지를 지닌 장파장 의 태양광은 흡수되지 못하고 그냥 투과하게 된다. 또한 일반적으로 비정질 실리 콘 태양전지는 빛에 노출될 경우 특성 열화현상(Staebler-Wronski Effect)이 발생하여 에너지 변환효율이 떨어지게 된다. 따라서 비정질 실리콘에 비해 열화 현상이 낮고 장파장 영역의 광흡수가 가능한 미세결정질 실리콘(µc-Si) 박막 소재를 이용한 태양전지 개발이 이루어지고 있다.



Fig. 9 Cross-sectional SEM Image of Silicon Thin Film Solar Cell.



Fig. 10 Abosorption Spectrum of Amorphous Silicon and μ c-Si.



Fig. 11 Crystalline Volume Fraction of Silicon Thin Film Material.

미세결정질 실리콘 박막 재료는 증착방법에 따라 수십 nm에서 수백 nm의 결정크기를 가지며, 에너지 밴드갭이 단결정 실리콘(1.1eV)과 비슷한 수준이며, 흡수계수는 비정질이나 단결정 실리콘에 비해 높은 것으로 알려져 있다. 단일 접 합 셀의 경우, 비정질 실리콘 재료와 단결정 실리콘 재료 모두 이론적인 최대 효 율치는 약 25%이다.[6]

태양전지의 효율을 좌우하는 변수로는 흡수층의 밴드갭 에너지 뿐만 아니 라, 캐리어의 이동도와 재결합 속도 등이 있다. 일반적으로 결정상의 크기가 증가 할수록 캐리어의 이동도가 커지지만 결정립 표면의 부동태층(Passivation) 문제 와 Void 발생에 따른 효율 저하가 발생하기 때문에 그림 11에 나타낸 바와 같이 실리콘 박막 태양전지의 효율을 높이기 위해서는 결정상 함량을 최적으로 조절하 여야 한다. 그리고 결정상이 나타나기 전까지의 Incubation Layer를 최소화하고 높이 방향으로의 결정 크기 또한 정밀히 제어해야 한다.

한편 비정질 실리콘과 미세결정 실리콘을 직렬 구조로 사용함으로써 보다 높은 변환 효율을 기대할 수 있는 탠덤형(μc-Si:H/a-Si:H) 또는 다중 적층형 (SiC/Si/SiGe) 박막 태양전지에 대한 연구 개발도 활발히 진행되고 있다.

현재 사용되고 있는 실리콘 증착용 PECVD 공정기술은 결정성 제어와 증 착속도 증가에 한계를 지니고 있어서, 실리콘 박막 태양전지 제조 공정의생산성 을 높이기 위해서는 고결정질 실리콘 박막 소재의 저온/고속 증착 공정에 대한 원천기술 개발이 반드시 필요하다.

이것이 성공적으로 개발된다면 실리콘 박막 태양전지의 고효율화(비정질계 -미세결정질계-다결정질계 다층구조 셀)가 가능할 것으로 예상되며, 양산성 증 대를 통한 저가격화가 실현될 수 있을 것으로 판단된다. 더불어 실리콘 박막소재 는 디스플레이용 반도체 TFT 소재로도 활용되기 때문에 산업전반에 걸친 파급 효과가 매우 클 것으로 기대된다.

2. CIGS 박막 태양전지

Cu, In, Ga, Se의 4가지 원소로 구성된 Cu(InGa)Se₂ (CIGS) 박막 태양전 지는 10⁵cm⁻¹ 이상의 높은 광흡수계수로 인하여 두께 1~2μm의 박막으로도 고 효율의 태양전지 제조가 가능하고, 또한 장기적으로 전기적·광학적 안정성이 우 수한 특성을 지니고 있다. 이러한 장점으로 인하여 실험실 수준에서 19.9%의 변 환효율을 얻었는데,[7] 이는 여타 박막 태양전지에 비해서도 높을 뿐만 아니라 기 존의 다결정 실리콘 태양전지의 최고효율 20.2%에도 근접하는 것이다. 모듈의 최 고효율 또한 14%대에 근접하고 있어서 효율 면에서 뚜렷한 장점을 가지고 있다. 또한 원소재의 소비가 적고 연속적인 박막 증착 공정을 채택하고 있기 때문에 저 가 태양전지의 구현이 가능한 분야로 관심을 끌고 있다.

CIGS 박막 태양전지는 그림 12에 나타낸 바와 같이 배면전극, 광흡수층, 버 퍼층, 투명전극 및 반사방지막으로 구성된다. 배면전극에는 일반적으로 몰리브데늄 (Mo) 전극이 사용되며 버퍼층은 CdS 혹은 In계 Zn계 Cd-free 버퍼가 사용된다. 투명전극으로는 ZnO, ITO 등이 사용되며 단위 박막에 따라 다양한 물리적, 화학 적 제조방법이 사용된다. 태양전지의 면적이 커지면 면저항의 증가로 인하여 효율 이 감소하게 되기 때문에 그림 13과 같이 대면적 모듈의 경우는 일정한 간격으로 직렬 연결이 되도록 패터닝하는 것이 일반적이다. 유연기판을 사용하는 flexible CIGS 박막 태양전지의 경우는 패터닝을 적용하지 않고 금속 그리드를 사용하여 모듈을 제조한다.

일반적으로 CIGS계 탠덤구조 태양전지의 구조를 살펴보면 밴드갭이 작은 CIS 혹은 CIGS가 Bottom Cell의 광흡수층으로, 밴드갭이 큰 CuGaSe₂ (CGS) 등이 Top Cell로 사용된다. Bottom cell의 경우는 많은 기술이 확보되어 있기 때 문에 탠덤구조 태양전지의 변환효율을 극대화하기 위해서는 Top Cell용 와이드 밴드갭 물질을 개발하는 것과 터널접합(Tunnel Junction)을 개발하는 것이 중요 하다.

탠덤구조를 위한 Interconnection에서는 아래 위의 두 전지를 기계적으로 쌓아 각각의 출력을 따로 계산하는 4단자 탠덤 태양전지 방식과 터널접합을 이용 하여 Monolithic하게 아래 위층을 순차적으로 형성하는 2단자 방식이 있다. 전자

에서는 배면전극에 투명한 재질이 필요하고, 후자에서는 높은 투과도, 낮은 비저 항, 우수한 격자정합 및 고농도 도핑 접합이 가능한 소재 및 소자를 개발하여야 한다.

	Thick, Materials	Process
Grid	3µm, Al / 50nm, Ni	E-beam evaporation
AR layer	100nm, MgF 2	E-beam evaporation
Window layer	500nm, n-ZnO / 50nm, i-ZnO	RF sputtering
Buffer layer	50nm, CdS, In(OH,S)	CBD
Absorber layer	1.5-3µm, Cu(ln,Ga)Se ₂	Co-evaporation, sputtering
Back contact	1µm, Mo	DC sputtering
Substrate	2-3mm, glass	cleaning

Fig. 12 Basic Structure of CIGS Thin Film Solar Cell.



Fig. 13 Structure of CIGS Thin Film Solar Cell Module.

CIGS는 구리(Cu)-인듐(In)-갈륨(Ga)-셀레늄(Se)의 4원소로 이루어진 칼코게나이드계 화합물 반도체이다. 이 소재는 직접천이 반도체 화합물이기 때문 에 태양광 에너지 변환효율이 좋다(이론적인 최고효율은 25% 이상). 또한 Al, S 등의 원소를 첨가 도핑함으로써 에너지 밴드갭을 1.0~2.7eV까지 광대역으로 변 환할 수도 있어서 광변환효율을 더욱 향상시킬 수가 있다.

CIGS는 3원소(Ternary) 반도체 CuInSe₂ (CIS)에 갈륨 원소를 In치환으로 도핑하여 효율을 증가시킨 것이다. 그렇지만 핵심 원소인 인듐의 가격이 너무 높 아 대량 생산에 불리하며, 4원소인 만큼 2원소 박막 태양전지(CdTe)에 비하여 제조공정이 훨씬 복잡하다는 단점이 있다.

버피층은 일반적으로 50nm 두께의 CdS를 사용하며 CIGS와 이종접합을 하는데 매우 중요한 역할을 한다. CIGS 박막은 다결정 성장 특성을 보이고 있어서 표면이 고르지 못하다. 따라서 소자를 안정적으로 하기 위해서는 울퉁불퉁한 표면을 모두 덮을 수 있어서 소자상 결함을 노출시키지 않는 소재 및 박막 증착기술이 필요하다. 이 해결방안으로 CdS 소재를 화학용액증착(CBD)으로 성막하는 것이 최적화된 비율로 알려져 있다.

CIGS 박막 태양전지가 고효율 및 대면적 가능성의 장점에도 불구하고 산업 화가 부진한 이유는 산업적으로 믿을만한 CIGS 제조 공정이 확립되지 못하였기 때문이다. 4원소 화합물인 CIGS는 다양한 제조방법이 활용되고 있다. 그 종류로 는 진공증착방법 및 비진공방법(나노프린팅, 전기도금, CBD 등)이 있다, 이 중에 가장 많이 활용되고 있는 진공증착방법으로는 증발법(Vacuum Evaporation)과 2 단계 공정(Two-Step Process)법 2가지가 대표적인 공정으로 알려져 있다.

증발법은 그림 14와 같이 단위원소인 구리, 인듐, 갈륨 및 셀레늄을 열 증발 원(Thermal Evaporator)을 이용하여 동시에 증발시켜(Co-Evaporation) 고온 기판에 박막을 형성하는 방법이다. 원소의 제어가 용이하고, 특히 도핑 소재인 갈 륨의 최적 조성비율 Ga/(In+Ga)=0.3을 제어하는 데에 편리하다.

그러나 기본적으로 증발원이 점원(Point Source)이기 때문에 수천 제곱 센 티미터의 대면적 기판에 박막을 형성하기 위해서는 선형증발원(Line Evaporation Source)의 개발이 시급한 실정이다. 대면적 박막의 대량 생산을 위해서는 그림 15와 같이 기판이 선형증발원 위에서 인라인(In-line)으로 수평 이동하면서 박막 이 제작되어야 하는데, 이 경우 조성 제어가 정지상태에서 보다 매우 어려우며, 이 는 효율 향상에 가장 큰 장애요인이 되고 있다.

2단계 공정 방법은 그림 16과 같이 CIG 혹은 CIGS 전구체(Precursor) 제 작과 셀렌화(Selenization) 혹은 황화(Sulfurization)에 의한 공정이다. 먼저 전구 체를 제작하여, 전구체의 CIGS 화합물 반도체 조성을 완성하기 위해서 고온 열처 리 과정을 거치게 된다.

즉, 증발법이 CIGS 증착과 동일한 챔버에서 셀렌화가 이루어지는 것과 달리 2단계 공정은 독립된 서로 다른 두 개의 챔버에서 셀렌화가 이루어진다는 것이 공정상의 차이점이다. 이 방법은 증발법에 비하여 박막의 균일성이 좋고 소재의 활용도도 높일 수 있기 때문에 제작공정의 저가화가 가능하다고 알려져 있다.



Fig. 14 Fabrication Method for CIGS Thin Film: Vacuum Co-evaporation.



Fig. 15 Fabrication Method for CIGS Thin Film: In-line Evaporation.





Fig. 16 Two-step Process for CIGS Thin Film.

3. CdTe 박막 태양전지

주기율표상의 II족의 원소(Zn, Cd 등)와 VI족 원소(S, Se, Te 등)로 구성 되는 II-VI족 화합물 반도체는 모두 직접천이형 에너지 밴드구조를 가지고 있으 며, 흡수단(Absorption edge) 이하의 파장영역에서 광흡수계수가 매우 크다. CdTe는 에너지 밴드갭이 1.45eV이며, 직접천이형 밴드구조를 갖고 있어서 광흡 수계수(10⁵cm⁻¹)가 높은 것이 특징이다.

이상적인 다이오드 이론을 사용하여 계산된 결과에 의하면 밴드갭의 값이 1.5eV 일 때, 태양전지의 최대효율이 얻어진다. 또한 광흡수계수가 높으므로 수 µm 정도의 두께만으로도 입사되는 빛의 대부분을 흡수할 수 있다. 이러한 점들 때문에 CdTe는 비교적 일찍부터 태양전지 재료로서 주목받아 왔다.

CdTe 소재는 p-형(Cu, Ag 또는 I-족, V-족 도핑)과 n-형(B, Al, In, Ga 도핑) 모두 제작할 수 있는 몇 안되는 II-VI 화합물 중 하나이다. 다결정질 박막의 주요 문제점은 대부분의 금속 도핑물질이 쉽게 입자 경계 영역으로 분리될 수 있어서, 높은 전도성을 갖는 상이 만들어질 수 있다는 것이다.

이 분리 문제는 CdTe 합성공정 중에서도 있고, CdTe/CdS 기반 태양전지 가 빛에 노출되는 동안에도 발생한다. 이와 같은 이유로 태양전지에 사용되는 CdTe와 CdS 박막소재는 보통 도핑되지 않은 채로 성장된다. 대신에 CdTe는 Cd 과 Te 정공들이 도핑역할을 하기 때문에 시작 물질의 순도와 조성이 중요하다. CdTe 막을 제조하기 위한 방법으로는 진공증착법(Vacuum Evaporation), 원자 출증착법(ALD, Atomic Layer Deposition), 전해도금법(Electro-Deposition), 스프레이열분해법(Spray Pyrolysis), 금속유기화학기상증착법(MOCVD, MetalOrganic Chemical Vapor Deposition) 등이 활용되고 있다.

CdTe를 이용하여 태양전지를 제작할 경우 광흡수 거리가 짧고 표면 재결합 속도가 크기 때문에 대부분 동종접합(Homojunction) 보다는 이종접합 (Heterojunction) 형태로 제작된다. 이종접합 형태의 태양전지에 요구되는 조건은 접합을 형성하는 두 반도체의 격자상수(Lattice Constant) 및 열팽창계수 (Thermal Expansion Coefficient)의 정합이 좋고, 광흡수층과 창층(Window Layer)의 밴드갭 차이(⊿Eg)가 될수록 크고, 큰 밴드갭을 갖는 창층으로 빛의 입 사가 가능한 것 등이다. 이러한 조건들을 만족하는 II-VI족 화합물 반도체의 이종 접합 중에서 (n)CdS/(p)CdTe의 경우 ⊿Eg도 크고, 접합 근방에 에너지 스파이크 도 없다는 점에서 태양전지로 기대되는 접합이다.

CdTe 태양전지는 일반적으로 광흡수층인 CdTe, 투명전극과 광투과층인 CdS 박막을 사용하고 있으며, 그 구조는 그림 17과 같다. 2001년도 미국의 NREL 연구팀이 투명전극 및 광투과층의 특성개선을 통하여 16.4%의 최고효율을 보고한 바 있다. 향후 후면전극의 전기저항을 낮추는 등의 기술적인 문제가 해결 되면 18%까지 향상될 것으로 전망된다. 또한 기존의 CIS와의 탠덤구조를 통하여 고효율 태양전지 제조에 대한 연구도 진행하고 있다.

CdTe 태양전지는 그림 17에서 보듯이 일반적으로 2가지 다른 화합물 반도 체층(CdS, CdTe)과 1개의 투명전극(ITO 또는 SnO₂:F) 및 전면과 후면의 금속 전극으로 구성되어 있고, 각 구성 요소들의 전기적, 광학적 특성 및 각 층간의 계 면상태에 따라서 태양전지의 효율 및 안정성이 결정된다. CdTe 태양전지를 구성 할 때에는 일반적으로 빛이 입사되는 층을 먼저 코팅하는 소위 'Superstrate'구 조를 채택한다. CdS가 2.4eV의 에너지 밴드갭을 가지고 있기 때문에 가시광 영 역의 빛은 창층인 CdS를 통과하여 CdTe에 의해 흡수되며, 전하를 생성하게 된 다. CdTe에 비해 CdS의 도평농도는 매우 높고, 두께 또한 얇아서 공핍층 (Depletion Layer)은 거의 CdTe 영역에 형성된다. 빛에 의해 생성된 전하는 공 핍층에 형성된 전기장에 의해 움직이게 된다. 이때 전자는 CdS 쪽으로, 정공은 CdTe 쪽으로 움직이고, 이로 인해 에너지 준위의 차가 발생하는데, 이 에너지 준 위 차이가 광기전력에 해당한다.

이러한 태양전지로서의 성능을 결정짓는 요인으로 여러 가지가 있지만, 가장 중요하다고 알려져 있는 것은 CdTe/CdS 접합 특성과 후면 전극 특성이다. 앞서 언급했듯이 CdTe는 광흡수계수가 매우 커서 CdS를 투과한 빛은 CdTe 표면 즉, 결합 근처에서 모두 흡수되어 전하가 생성되며, 이러한 전하들은 전기장의 영향으 로 이동하게 된다. 따라서 접합 특성이 우수하지 못하면 전하를 잘 생성하기 어렵 고 잘 이동시키지도 못한다. 한편 CdTe는 높은 일함수로 인해 좋은 저항성접촉 (Ohmic Contact)을 형성하기 어렵다. 접합 특성이 좋더라도 후면 전극에서의 저 항이 커지게 되면 전체적으로 전지 특성이 저하된다.

CdTe를 사용한 태양전지는 다결정 박막 형태로 제작되며, 비정질 Si 전지 와 CiS계 전지와 함께 가장 실용화 가능성이 있는 박막형 태양전지로 평가 받고 있다. 특히 비정질 Si 태양전지에 비해서는 에너지 변환효율이 높고 성능의 안정 성이 우수하며, CIS계 태양전지에 비해서는 대량 생산에 용이한 장점을 가지고 있 다.



Fig. 17 Structure of CdTe Thin Film Solar Cell.

III. CdTe/CdS 박막 증착 및 표면 개질 공정

CdTe 기반 태양광 소자는 일반적으로 다결정 박막의 구조 및 표면 형태 (surface morphology)에 기인한 불균일성에 상당한 영향을 받는 것으로 알려져 있다. 따라서 고효율 태양광 소자의 제작을 위해서는 CdTe 박막의 증착 방법 및 제작 조건이 대단히 중요하다.

기존에 CdTe 박막의 제작을 위해서 근접승화법(close spaced sublimation, CSS), 물리기상증착법(physical vapor deposition, PVD), 진공증 착법, 기상수송증착법(vapor transport deposition, VTD), 근접기상수송법 (closed space vapor transport), 전착법(electrodeposition), 스크린프린팅법 (screen printing), 스프레이열분해법(spray pyrolysis), 금속유기화학기상증착법 (metalorganic chemical vapor deposition, MOCVD), and RF스퍼터링법(RF sputtering) 등이 사용되었음이 보고되었다.

일반적으로는 근접승화법이 장치가 간단하고 유지가 간편하며, 특히 소스와 기판과의 간격이 수 mm 정도에 지나지 않아 빠른 증착 속도로 대면적 태양전지 를 제조하기에 적합한 방식으로 알려져 있다. 최근에는 근접승화법보다 양산에 적 합한 기상수송증착법 공정이 적용되기도 한다. 기상수송증착법은 원소재를 가열하 여 vapor를 만든 후 기판에 공급하는 방식이다. 한편 저비용 대량 생산 및 대면적 적용이 가능한 증착 방법이 필요하고 스퍼터링 방법이 적합한 방법으로 판단된다.

CdS를 증착하는 방법으로는 진공증착법, 스퍼터링법, 화학기상증착법, 스프 레이열분해법, 화학용액성장법(chemical bath deposition, CBD) 등이 있다. 화학 용액성장법은 CdS 박막이 성장하는 기판을 비롯하여 여러 종류의 화학종을 포함 한 수용액에서 화학반응을 이용하여 증착 속도를 조절하는 것이 특징이다. 역시 저비용 대량 생산 및 대면적 적용을 위하여 스퍼터링 방법으로 CdS 박막을 증착 하는 방법에 대한 연구가 필요하다.

A. 스퍼터링 공정

스퍼터링법은 스퍼터링 가스를 진공분위기로 이루어진 챔버 내로 주입하여

플라즈마를 생성시킨 후 성막하고자 하는 타겟(target) 물질과 충돌시켜 이를 기 판(substrate)에 중착시키는 방법이다. 일반적으로 사용되는 스퍼터링 가스는 불 활성 가스(inert gas)인 Ar을 사용한다. 스퍼터링 장치의 시스템은 타겟 쪽을 음 극으로 하고 기판 쪽을 양극로 한다. 전원을 인가하면 주입된 스퍼터링 가스(Ar) 는 음극쪽에서 방출된 전자와 충돌하여 여기되어 Ar⁺로 되고 이 여기된 가스는 음극인 타겟 쪽으로 끌려서 타겟과 충돌한다.

이때 여기된 가스 하나하나는 h *v* 만큼의 에너지를 가지고 있으며 충돌시 에 너지는 타겟 쪽으로 전이되며 이때 타겟을 이루고 있는 원소의 결합력과 전자의 일함수를 극복할 수 있을 때 타겟으로부터 원자와 분자가 떨어져 나오게 된다. 떨 어져 나온 타겟의 원자와 분자는 자유행정거리만큼 부상하고 타겟과 기판과의 거 리가 자유행정거리 이하일 때 성막된다.

따라서 스퍼터링 시 기판과 타겟과의 거리는 중요한 인자가 된다. 여기서 인 가된 전원이 직류일 경우를 직류스퍼터링법(DC sputtering methode)라 하며 일 반적으로 전도체의 스퍼터링에 사용된다. 절연체와 같은 부도체는 교류 전원을 사 용하여 박막을 제조한다. 이때 교류전원은 13.56 Mb의 주파수를 가지며 이를 RF 라 한다. 이러한 교류 전원을 인가전원으로 사용하는 스퍼터링법을 교류스퍼터링 (RF sputterig)법이라 한다. RF 스퍼터링법은 다른 디지털 회로에 노이즈의 발생 원인이 될 수 있으므로 시스템적으로 노이즈 필터나 절연체에 의한 차폐와 접지가 중요하다.

마그네트론 스퍼터링(magnetron sputtering)이란 발생된 플라즈마를 영구자 석에서 발생하는 자속에 의해 집진하여 기판에 성막 시키는 방법이다. 이러한 집 진이 이루어질 경우 전체가 발생한 플라즈마는 균일하게 되어 결과적으로 균일한 박막을 제조할 수 있다. 영구자석은 NbFeB계가 주로 사용되며 과거에는 링형태 를 여러개 합쳐서 제조하였지만 현재는 평판형태로 제작한다. 마그네트론은 타겟 밑에 놓으며 인가된 전원에 따라 RF·DC magnetron sputtering이라 한다.

이러한 스퍼터링법의 장점은 넓은 면적에서 균일한 박막두께로 증착이 가능 하며 박막 두께의 조절이 비교적 용이하고 다른 증착법에 비하여 보다 정확한 합 금 성분 조절 가능하다는 것이다. 그림 18은 이러한 스퍼터링법의 원리를 나타낸

것이다.



Fig. 18 Structure of RF-Magnetron Sputtering.

B. 화학적 기계적 연마 (CMP) 공정

1. CMP 공정의 원리

CMP 공정기술은 장비, 소모자재(Consumable), Metrology Tool 등의 기술 이화학적 반응과 기계적 반응이 결합되어 일어난다. 화학적 반응은 슬러리 내에 함유되어 있는 Chemical들과 연마하고자 하는 웨이퍼 표면간의 반응을 의미하며, 기계적 반응은 연마 장비에서 가해진 힘이 슬러리내의 입자(abrasives)에 전달되 고, 이미 화학적 반응을 받은 웨이퍼 표면이 입자에 의해 기계적으로 제거된다.

CMP 공정에서 웨이퍼는 패드와 슬러리에 의해서 연마되어지며, 패드가 부착 되어진 연마 테이블은 단순한 회전운동을 하고 헤드부는 회전운동과 요동운동을 동시에 행하며 일정한 압력을 가한다. 웨이퍼는 표면 장력 또는 진공에 의해서 헤 드부에 장착되어진다. 헤드부의 자체 하중과 인가되는 가압력에 의해 웨이퍼 표면 과 패드가 접촉하게 되고, 이 접촉면 사이의 미세한 틈(패드의 기공부분)사이로 가공액인 슬러리가 유동하여 슬러리 내부에 있는 연마입자와 패드의 표면 돌기들 에 의해 기계적인 제거작용이 이루어지고, 슬러리 내의 화학성분에 의해서는 화학 적인 제거작용이 이루어진다.

CMP 공정에서 패드와 웨이퍼간의 가압력에 의해 디바이스 돌출부의 상부에 서부터 접촉이 이루어지고, 이 부분에 압력이 집중되어 상대적으로 좁은 표면 제 거 속도를 가지게 되며, 가공이 진행되어 갈수록 이러한 돌출부는 줄어들어 전 영 역에 걸쳐 균일하게 제거된다. CMP는 높은 제거속도를 가지면서 안정도와 균일도 를 얻기 위하여 패드 및 슬러리의 선택뿐만 아니라 캐리어 암과 연마 판의 속도, 연마판의 온도, 연마하는 동안의 압력, 그리고 패드 컨디셔닝 하는 방법 등과 같은 공정 조건들을 고려하여야 한다.[8]

CMP 공정의 가장 중요한 장점은 다층 구조의 내부 연결 물질(Multi-level Interconnection)을 만드는데 필수적인 광역 평탄화(Global Planarization)를 실 현할 수 있는 장점이 있다.

현재 반도체 제조 칩의 집적도가 증가함에 따라 다층 구조 내부 연결 물질 의 층수 또한 갈수록 증가하고 있는 추세에 있다. 즉, 반도체 소자가 고집적화 되 고 고속화를 필요로 하게 됨에 따라 패턴이 더욱 미세화 되고 내부 연결 물질의 금속 층수도 계속 증가할 전망이다.

그러나, 다층화로 인하여 최저층에서 부터 고층으로 올라 갈수록 단차가 점 점 커지게 되어 미세 패턴 형성이 어려워 집적회로의 제조가 어려워지는 결과를 갖는다. 평탄화 되지 않은 단차들은 반복된 식각(Etching)에 의해 형성된 패턴 위 에, 반복된 필름을 증착한 결과로 발생된다.

이러한 문제점을 해결하기 위해 단차를 없애고 표면을 평탄화 시키는 공정 이 필요하게 되었다. CMP는 단차가 큰 표면을 광역 평탄화 하게 한다. 반도체 소 자 제조 공정에서 단차의 향상과 국부적 또는 광역적 평탄화 구조를 얻기 위해서 는 적절한 공정을 수행해야 하며, 현재에는 광역 평탄화 공정으로 CMP 공정이 유 일한 대안으로 평가 되고 있다. CMP 공정은 메모리 분야뿐만 아니라 비메모리 분 야에서 더욱 활발히 사용되고 있고 공정수가 증가하고 다양한 막을 평탄화 하는데 사용된다.

CMP는 PECVD와 식각공정과 함께 나노 스케일의 칩 제조에 있어서 반드 시 필요한 공정이다. ILD(Inter Layet Dielectric ; 층간 절연막) CMP와 금속 CMP는 디바이스 층의 모든 표면에서 계속적으로 적용이 되어져야 하며, 3차원의 형상을 얻기 위해서 각층을 광역적인 평탄화를 형성하는 것이 CMP의 주된 장점 이다. 이러한 CMP는 기계적인 작용과 화학적인 작용이 동시에 작용하여 서로 상 호작용을 일으키는 연마공정이다.

CMP는 다른 평탄화 공정에 비해 100~1000배의 평탄화 범위를 갖는 것으 로 보고 되고 있다. 현재 소자의 고속화를 실현하기 위해 다층 배선이 요구되는 논리형 소자에서 많이 적용하고 있다. 기억형 소자에서도 다층화 되어감에 따라 점차적으로 적용을 하고 있는 추세이다. 또한 CMP공정은 소자 집적화, 금속배선, 복잡한 논리회로, 층간 절연 평탄화 등 많은 응용 분야에 사용되고 있고 그 사용 은 증가 할 전망이다.

i) 화학적인 요소

CMP의 기본원리는 어원에서 알 수 있듯이 화학적인 요소와 기계적인 요소

가 있다. 화학적인 요소로써 회전하는 탄성체 패드와의 조합에 의해 웨이퍼 표면 의 물질이 벗겨져 나가게 된다. 웨이퍼가 패드 표면에서 왕복 운동함에 따라 액상 속의 슬러리 입자들이 웨이퍼와 패드가 접촉한 부분에서 웨이퍼 표면에 대해 압력 을 가함으로써 연마가 된다. 이와 같이 CMP는 주로 슬러리 입자들에 의한 화학적 인 요소와 패드의 재료에 의한 기계적인 요소에 의해 연마한다.

연마하는 동안 표면의 상호 작용은 슬러리 안에 물의 존재에 따라 즉, pH 농도에 따라 큰 영향을 받는다. 그러나 물이 유기 용매로 대체되면 그 영향은 무 시된다. 그림 19와 같이 슬러리에 의해 연마되는 동안 화학적 작용 과정을 나타낸 것이다. 슬러리 내의 용매와 웨이퍼 표면과의 수소결합, 슬러리 입자와 웨이퍼 표 면의 수소 결합, 슬러리 입자들이 움직이면서 결합되었던 웨이퍼 표면이 제거된다. 슬러리에 의한 연마의 최종 화학식을 식(9)에 나타내었다.

$$\equiv Si - O - Si \equiv + H_2 \iff 2 \equiv Si - OH$$
(9)

연마는 반응속도가 일반속도 보다 빠를 때 이루어지는데 때때로 산화막의 재 중착이 더 크다. 슬러리 입자와 웨이퍼 표면 사이의 결합력은 연마하는 동안의 동 적 마찰 계수를 정한다. 따라서 슬러리의 화학적인 성질은 제거 속도를 좌우하는 중요한 요소이다. 현재 가장 높은 제거속도를 가지는 슬러리 재료는 CeO₂ 이다. 그러나 평탄화에서는 제거속도에 기초를 둔 슬러리의 선택뿐만 아니라 슬러리 입 자 콜로이드 분포도 중요하다. 물은 산화막의 여러 성질에 영향을 미치게 된다. 산 화막내에서 수소 확산이 크게 되면 이는 하이드록실 결합의 깨짐에 영향을 주어 결과적으로 제거되는 입자의 크기에도 영향을 주게 된다.



Fig. 19 Sequence of Chemical Reaction during Polishing Process.

슬러리는 피가공물이 웨이퍼의 표면으로부터 또는 표면으로 연마입자와 화학 물질을 전달하는 매개체이다. 패드의 재질과 함께 슬러리의 선택은 연마하려고 하 는 막의 종류에 따라 다르게 선택된다. 슬러리의 pH 정도에 따라 막의 화학반응 정도가 다르므로 알맞은 pH의 슬러리를 선택하는 것이 필요하다. 또한 슬러리속 의 파티클(Particle)의 입자크기에 따라서 연마되는 정도가 다르다.

즉, 다결정 실리콘용 슬러리는 입자가 크고 약 알칼리성이고, 산화막용 슬러 리는 입자가 작고, 약 알칼리인데 반하여 금속용 슬러리는 강한 산성의 슬러리를 사용한다. 또한 다결정 실리콘용 슬러리는 입자 형태가 콜로이드 형태로 존재하는 반면, 산화막용 슬러리는 퓸드(Fumed) 형태인 슬러리를 사용한다.

일반적으로 슬러리 내부에 포함되는 연마입자는 10~1000Å의 크기를 가지 며 경도는 피 가공물의 경도와 비슷한 경도를 가지는 것으로 기계적인 제거 작용 을 행한다. 슬러리는 가공 대상체에 의해 그 성분을 달리하는데 이것은 크게 다음 과 같이 분류 할 수 있다.

(1) ILD CMP : 층간 절연막인 SiO₂ 용 슬러리로는 퓸드 실리카(Fumed Silica)에 알칼리를 첨가 한 것이 일반적이며, pH를 안정시키기 위하여 완충제를 첨가하거나 세정성 향상을 위한 첨가제를 첨가한다.

- 42 -

(2) Metal CMP : 금속의 CMP에 사용되는 슬러리는 기본적으로 금속을 산
 화 또는 에칭시키는 첨가제와 기계적 가공을 하는 Al₂O₃등의 연마입자로 구성되
 어 있으나 각 공정마다 원조성의 슬러리를 사용한다.

(3) Poly-Si CMP : Poly-Si CMP에 사용되는 슬러리는 품드 실리카 또는 Bare 웨이퍼를 CMP하는 데에는 콜로이드(Colloid)상 실리카에 알칼리 수용액을 첨가한 것이 일반적이다. 연마 속도로는 퓸드 실리카가 우위이나 연마면에 미치는 손상 면에 있어서는 콜로이드 상 실리카가 더 좋다.

(4) STI CMP : 현재 STI 공정에서는 CeO₂ 계열의 슬러리가 주로 사용이 되고 있다. 이는 STI 공정에 발생되는 디슁(Dishing)과 산화막 침식(Oxide Errosion) 등의 결함을 최대한 줄이고자 하는 요구에 의해 높은 선택비를 가지는 슬러리가 필요함에 따라 생겨난 결과이다. 즉, 절연막과 질화물, Poly-Si와의 선 택비에 대한 요구 정도를 향상시키는 결과를 가진다. 그러나 아직도 많은 부분이 해결되어야 하며, 특히 CMP 후 표면의 스크래치(Scratch) 저감에 대한 해결방안 이 필요하다.

Fumed Silica(SiO₂)는 CMP 연마제에 가장 일반적인 것이고, 비교적 저가의 고순도이며, 다른 연마제에 비교하여 연마입자가 침전되지 않는 등의 이유에 의하 여 처음부터 ILD CMP에 사용되고 있다. 퓸드 실리카(Fumed Silica)는 기상법 실리카라고 불리는데, 사염화규소를 탄수 소염에서 연소시켜 얻는다. 제조공정은 각각의 원료인 사염화규소, 수소, 공기를 반응버너에 공급하고, 1000℃이상의 고 온반응에 의하여 실리카를 발생시킨다.

유기규소화합물을 습식으로 가수분해하면 반도체 제조공정에 있어서의 CVD 산화막에 준하는 품위의 초고순도 콜로이달 실리카(Colloidal Silica)가 얻어진다. 이것은 원료의 유기규소화합물이 증류에 의한 제조가 가능하게 하기 위한 것이다 제조공정은 원료인 유기규소화합물은 용매에 넣어 반응조에 도입하고 가수분해 반 응이 개시된다.

일반적인 Alumina(Al₂O₃) 연마제는 용매 알루미나를 분쇄한 것이지만 여기 에서 서술하는 연마입자 알루미나는 알루미나 수산화물을 소성하여 얻어지는 것이 며, 미세한 1차 입자가 복수 회합하여 2차 입자를 형성하고 있다. 소성 과정에서 알루미나는 각종의 결정구조를 가지므로 Υ → δ → θ로 변화하여 최종적으로 안정한 α형의 알루미나로 된다. 또, 소성온도에 의하여 1차 입자 직경도 변화하 고, 소성조건을 제어하는 것에 의하여 연마용 연마입자로서의 연마력을 조정하는 것이 가능하다. Al과 Cu 등 연질금속의 연마에는 δ결정 또는 θ결정의 알루미 나가 이용되어지고, 컴퓨터의 하드 디스크의 연마에는 θ와 α의 공동 결정의 알 루미나가 사용되어진다. 소성된 알루미나는 분쇄, 분금 공정을 거치고 최종적으로 필요한 첨가제를 혼합하여 제품화된다. CMP에서 알루미나의 연마입자를 사용하는 경우의 문제점으로서는 실리카계 연마제에 비교하여 스크래치(Scratch)가 일어나 는 점, 연마입자가 침전하기 때문에 침강방지제의 첨가가 필요하다.

Cerium Oxide(CeO₂)은 유리(Glass)에 대하여 높은 가공능률을 나타내는 것은 이미 알려진 사실이고, CMP에 있어서는 산화막을 고능률로 가공하기 때문에 그 적용이 검토되고 있다. 유리연마용의 산화 세륨은 순도 50~90%로 조정되어 제조되는 것이고, CMP 용도로서는 이것을 용매 추출법에 의해 다시 한번 제조되 어 순도를 5N(99.9999%)이상으로 높여주는 것이 검토되고 있다. 슬러리는 현재 안정적이며 제조하기가 쉬운 실리카를 가장 많이 사용하고 있으며 국내에서도 제 조 가능하다. 차세대 슬러리로는 지르코니아(Zirconia)와 산화망간(MnO₂)을 이 용한 슬러리 개발이 주목받을 것이다.

슬러리내에 함유되어 있는 화학성분들은 크게 다음의 몇 가지로 나누어진다. 분산제는 슬러리 내부의 연마입자의 분산성을 높여준다. 현탁액는 슬러리 내의 화 학액이 매우 고르게 혼합될 수 있도록 도와준다. 소포제는 가공시 발생되는 기포 를 억제시켜 균일한 제거를 유도한다. Buffer Solution는 완충제로 가공 중의 pH shock 방지하여 주며 일정한 pH값을 유지시켜준다. Bulk solution는 일반적인 화 학반응을 유도시켜주는 작용을 하는 성분이다.

산화제(Oxidizer)는 금속 CMP용 슬러리에 있어서 매우 중요한 요소이며, 이 것의 선정에 의해 CMP 특성이 상당한 영향을 받게된다. 반응 억제제(Inhibitor) 는 금속표면이 산화 될 때 얼마만큼 균일하게 원하는 양만큼 형성되는가가 중요하 다. 이를 조절하기 위한 요소이다.

이러한 많은 요소들이 슬러리 내부에 존재하고 있으며 각각의 역할을 담당하

고 있다. 분산, 현탁 및 특수한 기능(세정성 또는 pH 안정성)을 유지시키거나 증 가시키는 첨가제들은 불순물로 볼수 있지만 이러한 첨가제들의 첨가는 필수적인 것이므로 슬러리의 순도를 높이거나 가공 후의 오염을 저감시키기 위해서는 이러 한 첨가제들의 개선 또는 기타의 불순물들을 줄인다.

연마용 슬러리에 있어 화학적 조성 외에도 연마 입자의 슬러리 용액에서의 입자 크기, 균일성 및 분산 안정성 정도가 연마 특성 및 효율에 큰 영향을 미친다. 이러한 연마 입자의 특성은 슬러리의 제조 공정에서 조절할 수 있다. 슬러리를 제 조하기 위해서는 먼저 연마 입자 분체를 수계 용매에 초기 분산시켜야 하는데, 이 때의 효율에 의해 초기 분산액의 안정성, 후공정 진행의 용이성, 후공정에 의한 미 립화 정도, 2차 입자 분포의 다분산도 및 거대 입자 수의 분포 정도 등이 결정된 다.

슬러리 용액에서의 입자 크기, 균일성 및 분산 안정성 정도를 조절하는 데 있어 가장 중요한 공정은 밀링 공정 이라 할 수 있다. 밀링은 덩어리 상태로 비교 적 약하게 응집되어 있는 2차 입자를 원하는 입경으로 깨줌과 동시에 연마 입자 가 용액 중에 고르게 퍼지게 해주는 것이다.

대표적인 밀링 방법으로는 Bead 밀링, 초음파 밀링, Jet 밀링 등이 있다. Bead 밀링은 사용한 Bead 및 용기로부터 갈려 나오는 물질에 의한 오염 정도가 크며, 초미립화, 다분산도 등 밀링 효율 및 생산성이 떨어진다. 초음파 밀링은 원 하는 정도로의 초미립화가 어렵고, 밀링된 이차입자가 다시 응집하려는 경향이 강 해 안정성이 떨어진다.

또한 초음파 처리 장치에서 금속 불순물이 발생될 위험이 크다. 이러한 종래 밀링 방법들에 의해서는 다분산도를 충분히 줄일 수 없어 분산액 중에 다양한 크 기의 응집 이차입자가 존재하게 되고, 따라서 평탄성 등의 연마 효율이 나쁘고 연 마 성능의 재현성 확보가 어렵게 된다. Jet 밀링은 오염의 원인이 적고, 전체적으 로 균일한 충격량을 줄 수 있어 다분산도를 줄일 수 있으며, 생산성이 좋다는 장 점이 있다.

- 45 -

ii) 기계적 요소

CMP의 기계적인 요소로는 연마 공정 시 웨이퍼와 패드와의 물리적인 운동 과 패드재료 특성을 들 수 있는데, CMP의 기계적인 성질을 이해하는데 식(10)과 같이 Preston의 유리에 대한 연마 방정식을 사용한다.

 dr / dt = K P ds / dt
 (10)

 여기서, P : 압력
 (10)

 ds / dt : 유리 표면과 패드와의 상대속도
 (10)

 dr / dt: 기계적인 제거 속도
 (10)

 T : 유리막의 두께
 (10)

 K : Preston 상수
 (10)

어떤 재료를 제거한다고 하는 것은 거시적으로 큰덩어리 제거와 수십 나노 영역의 상호 작용이 있다. Preston의 방정식은 슬러리 입자 직경에 따른 제거 속 도를 나타내지는 않는다. 연구에 의하면 어떤 임계값 이상의 슬러리 입자 직경은 제거 속도에 거의 영향이 없으나, 다만 입자들의 균일한 정도가 중요하다. 웨이퍼 의 표면 제거 속도는 원래 국부적인 압력에 따라 다른데 Preston 방정식에서 알 수 있듯이 가해지는 압력, 접촉 면적 및 패드의 움직이는 속도에 의해 구해진다.

따라서, 국부적인 면을 생각하면 높게 솟은 부분은 낮은 부분보다 높은 압력 을 받게 되므로 빠른 표면 제거 속도를 갖는다. 또한 계속해서 연마하면 패드와 웨이퍼와의 접촉 면적을 증가하므로 높은 부분의 제거 속도는 감소한다. 그러나 전체속도 즉, 웨이퍼 표면전체의 제거 속도는 일정하게 된다.

그림 20에서 패드의 기계적인 특성을 알 수 있다. 사용하는 패드는 웨이퍼 표면을 따라서 굽어져 있지 않고 오히려 존재하는 슬러리 입자, 패드의 휘는 정도, 경도, 거칠기에 따라 어떤 부위에 대해서 불규칙적이다.



Fig. 20 Mechanical Characteristic of Pad.

높게 솟은 부분이 연마되는 동안 패드의 특성 변형길이 수평변형 길이와 수 직 변형 길이 내에 직접적으로 패드와 접촉되지 않는 부분이 생긴다. 만약 소자 내의 높은 부분들 사이의 간격보다 변형 길이가 길 경우 솟은 부분만이 연마되고 평탄화 속도는 높을 것이다. 높게 솟은 부분이 패드의 거칠기와 같은 높이 슬러리 입자의 직경과 같은 만큼 같이 없어진다면 연마는 솟은 부분이나 낮은 부분 둘 다 일어난다.

그러므로 딱딱한 패드 즉 수평변형 영역이 큰 패드는 다이(Die)내의 평탄도 는 나쁘지만 연마 균일도는 좋다. 여기서 연마 균일도는 막의 제거 균일도이고, 평 탄도는 연마후의 평탄도이다. 따라서 서로 상관관계에 있다.

CMP 공정은 다른 평탄화 기술에 비해 공정이 간단하지만 웨이퍼 내의 연마 균일도를 만족하면서 빠르고 안정된 제거 속도를 얻어야 한다. 또한 패드가 노화 되면 제거 속도가 변한다.

따라서 연마 균일도나 평탄도가 변한다. 왜냐하면 연마를 매끄럽게 하면 웨 이퍼와 패드와의 접촉 면적이 넓어져서 효과적인 연마 압력이 감소하고, 슬러리 공급 통로가 줄어든다. 한편, 제거 속도에 영향을 미치는 요소들 중에서 원활한 슬러리의 공급은 중 요한 요소이고, 그 외에 패드의 노화를 방지하기 위해 주기적인 보완 장치나 패드 의 교환이 필요하다. 이러한 패드의 오래된 부분들을 깎아 내고 새로운 표면이 드 러나게 하는 것이다. 이러한 패드 컨디셔닝은 방법에 따라 제거 속도와 균일도에 큰 영향을 미치므로 이에 대한 연구 또한 활발히 진행된다.

패드 컨디셔너는 계속되는 연마로 인하여 슬러리의 각종 연마 입자나 웨이퍼 불순물들이 패드 모공에 흡착되어 후속 공정에 영향을 미치는 것을 방지하고 패드 손상과 변형을 제거시켜 슬러리 공급이 원활하게 하여 연마 시 웨이퍼에 지속적인 연마율을 유지하도록 다이아몬드로 패드 기공의 초기화를 연마 도중 현장에서 진 행하고 있다. 연마 패드는 CMP의 기계적인 요소를 좌우하는 요소로써 패드의 재 질과 웨이퍼를 잡고 있는 캐리어 암과 연마 패드의 회전 운동이다.

이 중에서 패드의 재질은 그 특성상 종류에 따라 막이 제거되는 속도가 다 르고 입자 발생 여부도 다르다. 패드는 크게 나누어서 부드러운 것과 단단한 것이 있는데 부드러운 패드는 우레탄이 함유된 펠트 패드이고 단단한 패드는 다공성의 우레탄 패드이다. 앞서 말한 것처럼 부드러운 패드는 연마 균일도가 좋고 쿠션이 좋은 반면에 높은 압력으로 연마할 때 전체적인 평탄도가 좋지 않다.

반면에 단단한 패드는 좋은 평탄도를 얻을 수 있지만 연마 균일도가 나쁘기 때문에 사용하고자 하는 막의 종류 및 용도에 따라 다르게 선택될 수 있다. 현재 산화막 연마용으로는 PSA 접착제를 이용하여 두 가지를 겹쳐서 이중 패드를 사 용한다. 즉, 상층에는 단단한 패드를 사용하고 하층에는 부드러운 패드를 사용하여 서로의 단점을 보완해야한다.

또한 재질에 따라 입자 발생정도가 다르며 연마패드 구조 및 재료 성질은 연마 속도 및 CMP공정으로 이루어진다. 패드 특성 및 연마 능력 사이의 직접적인 상관관계는 아직도 발견되고 있지 않으며 패드의 수명에 따른 성능을 유지하는 것 이 컨디셔닝 기술이다. 이러한 기술은 경험적으로 이루어 졌으며 CMP 공정에 패 드가 얼마나 영향을 줄 것인지, 패드 특성이 연마 능력에 중요하게 작용한다.

2. CMP 공정의 개요

반도체 공정중 CMP의 필요성은 웨이퍼의 평탄화에만 독자적으로 적용되는 것은 아니다. 렌즈 제조시 유리연마를 할 목적으로 사용되었고, 이 유리 연마의 기 초부분이 광범위하게 산화막 CMP에 적용되었던 것이다.

IC 제조에서, 초기 웨이퍼 준비의 마지막공정으로서 실리콘 연마는 수십 년 동안 사용되고 있다. 그러나 평탄화를 위해 사용되는 CMP는 웨이퍼의 준비 단계 에서의 실리콘 연마나 렌즈 제조 등과는 다른 것이다. 물론, 이 세 가지 모두 높은 평탄도나 균일도가 요구되고 있다. 그러나 CMP에서는 훨씬 적은 양의 물질 제거 량을 가지고 달성되어야 한다. 또한 물질 제거에 대한 허용 범위도 실리콘 연마 보다 훨씬 더 최적화된 공정 조건이 요구된다. 따라서 평탄화에 대해 사용되는 CMP는 훨씬 더 치밀한 공정 조건이 요구된다.[9,10]

그림 21은 기본적인 CMP 연마 장비의 개략도를 나타내었다. 웨이퍼 이송장 치의 하단부에 고정되는 웨이퍼는 고분자재질의 연마패드표면에 대해 가압되고, 웨이퍼와 패드는 일정한 rpm속도로 회전한다. 미세한 연마입자와 수용액으로 구 성되는 연마슬러리는 패드의 중심으로 연마의 종료시점까지 일정한 슬러리 공급 속도로 지속적인 분사가 이루어지며, 패드 장착부의 원심력은 패드 위에 형성된 슬러리의 유동층을 패드표면에 분산시킨다. 따라서 연마입자에 적용된 힘과 회전 력에 의한 기계적인 연마와 웨이퍼와 슬러리에 의한 화학적 연마의 조화에 의하여 CMP 공정에 의한 웨이퍼표면의 광역평탄화가 이루어진다.



Fig. 21 Schematic Diagram of CMP Equipment.

3. CMP 공정 변수

화학적기계적연마(CMP) 공정 중 발생하는 공정 변수들로는 연마율, 평탄화 율, 패턴형태 의존성, 표면의 양질, 표면 손상, 슬러리 화학 작용, 수소 이온 농도 (pH), 산화제, 화학 농도, 점성도, 슬러리 연마제 입자, 연마제의 경도, 농도, 입자 크기, 입자 형태, 슬러리 흐름 정도, 온도, 압력, 패드 속도, 패드 기질, 패드 기공 크기, 패드 압축도, 패드 탄력성, 패드의 경도, 패드 두께, 패드 컨디셔닝, 연마패 드, 마찰력과 윤활력, 웨이퍼 속도, 웨이퍼 굴곡, 웨이퍼 마운팅, 박막의 경도, 웨 이퍼 크기, 세정 기술 등이 있다.

CMP란 화학적으로 연마하고자 하는 물체의 표면을 연화시키고 연화된 면 을 기계적인 힘으로 제거해야 한다. 기본 공정 절차는 캐리어 암이 진공으로 웨이 퍼를 잡고 이를 1차 연마 장소에서 캐리어 암과 연마판 간에 슬러리가 투입되고, 캐리어 암과 연마판 간에 기계적인 연마가 이루어진다. 1차 연마된 것은 2차 연마 장소에서 미세 연마하게 되고 미세 연마된 웨이퍼는 초순수내에서 세정하게 된다.

CMP는 높은 제거속도를 가지면서 안정된 균일도를 얻기 위하여 패드 및 슬러리의 선택 뿐아니라 캐리어 암과 연마 판의 속도, 연마판의 온도, 연마하는 동 안의 압력 그리고, 패드 컨디셔닝하는 방법 등과 같은 공정 동안 파티클(Particle) 발생 등이 더 적은 것에(ULSI) 지대한 영향을 미치므로 CMP 공정에 미치는 여 러 공정 변수들의 상호 관계를 이해하는 것이 대단히 중요하다.

i) 압력 및 속도

압력이 증가하면 실접촉 면적(Real Contact Area)이 증가하고, 속도가 증가 하면 연마 입자 또는 패드와 웨이퍼간의 단위 시간당 미끄러지는 거리의 증가로 인한 연마량이 증가한다.

ii) 슬러리 공급량

슬러리 공급량이 증가할수록 Fresh Slurry의 공급량이 증가하기 때문에 연 마량이 증가하고, 적절한 공급 위치 또한 연마량을 변화시키는 중요한 요소이다.

- 51 -

iii) 입자 함유량, 입자 크기, pH

입자 함유량이 증가하면 가공에 참여하는 입자수가 증가하므로, 연마량이 증 가한다. SiO₂의 CMP가공에서 연마 입자의 크기가 증가하면 물의 OH-와 Si의 결 합 반응층(Si-OH)이 증가하여 SiO₂의 박막의 경도를 떨어뜨리므로 연마량이 증 가한다. 그리고 이러한 반응속도를 최대화시켜 연마량을 향상시킬 수 있는 최적의 pH 값이 존재한다.

iv) 연마 패드(Polishing Pad)

일반적으로 연마패드(Polishing Pad)는 고분자계열의 경질 폴리우레탄이나 폴리우레탄(Polyurethane)이 함침 혹은 코팅된 부직 폴리에스테르 펠트가 주류를 이루고 있으며 크게 2 가지 기능을 한다. 먼저 패드 표면에 약 1.445mm 크기의 기공들이 있어 슬러리의 유동을 원활하게 해주고 두 번째로 pore wall은 웨이퍼 표면으로부터 반응물을 제거하는 기능을 갖고 있다.

연마패드는 경도에 따라 경질과 연질로 분류되는데, 경질패드(hard pad)의 경우는 보다 단단하고 비압축성이기 때문에 패드의 굽힘이 작아져 결국 연마표면 에 비해서 요부에서의 연마율 감소로 인해 평탄화를 향상시킨다. 그러나 Metal CMP의 경우에는 가공 후 스크래치(Scratch) 등의 표면 결함을 남기게 된다. 연 질 패드(Soft pad)의 경우는 웨이퍼 전면의 가공율 편차가 작으나 패턴 민감도가 낮은 특성 때문에 평탄화도가 나쁘다. 따라서 최근에는 위와 같은 문제를 최소화 하기 위해서 연질(Soft)의 SUBA계열 패드 위에 경질(Hard)의 Polyurethane 계 열의 패드를 적층한 2 중 패드를 많이 사용하고 있다.

가공 기구로서 사용되는 패드는 웨이퍼와 접촉하여 연마작용을 일으키는 기 능을 하며 연마에 가장 직접적인 영향을 미친다. 또한 연마패드는 가공 대상물의 압착에서 기인한 가공압력을 지지해주며 가공액 전달체의 역할로서 가공지점까지 슬러리를 수송함과 동시에 가공물에 대해서 유체에 의한 전달력을 전달하는 역할 을 한다. 동시에 미시적인 관점에서 패드가 웨이퍼 표면위를 이동할 때 접촉면에 서 연마입자가 가공대상물에 대하여 수직으로 가압하고 수평방향으로 구름 또는 미끄럼을 일으키도록 하여 활발한 연마작용이 일어날 수 있도록 한다. 이러한 기 능을 가지는 응력-변형(Stress-strain) 특성에서 패드는 고분자 고유의 성질인 점탄성 거동과 탄성적 거동을 동시에 보이게 되며 연마가 일어나는 동안 웨이퍼S 와 접촉관계에 의하여 패드의 거동특성이 웨이퍼의 연마결과에 영향을 미치게 된 다. 이때 패드표면의 기공들은 이렇게 공급된 연마액을 순간적으로 지지하여 웨이 퍼 가공에 참여하게 한다.[11]

그러나 연마공정이 장시간 진행될 경우에는 연마액 속에 현탁되어 있는 연마 입자와 연마액 속의 화학 성분이 폴리우레탄 재질의 패드 미공들을 막게 되어 결 국에는 연마패드가 새로운 연마액을 담아 두는 역할을 잃게 되는 패드표면의 미공 막힘(Glazing) 현상이 일어나게 된다. 그러므로 패드의 잃어버린 기능을 재생하기 위해 때 공정마다 패드 컨디셔닝을 해줌으로써 패드 표면의 미세 구멍에 가공 잔 류물 및 반응생성물 등으로 미공막힘이 생겼을 때에 패드의 표면을 깎아내어 패드 의 기능을 재생시켜 가공 중 발생되는 이러한 모든 문제점들을 해결하게 되는 것 이다.

v) 슬러리

슬러리(Slurry)는 피가공물인 웨이퍼의 표면으로부터 또는 표면으로 연마입 자와 화학물질을 전달하는 매개체라고 볼 수 있다. 슬러리의 선택은 연마하려고 하는 막의 종류에 따라 다르게 선택되는데, 슬러리의 pH 정도에 따라 막의 화학 반응 정도가 다르므로 알맞은 pH의 슬러리를 선택하는 것이 중요하다. 그리고 슬 러리 속의 입자 크기에 따라 연마되는 정도가 다르다. 즉 다결정 실리콘용 슬러리 는 입자가 크고 약 알칼리성이고 산화막용 슬러리는 입자가 작고 약 알칼리인데 반하여 금속막용 슬러리는 강한 산성의 슬러리를 사용한다.

다결정 실리콘용 슬러리는 입자 형태가 콜로이드 형태로 존재하는 반면, 산 화막용 슬러리는 퓸드(Fumed) 형태인 슬러리를 사용한다. 일반적으로 슬러리 내 부에 포함되는 연마입자는 10 ~ 1000Å의 크기를 가지며 경도는 피가공물의 경 도와 비슷한 경도를 가지는 것으로 기계적인 제거 작용을 행하게 된다.[11-13]

슬러리 내에 함유되어 있는 화학성분들

- 1) 분산제 : 슬러리 내부의 연마입자의 분산성을 높여준다.
- 2) 현탁액 : 슬러리 내의 화학액이 매우 고르게 혼합될 수 있도록 도와준다.
- 3) 소포제 : 가공 시 발생되는 기포를 억제시켜 균일한 제거를 유도한다.
- pH 조절제(Buffer Solution) : 완충제로 가공 중의 pH Shock를 방지하여 주며, 일정한 pH 값을 유지시켜준다.
- 5) 산화제(Oxidizer) : Metal CMP용 슬러리에 있어서 매우 중요한 요소이며, 이것의 선정에 의해 CMP 특성이 상당한 영향을 받게 된다.
- 6) 반응억제제(Inhibitor) : 금속표면이 산화될 때 얼마만큼 균일하게 원하는
 양만큼 형성되는가가 중요한데, 반응억제제는 이를 조절하기 위한 요소이다.

이러한 많은 성분들이 슬러리 내부에 존재하고 있으며, 각각의 역할을 담당 하고 있다. 이중 pH 조절제는 용액의 pH를 조절하여 연마 입자들의 제타전위 (Zeta Potential)의 절대값을 높여 입자 상호간의 전기적 반발력을 크게 함으로써 입자들의 분산 안정성을 향상시키고 입자 분산액의 점도를 낮추어 슬러리 제조를 용이하게 한다. 분산, 현탁, 세정성 그리고 pH 안정성과 같은 특수한 기능을 유지 시키거나 증가시키는 첨가제들은 불순물로 볼 수 있지만, 이러한 첨가제들의 첨가 는 필수적인 것이므로 슬러리의 순도를 높이거나 가공후의 오염을 저감시키기 위 해서는 이러한 첨가제들의 개선 또는 기타의 불순물들을 줄여야 한다.

IV. 실험

현재 태양 전지 시장은 복잡한 제조 공정과 높은 가격에도 불구하고 실리콘을 이용한 태양 전지가 전체 생산량의 99%를 차지하고 있다. 실리콘은 간접 천이형 에너지 밴드갭을 가지고 있고, 광 흡수율이 낮아서 태양광 발전의 이상적인 물질은 아니라고 알려져 있다. 따라서 경제성 향상을 위해서 수백 µm 두께의 기존 실리콘 태양 전지의 효율을 상회할 수 있는 태양 전지 재료 및 제조 공정의 개선을 통한 저가의 고효율 및 고신뢰도 박막 태양 전지의 개발 연구에 관심이 집중되고 있다.

박막 태양 전지의 재료로써 CdTe는 직접 천이형 에너지 밴드갭을 가지고 있 고, 광흡수 계수가 1x10⁵cm⁻¹로 반도체 중에서 가장 높아서 수 μm 이하의 박막 으로 고효율의 태양 전지 제조가 가능하고, 또한 장기적으로 전기 광학적 안정성이 매우 우수하며, 1μm 내외의 두께로도 가시광의 99% 이상을 흡수할 정도로 광 흡 수율이 높고, 다결정 박막 형태로 제작되어 실용 가능성이 높은 박막 태양 전지로 평가받고 있다. CdTe 태양 전지는 에너지 변환 효율이 높고 안정성이 우수하며, 대 량 생산이 용이하다는 장점을 갖추고 있다.

태양 전지의 실용화를 위해서는 저비용 및 높은 광 흡수율을 가지는 II-VI족 화합물 반도체 태양 전지 박막에 대한 연구가 반드시 필요하다. 따라서 스퍼터링법 을 이용한 CdTe 박막의 균일도가 우수한 대면적 증착법에 대한 연구가 절실하게 요구되고 있다. 또한 대면적 균일도 향상 및 국소적 표면 결함을 해결하여 광투과도 향상, 소자 성능과 신뢰도의 향상, 소자 수명 개선 등의 실현이 필요하다.

한편 윈도층으로 주로 사용되는 CdS 박막의 스퍼터링 공정 진행 후 열처리 공정에 따른 박막 특성에 관한 연구는 미진한 상황이기 때문에 증착 기술의 개발 및 후속 공정의 최적화가 반드시 필요하다.

A. 박막 증착 공정

1. CdTe 박막

그림 22와 같은 구조의 이종접합 박막 태양전지를 제작하기 위하여 180nm 두께의 인듐주석산화막(indium tin oxide, ITO) 박막을 2×2cm 코닝 유리기판 위에 RF스퍼터링 방법으로 증착하였고, 표면 거칠기 2nm 이하, 면저항(sheet resistance, R_s) 8-9 Q/sq. 및 투과율 86%의 특성을 가지고 있다. CdS 박막을 RF스퍼터링 방법으로 실온에서 50초 동안 50watt의 스퍼터링 전력(power) 및 7.5×10⁻³ Torr의 진공도(vacuum level)에서 약 180nm 증착하였다. CdTe 박 막 증착을 위하여 코닝 유리기판/ITO/CdS 기판 위에 그림 23과 같은 Vacuum Science Co.(Korea)의 스퍼터링 장비를 사용하였고, 8분 동안 아르곤(Ar) 가스 유량(flux)을 20sccm으로 하여 상온에서 증착하였다.

이때 증착 공정 조건을 RF스퍼터링 전력을 20watt에서 50watt까지 5watt 단위로 증가시켜 가면서, 또 진공도를 1.0×10^{-3} , 7.5×10^{-3} , 1.0×10^{-2} 및 8.0×10^{-2} Torr로 변화시켜 가면서 공정을 수행하였다. 스퍼터링 타겟은 상업용 으로 판매된 LTS Chemical Inc.사의 순도 99.999%, 2" 지름의 CdTe 타겟을 사용하였다. CdTe 박막의 증착을 수행하기 전에 기판을 초음파세정 (ultasonication)과 질소분위기에서의 건조 작업을 진행하였다. 이상의 실험 조건 을 표 3에 요약하여 나타내었다.

Substrate	2×2 cm CdS/ITO/Glass	
Pre-sputtering Time	10 minutes	
Ar Gas Flow Rate	20 sccm	
Sputtering Time	8 minutes	
RF Power	20, 25, 30, 35, 40, 45, 50 watts	
Vacuum Level	1.0×10^{-3} , 7.5×10^{-3} , 1.0×10^{-2} , 8.0×10^{-2} Torr	
Substrate Temperature	20°C	

Table 3 Process Parameters of CdTe Sputtering.


Fig. 22 Structure of CdTe/CdS Heterojunctioned Thin Film Solar Cells.



Fig. 23 Sputtering Equipment

2. CdS 박막

180nm 두께의 인듐주석산화막(indium tin oxide, ITO) 박막을 2×2cm 코 닝 유리기판 위에 RF스퍼터링 방법으로 증착하였고, 표면 거칠기 2nm 이하, 면저 항(sheet resistance, R_s) 8-9 Ω/sq. 및 투과율 86%의 특성을 가지고 있다. CdS 박막을 RF스퍼터링 방법을 이용하여 ITO/코닝 유리기판 위에 증착하였다.

CdS 박막의 증착 공정 이전에 기판은 초음파세정(ultrasonication) 및 질소 분위기에서의 건조 작업을 진행하였다. 스퍼터링 장비는 그림 23의 Vacuum Science Co.(Korea)의 장비를 사용하여 상온에서 증착하였고, RF스퍼터링 전력 은 50watt, 아르곤(Ar) 가스 유량(flux)을 20sccm, 진공 압력을 7.5×10⁻³Torr 으로 하여 6분 동안 상온에서 증착하였다.

상업적으로 판매하는 LTS Chemical Inc.사의 순도 99.99%의 2인치 CdS 타겟을 사용하여 증착하였다. 증착 직후의 CdS 박막의 두께는 엘립소미터(J. A. Woollam Co., M-2000 V)를 이용하여 6점을 측정하였고 평균 두께는 843.93nm이었다. 증착 직후의 CdS 박막은 투명한 노란색을 띄었고 어떠한 갈라 짐이나 벗겨짐이 없었다. 초기 열처리 공정에서 각각의 증착 직후 시료들은 튜브 형 세라믹 연구용 전기로에서 10분간 예열하였고, 이후 200℃, 300℃, 400℃, 500℃, 600℃ 온도 및 대기 조건에서 30분 동안 열처리를 진행하였다. 열처리 후 에 시료들은 챔버에서 서서히 상온까지 냉각시켰다.

Table 4 Process Parameters of CdS Sputtering and Annealing.

Substrate	2×2 cm ITO/Glass
Ar Gas Flow Rate	20 sccm
Sputtering Time	6 minutes
RF Power	50 watts
Vacuum Level	7.5×10^{-3} Torr
Substrate Temperature	20°C
Annealing Temperature	200, 300, 400, 500, 600℃
Annealing Time	30 minutes

B. 화학적 기계적 연마(CMP) 공정

본 논문에서는 광특성 등을 측정하지 않고 CdTe 박막의 화학적 기계적 연 마 공정 특성만을 측정하기 위한 실험에서는 표면이 평탄화 처리된 2×2 cm 크기 의 실리콘 웨이퍼를 기판으로 사용하였다. 한편 화학적 기계적 연마 공정 수행 후 에 CdTe 박막의 특성을 분석하기 위한 실험에서는 180nm 두께의 인듐주석산화 막(indium tin oxide, ITO) 박막을 2×2cm 코닝 유리기판 위에 RF스퍼터링 방 법으로 증착하였고, 표면 거칠기 2nm 이하, 면저항(sheet resistance, R_s) 8-9 Ω /sq. 및 투과율 86%의 특성을 가지고 있다. ITO 박막 위에 CdS 박막을 RF스 퍼터링 방법으로 실온에서 50초 동안 50watt의 스퍼터링 전력(power) 및 7.5×10⁻³ Torr의 진공도(vacuum level)에서 약 180nm 증착하였다. RF 마그네 트론 스퍼터링 시스템(Vacuum Science Co.)을 이용하여 CdTe 박막을 증착하였 다.

원료 물질로는 2인치 크기의 CdTe 타겟(LTS Chemical Inc., USA, 99,999%)을 사용하였다. 증착을 위한 스퍼터링 조건은 source power 50 Watt, 진공 7.5×10⁻³ Torr, 기판온도는 상온에서 20분간 증착하였다. 화학적기계적연 마 공정 수행을 위하여 두껍게 증착한 시료의 평균 두께는 6.833 µm이고 표준편 차는 13.756%이며, 평균 증착률은 341.67 nm/min이었다.

모든 연마 공정은 G&P Technology사의 POLI-450 장비로 진행하였다. 공 정 조건은 DOE(design of experiments) 방법을 사용하여 최적 조건을 산출하였 으며, 헤드 속도는 50 rpm, 슬러리의 유속은 90 ml/min으로 설정하여 30초 동안 연마를 진행하였다. 공정조건에 따른 연마율, 연마 비균일도 및 표면 특성을 조사 하기 위하여 테이블 속도는 20, 40, 60 rpm, 헤드 압력은 100, 200, 300 gf/cm 으로 변화시키며 실험을 진행하였다. 연마 패드는 Rohm and Haas Electronic Materials사의 IC-1400을 사용하였다.

패드 컨디셔닝 압력은 2 kgf/cm으로 고정하였고, 연마 패드는 교체 없이 사 용하였다. 슬러리는 실리카 슬러리(SiO₂-based slurry)를 사용하였다. 슬러리의 에이징 현상을 방지하기 위하여 연마 전에 Sonic Tech사의 초음파 교반기로 충 분히 교반시켜 주었다. CMP 공정 후 웨이퍼 세정은 3분 동안 NH₄OH:H₂O₂:H₂O 를 1:2:7의 비율로 제조된 SC-1 용액에서 3분간, 1:10의 DHF 용액에서 2분, 마지막으로 초음파 세척기를 이용하여 4분 동안 세척하였다.

Polisher	G&P Technology POLI-450
Polishing Pad	Rohm and Haas IC-1400
Polishing Slurry	SiO ₂ -based slurry
Table Speed	20, 40, 60 rpm
Head Speed	50 rpm
Down Force	100, 200, 300 gf/cm²
Slurry Flow Rate	90 ml/min
Polishing Time	30 seconds

Table 5 Process Parameters of CdTe CMP.



Fig. 24 CMP Equipment.

C. 측정 및 분석 공정

1. 두께 측정

각 공정 조건들의 CdTe 박막의 두께를 측정하기 위해서 J.A Woollam 사의 엘립소미터(M-2000V) 장비를 사용하였다. 엘립소미터는 레이저빔을 사용하며 스펙트로미터와는 다른 원리로 측정한다. 레이저빔은 편광(polarization)되어 있는 데, 편광된 빔은 박막이 입혀진 웨이퍼에 어떤 각도로 들어오게 되고, 그 빔은 산 화막을 통과하여 실리콘과 산화막의 경계에서 반사된다. 박막에 빛이 들어오고 있 을 때 빔의 면이 회전하면, 이때 빔이 회전하는 두께와 굴절률을 계산하여 측정하 는 장비이다.

하지만 시료 전체의 평균 균일도를 측정하기에 엘립소미터의 박막 표면의 측정 범위가 협소하고 전체적인 평균값을 구할 수 없기 때문에 그림 25와 같은 바둑판 배열 방식으로 시료를 측정함으로써 CdTe 박막 표면 평균 두께를 구하고, 그 평 균 두께에 따른 표준 편차 값을 구함으로써 박막의 표면 균일도를 구하였다. 즉 6 번을 측정 하여 각 부분별 평균값을 이용하여 구한 표준 편차 값이 작을수록 표면 균일도가 우수함을 뜻한다. 그림 26은 본 논문에서 사용한 J.A Woollam 사의 엘립소미터(M-2000V) 장비의 사진 및 측정원리 모식도이다.



Fig. 25 Range Measured by Ellipsometry.

- 62 -





Fig. 26 Photograph and Principle of Ellipsometry Measurement.

CdTe 박막의 화학적 기계적 연마 공정 전과 후의 두께 변화는 신뢰성 있는 두께 측정을 위하여 시료 위의 9지점에서 측정하였다. 평균연마율 *RR aug*은 화학 적 기계적 연마 공정 전의 두께에서 화학적 기계적 연마 공정 후의 두께를 뺀 값 을 다시 연마 시간으로 나눈 값으로, 단위시간(min당) 제거되어진 CdTe 박막의 연마두께를 나타낸다. 비균일도는 박막 두께에 대한 표준 편차를 평균으로 나눈 값에 대해 백분율로 계산된 값으로 웨이퍼 내의 박막의 연마균일도를 나타낸다. 단위는 [%]로 나타낸다. 식 (11)은 평균연마율을 나타낸 공식이다.

$$RR_{avg} = \frac{t^{pre-CMP} - t^{post-CMP}}{T} [Å/min]$$
(11)

여기서, *t ^{pre-CMP}* : 연마 전 산화막의 두께 *t ^{post-CMP}* : 연마 후 산화막의 두께 *T* : 연마 시간 *RR* _{avg} : 평균연마율 이다.

2. 박막의 표면 형상 특성

박막의 표면 특성을 측정하기 위해서는 AFM(atomic force microscopy)을 사 용하여 박막 표면의 RMS Roughness와 Peak-to-Valley 값을 측정하였다. 본 논문 에서는 PSIA사의 XE-100 AFM 장비를 이용하여 비접촉방식(non-contact mode)로 측정하였다. 여기서 RMS Roughness란 박막 표면의 거친 정도를 수치로 나타낸 값으로 작을수록 표면 거칠기가 우수함을 나타낸다. 또한 Peak-to-Valley는 박막 표면의 최고점과 최저점간의 차를 나타낸 값으로 역시 작을수록 박막의 표면 상 태가 양호함을 의미한다. 그림 27은 본 논문에서 사용한 AFM 장비의 사진이다.



Fig. 27 AFM Equipment.

3. CdS 박막의 결정학적 특성

CdS 박막의 열처리 온도에 따른 결정구조 및 방향성의 특성 변화를 알아보 기 위하여 XRD(X-ray Diffractometer) 분석을 실시하였다. XRD는 독일의 물리 학자 뢴트겐에 의해 1895년에 발견되었으며, 라우에의 의해 결정에도 이용할 수 있는 X-선의 회절현상이 발견되었다. 이는 계속하여 브래그 부자에 의한 X-선이 원자가 규칙적으로 배열되어 있는 평행면에서 반사된다는 생각에 기인한 유명한 법칙인 브래그 법칙(2dsin θ =n λ)을 축으로 한 계속적인 발전을 거듭하여 오늘날 에 이르게 되었다.

본 논문에서는 그림 28과 같이 Philips사의 X'pert-PRO-MRD XRD 장 비를 이용하여, X-ray 파장 Cu Kα = 0.15405 nm이며, 2θ의 범위는 10°~ 65°이고, Scan Speed는 약 3°/min으로 하였으며, 가속전압과 전류는 40kV, 30mA으로 분석하였다.



Fig. 28 XRD Equipment.

4. CdTe/CdS 박막의 광 특성

CdTe와 CdS 박막의 광투과도(optical transmittance) 및 광흡수도 (absorbance)등을 측정하기 위해서 Varian Techtron사의 Cary500scan UV-Visible spectrophotometer 장비를 이용하여 측정하였다. 측정 파장의 범위 는 CdTe 박막의 주된 광흡수 영역인 가시광(400~800nm 범위) 영역으로 국한 하였다. UV-Visible spectrophotometer 장비는 시료의 반사도 및 투과도를 특 정하는 장비로써 측정 파장의 정확도는 가시광 영역에서 ±0.05nm로 대단히 정 확한 계측 장비에 속한다. 또한 측정 온도는 상온이며 사용 광원은 tungsten-halogen, deuterium lamp 등을 사용하는 장비이다.

이렇게 구해진 광투과도를 이론적 고찰에서 설명하였던 Lambert's law에 적용하여 흡광도를 구하고 가시광 영역에서의 평균 흡광도를 산출하였다. 그림 29 는 본 논문에서 사용한 UV-Visible spectrophotometer 장비 사진이다. 또한 CdS 박막의 광루미네선스(photoluminescence, PL) 스펙트럼은 He-Cd 레이저 (6.6mW)의 325nm 라인을 사용하여 측정하였다. 345nm 저역통과 필터를 사용 하였고, CCD(charged coupled detector) 시스템을 이용하여 탐지하였다.



Fig. 29 UV-Visible Spectrophotometer Equipment.

5. CdTe/CdS 박막의 전기 특성

CdTe와 CdS 박막의 캐리어 이동도(carrier mobility), 비저항(resistivity) 및 캐리어 농도(carrier density)는 Accent Optical Technologies사의 HL5500PC Hall effect 측정시스템을 이용하여 분석하였다. Hall effect 측정시 스템은 박막의 비저항, 표면 저항, 캐리어 농도, 캐리어 형태, 전하의 이동도 등을 측정할 수 있는 장비로써 측정 온도는 상온이며, 측정 방식은 Van de Pauw, Hall bar로 할 수 있다. 그림 30은 본 논문에서는 CdTe 및 CdS 박막의 표면 저 항값과 전하 이동도 등을 측정하는 데에 사용한 Hall effect 측정시스템의 사진이 다.



Fig. 30 Hall Effect Measurement System.

D. 균일도와 표면 형태의 전기적 특성

태양광 산업이 화석연료를 대체할 수 있는 지속가능한 에너지원으로서 전 략 산업으로 여겨지고 있는 시점에서 카드뮴텔룰라이드(cadmium telluride, CdTe) 기반 태양광 소자는 이미 연간 100MW급 양산에 진입하였다. II-VI족 화 합물 반도체는 많은 적외선 및 X선 이미지 시스템, 통신 광학소자 및 태양광 소자 등의 응용분야에서 광범위하게 이용되어지고 있다.[14] II-VI족 화합물 반도체인 CdTe는 물질 자체의 특수한 장점들 때문에 태양광 에너지 변환 분야에 있어서 가장 유력한 물질로 평가되고 있다.

CdTe의 태양광 에너지 변환 물질로서의 특수한 장점이란 1.45eV의 밴드갭 에너지를 가짐으로서 이론적으로 태양광 에너지 변환 효율의 최대치인 31%에 근 접 달성할 수 있다는 점과 실두께 약 2μm 정도로서도 입사 태양광의 99% 이상 을 흡수할 수 있는 높은 광흡수율이 그것이다.[15,16] 최근 CdTe 박막은 CdTe/CdS 이종접합 태양광 소자에서 윈도우 레이어로 사용되는 카드뮴황화물 (cadmium sulfide, CdS)과 함께 광흡수층으로 사용되어지고 있다.[14,15] 최대 효율은 연구실 수준에서 16.5%를 기록하였고, 20%에 근접한 효율을 실현할 수 있는 가능성이 충분하다.[16,17]

CdTe 기반 태양광 소자는 일반적으로 다결정 박막의 구조 및 표면 형태 (surface morphology)에 기인한 불균일성에 상당한 영향을 받는 것으로 알려져 있다.[18-20] 따라서 고효율 태양광 소자의 제작을 위해서는 CdTe 박막의 증착 방법 및 제작 조건이 대단히 중요하다.[16,21] 기존에 CdTe 박막의 제작을 위해 서 근접승화법(close spaced sublimation, CSS), 물리기상증착법(physical vapor deposition, PVD), 진공증착법, 기상수송증착법(vapor transport deposition, VTD), 근접기상수송법(closed space vapor transport), 전착법 (electrodeposition), 스크린프린팅법(screen printing), 스프레이열분해법(spray pyrolysis), 금속유기화학기상증착법(metalorganic chemical vapor deposition, MOCVD), and RF스퍼터링법(RF sputtering) 등이 사용되었음이 보고되었 다.[14-16]

저비용 대량 생산을 위해서는 대면적 적용이 가능한 증착 방법이 필요하다.

따라서 CdTe 박막을 제작함에 있어서 RF스퍼터링 방법은 낮은 성장 온도에서 대 면적 증착이 가능하여 대량 생산에 유리한 장점을 가지고 있다.[22] 이때 대면적 유리기판(galss)/투명전극층(transparent conductive oxide, TCO)/CdS 기판 위 에 CdTe 박막을 균일하게 증착하는 것은 해결해야할 오래된 문제 중에 하나이다. 하지만 CdTe 박막의 균일도가 전기적 및 광학적 특성에 미치는 영향에 대한 문 헌보고는 전무한 실정이다. 본 연구에서는 스퍼터링 방법을 사용하여 다양한 공정 조건에서 CdTe 박막의 표면 형태와 두께 균일도에 대해서 조사하였다.

표면 형태와 두께 균일도는 AFM(atomic force microscopy) 및 엘립소미 터(ellipsometry)로 측정하였다. 측정 결과를 바탕으로 표면 형태와 두께 균일도 가 CdTe 박막의 전기적 및 광학적 특성에 미치는 영향에 대해서 조사하였다. 표 면 특성과 태양광 특성의 관계 분석을 통하여 대면적 CdTe 박막 증착을 위한 최 적 스퍼터링 공정 조건을 확보하였다.

180nm 두께의 인듐주석산화막(indium tin oxide, ITO) 박막을 2×2cm 코 닝 유리기판 위에 RF스퍼터링 방법으로 증착하였고, 표면 거칠기 2nm 이하, 면저 항(sheet resistance, R_s) 8-9 Ω/sq. 및 투과율 86%의 특성을 가지고 있다. CdS 박막을 RF스퍼터링 방법으로 실온에서 50초 동안 50watt의 스퍼터링 전력 (power) 및 7.5×10⁻³ Torr의 진공도(vacuum level)에서 약 180nm 증착하였 다.

CdTe 박막 증착을 위하여 코닝 유리기판/ITO/CdS 기판 위에 Vacuum Science Co.(Korea)의 스퍼터링 장비를 사용하였고, 8분 동안 아르곤(Ar) 가스 유량(flux)을 20sccm으로 하여 상온에서 증착하였다. 이때 증착 공정 조건을 RF 스퍼터링 전력을 20watt에서 50watt까지 5watt 단위로 증가시켜 가면서, 또 진 공도를 1.0×10⁻³, 7.5×10⁻³, 1.0×10⁻² 및 8.0×10⁻² Torr로 변화시켜 가면서 공정을 수행하였다. 스퍼터링 타겟은 상업용으로 판매된 LTS Chemical Inc.사의 순도 99.999%, 2" 지름의 CdTe 타겟을 사용하였다. CdTe 박막의 증착을 수행하였다. 전에 기판을 초음파세정(ultasonication)과 질소분위기에서의 건조 작업을 진행하였다.

각각의 증착된 CdTe 박막 샘플을 엘립소미터(J. A. Woollam Co.,

- 70 -

M-2000 V)를 사용하여 6점에 대해서 두께를 측정하여 평균을 구하였다. CdTe 박막의 표면 형태는 AFM (PSIA, XE-100)을 사용하여 비접촉방식 (non-contact mode)으로 측정하였다. CdTe 박막의 광투과도(optical transmittance) 및 광흡수도(absorbance)는 400~800nm 범위에서 UV-Visible spectrophotometer(Varian Techtron, Cary500scan)을 이용하여 측정하였다.

CdTe 박막의 캐리어 이동도(carrier mobility), 비저항(resistivity) 및 캐 리어 농도(carrier density)는 Hall effect 측정시스템(Accent Optical Technologies, HL5500PC)을 이용하여 분석하였다. 변화된 공정조건에 따른 약 1300nm로 동일한 두께를 가지는 CdTe 박막의 전기적 및 광학적 특성을 측정하 였다. 박막 두께는 각각의 공정 조건에서의 증착률(deposition rate)를 확보하여 스퍼터링 시간을 조절하며 동일한 두께의 박막을 증착하였다.



Fig. 31 (a) Film Thickness of the CdTe Thin Films as a Function of Vacuum Pressure in the Preparation of CdTe Thin Films using Sputtering Method.



Fig. 31 (b) Thickness Uniformities with the Normalized Standard Deviation of the CdTe Thin Films as a Function of Vacuum Pressure in the Preparation of CdTe Thin Films using Sputtering Method.



Fig. 32 (a) Film Thickness of the CdTe Thin Films as a Function of Sputtering Power in the Preparation of CdTe Thin Films using Sputtering Method.



Fig. 32 (b) Thickness Uniformities with the Normalized Standard Deviation of the CdTe Thin Films as a Function of Sputtering Power in the Preparation of CdTe Thin Films using Sputtering Method.

스퍼터링 전력 및 진공도의 변화에 따라 CdTe 박막의 평균 두께와 두께 표 준편차를 측정하였다. CdTe 박막 시료들의 6점 측정 평균 두께는 동일한 8분 동 안의 공정 시간 동안에 633.17nm에서 1808.5nm이었다. 증착률은 92.97nm/분 에서 226.06nm/분에 해당한다. 스퍼터링 전력을 35watt로 고정하고 진공도가 감 소함에 따라서 박막 두께의 표준편차는 그림 31(b)에서 보듯이 63.08에서 92.97 로 증가하는 경향성을 보이지만, CdTe 박막의 평균 두께는 그림 31(a)에서 보듯 이 1396.0nm에서 633.17nm로 감소하는 경향을 보였다.

따라서 CdTe 박막의 두께를 고려한 정규 화된 표준편차는 4.51%에서 14.68%로 더욱 커지게 되었다. 정규 화된 표준편차의 최소값은 1.90%로 진공도 7.5×10⁻³ Torr 조건에서 확보할 수 있었고, 최대값은 14.86%로 8.0×10⁻²Torr 조건에서 나타났다. 이와 유사하게 진공도를 7.5×10⁻³Torr으로 고정되어 있을 때에 스퍼터링 전력이 증가함에 따라서 그림 32(a)에서 보는 것과 같이 CdTe 박 막의 평균 두께는 658.83nm에서 1808.50nm로 선형적으로 증가하였다. 뿐만 아니라 두께의 표준편차는 그림 32(b)에서 보듯이 35watt 조건일 때에 24.62nm에서 45watt 조건에서는 132.52nm로 변화하였다. 정규 화된 두께의 표준편차는 35watt 조건에서 1.90%를 확보할 수 있었고, 20watt 조건에서 13.17%를 나타 내었다.

표면 거칠기 측정을 위하여 CdTe 박막의 AFM 장비를 활용하여 3×3µm 영역에 대해서 비접촉방식으로 측정하였다. 공정조건들이 CdTe 박막의 표면 거칠 기에 미치는 영향을 확보하기 위하여 RMS(root mean square) 거칠기와 최고최 저점(peak-to-valley) 거칠기를 정규 화된 두께의 표준편차는 35watt 조건에 서 1.90%를 확보할 수 있었고, 20watt 조건에서 13.17%를 나타내었다. 진공도 의 변화에 따라서 1.0×10⁻³~1.0×10⁻² Torr 까지는 RMS 거칠기 및 최고최저 점 거칠기는 그림 33에서와 같이 각각 13.5~15.2nm 및 60.6~67.5nm로 모두 대체적으로 낮았다.

하지만 진공도 8.0×10⁻² Torr에서는 각각 39.5nm 및 141.9nm로 급격히 증가하였다. 한편 RMS 거칠기 및 최고최저점 거칠기 모두 그림 34에서 보이듯이 스퍼터링 전력의 증가에 따라서 대체적으로 감소하는 경향성을 보였다. 이때 최대 값은 스퍼터링 전력이 25watt일 때에 RMS 거칠기 및 최고최저점 거칠기에 대해 서 각각 40.1nm 및 145.7nm을 나타내었고, 50watt에서 각각 8.8nm 및 43.0nm의 최소값을 보였다. AFM 장비를 활용하여 결정립(grain) 크기를 측정하 였고, 그림 35와 같이 표면 거칠기 거동과 반대되는 경향성을 보였다. 결정립 크 기는 진공도에 있어서 저 진공 상태로 갈수록 다소 감소하는 경향성을 보였고, 스 퍼터링 전력의 변화에 따라서 'W'형 경향성을 보였다.

두께 균일도와 표면 형태가 CdTe 박막의 태양광 특성에 미치는 영향을 심 도 있게 조사하기 위해서, 각기 두께 균일도와 표면 거칠기에서 독자적인 특성을 나타내었던 1.0×10⁻³, 7.5×10⁻³ 및 8.0×10⁻²Torr의 진공도와 25, 35 및 50watts의 스퍼터링 전력에서의 시료를 선별 제작하여 후속 실험을 진행하였다.

그림 36은 1300nm 두께를 가지는 CdTe 박막의 500~1000nm 파장 (wavelength) 범위에서 광투과도를 실험적으로 측정한 결과이다. 전형적인 간섭 프린지(fringe)가 약 600nm 이상의 장파장 범위에서 보여진다.[23-25] 가시광 선 영역(400~800nm)에서 8.0×10⁻²Torr의 진공도 조건에서 제작한 시료를 제 외한 시료에서 모든 스펙트럼은 매우 낮았고 '0'에 수렴하였다. 이는 스퍼터링 방법으로 증착한 CdTe 박막은 대부분의 공정조건으로 제조한 시료에서 가시광 영역의 파장들이 대부분 흡수되는 것을 의미한다.[26]

실험에 사용된 대부분의 CdTe 시료의 광투과도는 800nm 파장부터 급격하 게 증가하였고, 이는 실험에 사용된 대부분의 CdTe 시료의 광 밴드 갭 에너지 (Eg)가 1.4~1.5eV에 해당함을 의미한다. 간섭 프린지는 장파장 영역에서 형성되 었다. 굴절률은 이러한 간섭 프린지를 통해서 계산해낼 수 있다.[23-25] 그림 37은 반도체의 광자(photon) 흡수 능력을 의미하는 흡수계수(absorption coefficient) a를 나타내며, 측정된 흡수력(absorbance)으로부터 계산되어진 다.[25] 흡수계수 값은 고흡수 영역에서 Beer-Lambert 법칙에 의해 주어진 a (v) = (2.303/d)A와 같은 간단한 관계에 의해서 결정되어진다. 여기에서 a (v), d 및 A는 각각 흡수계수, 막 두께 및 막 흡수력을 의미한다.

- 77 -



Fig. 33 (a) RMS Roughness of the CdTe Thin Films with a Change of Vacuum Pressure in the Preparation of CdTe Thin Films using Sputtering Method.



Fig. 33 (b) Peak-to-Valley Roughness of the CdTe Thin Films with a Change of Vacuum Pressure in the Preparation of CdTe Thin Films using Sputtering Method.



Fig. 34 (a) RMS Roughness of the CdTe Thin Films with a Change of Sputtering Power in the Preparation of CdTe Thin Films using Sputtering Method.



Fig. 34 (b) Peak-to-Valley Roughness of the CdTe Thin Films with a Change of Sputtering Power in the Preparation of CdTe Thin Films using Sputtering Method.



Fig. 35 Grain Sizes of the CdTe Thin Films at Various Conditions of (a) Vacuum Pressure in the Preparation of CdTe Thin Films using Sputtering Method.



Fig. 35 Grain Sizes of the CdTe Thin Films at Various Conditions of (b) Sputtering Power in the Preparation of CdTe Thin Films using Sputtering Method.

본 실험에서의 흡수계수는 그림 37에서와 같이 1.0×10⁻³Torr의 진공도 및 35watt의 스퍼터링 전력 조건에서 최장 파장에 위치했지만, 8.0×10⁻²Torr의 진 공도 및 25watt의 스퍼터링 전력 조건에서는 최단 파장에 위치했다. 이렇듯 1.0×10⁻³Torr의 진공도 및 35watt의 스퍼터링 전력 조건에서 최대값을 보였던 결과는 안정 상태에서 광기 전된(photogenerated) 전자들의 재결합 (recombinateion)이 증가함에 기인한 것으로 판단된다. 공정조건 변화에 따라 스 퍼터링 방법으로 증착된 CdTe 박막의 흡수력을 측정하였고, 400~800nm 파장 범위에서의 평균값을 그림 38에 각각 나타내었다. 공정조건의 변화에 관계없이 모 든 평균 흡수력은 4 이상의 값을 나타내었고, 이는 가시광선 영역에서 입사 (incident) 광자의 99.99% 이상 99.999% 까지가 흡수될 수 있음을 의미한다.

흡수력은 그림 38에서와 같이 진공도의 변화에 따라서 1.0×10⁻³Torr의 진 공도에서 4.677의 최대값 및 8.0×10⁻²Torr의 진공도에서 4.182의 최소값을 나 타내었다. 스퍼터링 전력의 변화에 따라서는 그림 38(b)에서와 같이 35watt의 스 퍼터링 전력에서 4.629의 최대값 및 25watt 조건에서 4.163의 최소값을 나타내 었다. 이렇듯 광흡수가 증가한 결과는 트랩레벨(trap level)의 생성 또는 시료 표 면에서 산란(scattering)의 증가에 기인한 것으로 잘 알려져 있다.[25,27] 이러한 거동 변화는 진공도에 따라서 결정립 크기가 변화하는 것과 비교 검토해 보았을 때에 CdTe 박막의 결정립 크기 변화에 기인한 것으로 판단된다.

하지만 스퍼터링 전력의 변화에 따른 결정립 크기의 변화는 광흡수 거동과 일치하지 않는 결과를 나타내었다. 결정립 크기는 스퍼터링 전력이 25, 35, 50watt로 변화함에 따라서 변동이 없음을 그림 35에서 볼 수 있다.

따라서 광흡수는 결정립 크기의 변화에 기인한 산란의 변화에 의해서 변화 하기 보다는 더욱 많은 영향을 미치는 다른 요인이 있을 것이라는 결론에 도달하 였고, 두께 균일도와 표면 거칠기와 관련이 있을 것으로 예상하였다. 특히 두께 균 일도(정규 화된 두께의 표준편차)가 광흡수의 거동과 정확히 반비례하는 결과를 보였음을 알 수 있다. CdTe 박막의 우수한 흡수력은 우수한 공정조건에 상관없이 우수한 두께 균일도 시료에서 확보할 수 있었다.



Fig. 36 Optical Transmittance of the CdTe Thin Films at the Specific Conditions of (a) Vacuum Pressure.



Fig. 36 Optical Transmittance of the CdTe Thin Films at the Specific Conditions of (b) Sputtering Power.



(a)

Fig. 37 Absorption Coefficient of the CdTe Thin Films with a Change of(a) Vacuum Pressure in the Preparation of CdTe Thin Films usingSputtering Method.



(b)

Fig. 37 Absorption Coefficient of the CdTe Thin Films with a Change of(b) Sputtering Power in the Preparation of CdTe Thin Films usingSputtering Method.



Fig. 38 Average Absorbance in the Range of 400 - 800 nm with a Change of (a) Vacuum Pressure in the Preparation of CdTe Thin Films using Sputtering Method.



Fig. 38 Average Absorbance in the Range of 400 - 800 nm with a Change of (b) Sputtering Power in the Preparation of CdTe Thin Films using Sputtering Method.

동일 두께의 CdTe 박막의 광 밴드 갭 에너지를 그림 39와 같이 광자 에너 지 h v 에 대한 (ahv)²를 나타낸 Tauc Plot으로부터 직접 천이형 반도체에서 각 각의 커브에 에너지 축에 대한 선형 외삽법(extrapolation)을 통해서 추산하였다. 여기에서 a는 흡수계수(absorption coefficient), h는 플랑크상수(Plank's constant), v는 입사 광자의 파장이다. 모든 추산된 광 밴드 갭 에너지(Eg)는 1.41~1.45eV 범위 안에 있었고, 이는 이전에 보고된 결과 값들과 잘 일치하고 있다.[15,16,25,28,29] 광 밴드 갭 에너지는 그림 39에서와 같이 스퍼터링 파워 또는 진공도가 증가할수록 다소 감소하는 경향성을 보인다. 이와 관련하여 V. G. Karpov 등에 의해서 몇 가지 이론적인 연구들이 보고된 바가 있는데, 태양광 박 막은 수많은 상호작용하는 무작위 다이오드(random-diodes) 시스템과 등가회로 로 설명되었다.[30,31] Karpov의 모델에 의하면 몇몇 취약한(weak) 다이오드는 두께 비균일도와 연관되어 있었다.

즉, 이상적인 시스템은 공간적으로(spatially) 균일한 두께와 결부되어 있다. 광기 전된(photogenerated) 전자들의 재결합(recombination)은 대부분 취약한 다이오드를 통해서 발생하기 때문에 결국 취약한 다이오드들은 모든 광기 전된 전 류를 소모하였다. CdTe 박막의 두께가 균일하지 못하여 발생하게 되는 취약한 다 이오드는 본 실험에서 CdTe 박막의 광학적 및 전기적 특성에 지대한 영향을 미 치고 있다고 판단되었다.

공정조건의 변화에 따른 CdTe 박막의 몇 가지 전기적 특성들을 조사하였다. 본 실험에서 CdTe 박막은 홀 측정 결과에 의하면 모든 공정조건에 대해서 n형 전도특성을 나타내었다. CdTe 박막의 전도특성은 일반적으로 V_{Cd}⁻ 및 V_{Te}⁺⁺와 같은 공격자점(vacancy) 때문에 존재하는 것으로 알려져 있다.[16] 즉, 본 실험 에서 n형 CdTe 박막은 V_{Cd}⁻의 과잉 또는 V_{Te}⁺⁺의 결핍에 의해서 발생하였 다.[16,29]

CdTe 박막 내의 V_{cd}-의 양은 비록 광 밴드 갭 에너지에는 영향을 미치지 않지만 주로 암 비저항(dark electrical resistivity)을 포함한 박막 전기 특성에 영향을 미치게 된다.[29] 하지만 본 실험에서 사용된 모든 시료가 n형을 나타냈 기 때문에 모든 시료는 이러한 요소에 대해서 유사한 영향을 받았을 것으로 판단 하였다. 그림 40 및 41에서와 같이 캐리어 농도와 이동도를 분석하였다. 캐리어 농도는 모든 시료에서 10²⁰cm⁻¹급을 나타내었고, 이는 기존에 보고된 정도(10⁸~ 10¹⁵cm⁻¹)를 훨씬 상회하는 수준이다.[16,29] 그림 40에서 CdTe 박막의 캐리어 농도는 저 진공으로 갈수록 감소하는 경향을 보였고, 그림 41에서 스퍼터링 전력 이 35watt일 때에 최대값을 나타내었다. 캐리어 농도는 일반적으로 결정립 크기 에 반비례하는 경향성을 보인다고 알려져 있다.[32-34]

하지만 진공도와 스퍼터링 파워를 포함한 공정 조건의 변화에 따른 스퍼터 링 방법으로 제작된 CdTe 박막의 경우에는 캐리어 농도의 거동이 그림 35의 결 정립 크기 변화보다는 그림 31 및 32에서 확인할 수 있는 두께 균일도의 거동에 정확히 반비례하는 경향성을 보였다. 즉, 공정조건에 관계없이 우수한 두께 균일 도를 보유한 스퍼터링 증착한 CdTe 박막 시료에서 높은 캐리어 농도를 확보할 수 있다는 결론을 도출하였다. 이는 Karpov의 모델에서 취약 다이오드로 나타낸 것과 같이 낮은 두께 균일 도를 보유한 시료에서 보다 활발히 광기 전된 전자들의 재결합이 발생하는 것을 의미한다. 본 실험에서 이동도는 38~43cm²/V_s 범위에 존재했고, 이는 기존에 보고된 n형 CdTe 박막의 값들보다 다소 많은 수준이 다.[16]

일반적으로 이동도는 캐리어 농도에 반비례할 뿐만 아니라 불순물산란 (impurities-scattering) 및 결함산란(defects-scattering)에 영향을 받는다고 알려져 있다.[32-35] 모든 이동도의 측정 결과는 캐리어 농도에 반비례하는 경 향성을 보였다. 하지만 진공도 1.0×10⁻³Torr 조건에서는 캐리어 농도에 비례하 는 다른 결과를 보였는데, 이는 캐리어 농도가 증가함에도 결함에 의한 산란 및/ 또는 결정립 크기의 증가(즉, 결정립 경계 산란의 감소) 등의 영향에 기인한 것으 로 판단된다.[35] 하지만 이에 대한 심도 있는 후속 연구가 필요하다.




Fig. 39 Talc Plot of $(\alpha h v)^2$ versus the Photon Energy (h v) for the Cite Thin Films at the Specific Conditions of (a) Vacuum Pressure in the Preparation of Cite Thin Films using Sputtering Method. The Optical Band Gap Energies of the Cite Thin Films were Estimated through the Linear Extrapolation of Each Curve Back to the Energy Axis.





Fig. 39 Talc Plot of $(ahv)^2$ versus the Photon Energy (hv) for the Cite Thin Films at the Specific Conditions of (b) Sputtering Power in the Preparation of Cite Thin Films using Sputtering Method. The Optical Band Gap Energies of the Cite Thin Films were Estimated through the Linear Extrapolation of Each Curve Back to the Energy Axis.



Fig. 40 (a) Mobility of the Cite Thin Films at the Specific Conditions of Vacuum Pressure in the Preparation of Cite Thin Films Using the Sputtering Method.



Fig. 40 (b) Carrier Concentration of the Cite Thin Films at the Specific Conditions of Vacuum Pressure in the Preparation of Cite Thin Films Using the Sputtering Method.



Fig. 41 (a) Mobility of the Cite Thin Films at the Specific Conditions of Sputtering Power in the Preparation of Cite Thin Films Using the Sputtering Method.



Fig. 41 (b) Carrier Concentration of the Cite Thin Films at the Specific Conditions of Sputtering Power in the Preparation of Cite Thin Films Using the Sputtering Method.

스퍼터링 증착된 CdTe 박막의 두께 균일도 및 표면 형태가 대면적 II-VI족 반도체 이종접합 태양광 소자를 위한 박막 특성에 미치는 영향에 대해서 연구하였 다. CdTe 박막의 정규 화된 두께 표준편차는 진공도가 증가할수록 4.51%에서 14.68%로 증가하는 경향성을 보였고, 스퍼터링 전력의 변화에 따라서는 35watt 에서 1.90%의 최소값을 20watt에서 13.17%의 최대값을 나타냈다. CdTe 박막 의 두께 균일 도는 스퍼터링 증착 공정 중에 공정조건들에 의해서 제어할 수 있었 다. 결정립 크기는 진공도가 감소할수록 또 다소 감소하는 경향성을 보였고, 스퍼 터링 전력의 증가에 따라서 'W'형 경향성을 보였다.

가시광선 영역에서의 모든 광투과도는 진공도 8.0×10⁻²Torr에서를 제외하 고 '0'에 수렴했다. 이는 스퍼터링 방법으로 증착된 CdTe 박막이 다양한 공정 조건으로 증착한 대부분의 시료에서 가시광선 영역에서 상당한 정도의 광흡수를 보인다는 것을 의미한다. 공정조건에 상관없이 모든 시료에서 가시광선 영역에서 입사된 광자의 99.99%~99.999%정도의 광흡수를 나타내었다. 광흡수의 거동은 두께 균일 도에 반비례하는 경향성을 보였고 높은 캐리어 농도는 우수한 두께 균 일도 시료에서 확보할 수 있었다. 광기 전된 전자들이 우수한 두께 균일도의 시료 에서 보다 서서히 재결합이 일어났다고 판단했다. 우수한 두께 균일도 조건에서 높은 캐리어 농도와 우수한 광흡수력을 확보할 수 있는 것처럼 두께 균일 도는 CdTe 박막의 광기전 특성에 강력한 영향을 미쳤음을 확인하였다.

E. 열처리 조건에 따른 표면, 구조, 전기 및 광학 특성

카드뮴황화물(cadmium sulfide, CdS)은 높은 광투과도, 낮은 비저항 및 우 수한 이종접합 박막 태양광 소자에 있어서 2.42eV의 밴드 갭을 가짐으로 인해 각 각 1.45eV 및 1.04eV의 직접천이형 밴드 갭을 가지는 카드뮴텔루라이드 (cadmium telluride, CdTe) 및 CIS((CuInSe₂)에 대해서 우수한 투과성 (permeability)을 가지기 때문에 p형 카드뮴텔루라이드(cadmium telluride, CdTe) 또는 CIS((CuInSe₂)과 함께 사용할 수 있는 윈도층(window layer)으로 가장 유력한 n형 II-VI족 반도체 물질이다.[36-39] 전기적 단락(short-circuit) 효과 방지를 위한 우수한 균일도와 우수한 전도성(>10¹⁶carrier/cm³) 및 가시광 선 영역에서 높은 광투과도 등이 이종접합 태양광 소자의 적용을 위한 윈도 층의 요구조건이다.[40] 증착 방법과 제작 조건은 이러한 특성들을 달성하고 또 태양광 소자에 있어서 변환 효율을 높이는 데에 있어서 매우 중요하다.

CdS 박막의 제작을 위해서 스프레이열분해법(spray pyrolysis), 진공증착 법, 화학용액성장(chemical bath deposition, CBD), 금속유기화학기상증착법 (metalorganic chemical vapor deposition, MOCVD), RF스퍼터링법(RF sputtering) 등이 기존에 사용되었음을 문헌보고를 통해서 알 수 있 다.[39,41-46] CdS 박막의 제작에 있어서 RF스퍼터링 방법의 중요한 장점은 낮 은 중착 온도에서 대면적 중착을 통한 대량 생산이 가능하다는 것이다.[46] 일반 적으로 이러한 방법을 통해서 제작된 CdS 박막은 다결정구조를 가지고, 낮은 캐 리어 이동도(carrier mobility), 높은 비저항(10^{6~7} Q · cm급) 등의 특성을 가지 며, 이러한 특성들을 향상시키려는 노력이 있음에도 불구하고 증착 후속 처리 (post-deposition treatment)에 관련한 이해는 완벽하지 않은 실정이다. 스퍼터 링 방법으로 증착된 CdS 박막의 열처리(annealing treatment)에 관련한 기존 문 헌보고도 소수에 불과하다.[49]

따라서 스퍼터링 증착된 CdS 박막의 열처리에 따른 표면 형태, 결정 구조, 전기적 및 광학적 특성에 대해서 보다 심도 있는 연구가 필요하다. 본 연구에서는 증착 후 열처리 공정이 CdS 박막의 특성에 미치는 영향에 대해서 연구하였다. 스 퍼터링 증착된 CdS 박막의 표면 거칠기와 균일도(표준편차)를 AFM(atomic force microscopy) 장비와 엘립소미터(ellipsometry)를 이용하여 열처리 온도 증가에 따라서 조사하였다. 역시 열처리 온도에 따라 CdS 박막 구조의 거동을 XRD(X-ray diffraction)와 AFM을 이용하여 분석하였다. CdS 박막의 비저항과 광투과도 역시 조사하였다. 표면 및 구조적 특성과의 관계를 분석하여 전기적 및 광학적 특성을 모두 고려한 최적 열처리 조건을 선정하였다.

180nm 두께의 인듐주석산화막(indium tin oxide, ITO) 박막을 2×2cm 코 닝 유리기판 위에 RF스퍼터링 방법으로 증착하였고, 표면 거칠기 2nm 이하, 면저 항(sheet resistance, R_s) 8-9 Ω /sq. 및 투과율 86%의 특성을 가지고 있다. CdS 박막을 RF스퍼터링 방법을 이용하여 ITO/코닝 유리기판 위에 증착하였다. CdS 박막의 증착 공정 이전에 기판은 초음파세정(ultrasonication) 및 질소 분위 기에서의 건조 작업을 진행하였다. 스퍼터링 장비는 Vacuum Science Co.(Korea)의 장비를 사용하여 상온에서 증착하였고, RF스퍼터링 전력은 50watt, 아르곤(Ar) 가스 유량(flux)을 20sccm, 진공 압력을 7.5×10⁻³Torr으 로 하여 6분 동안 상온에서 증착하였다.

상업적으로 판매하는 LTS Chemical Inc.사의 순도 99.99%의 2인치 CdS 타겟을 사용하여 증착하였다. 증착 직후의 CdS 박막의 두께는 엘립소미터(J. A. Woollam Co, M-2000 V)를 이용하여 6점을 측정하였고 평균 두께는 843.93nm이었다. 증착 직후의 CdS 박막은 투명한 노란색을 띄었고 어떠한 갈라 짐이나 벗겨짐이 없었다. 초기 열처리 공정에서 각각의 증착 직후 시료들은 튜브 형 세라믹 연구용 전기로에서 10분간 예열하였고, 이후 200℃, 300℃, 400℃, 500℃, 600℃ 온도 및 대기 조건에서 30분 동안 열처리를 진행하였다. 열처리 후 에 시료들은 진공 챔버에서 서서히 상온까지 냉각시켰다. CdS 박막의 표면 형태 는 열처리 이전과 각 온도에 따른 열처리 공정 후에 AFM(PSIA, XE-100) 장비 를 이용하여 비접촉방식(non-contact mode)로 측정하였다. CdS 박막의 결정학 적 구조는 XRD(Philips, X' pert-PRO-MRD, Cu K*α* = 0.15405 nm, 40 kV, 30 mA)를 이용하여 분석하였다. CdS 박막의 광투과도와 흡수도는 UV-Visible spectrophotometer(Varian Techtron, Cary500scan)를 이용하여 400~800nm 파장 범위에서 측정하였다. 각 CdS 박막의 광루미네선스(photoluminescence, PL) 스펙트럼은 He-Cd 레이저(6.6mW)의 325nm 라인을 사용하여 측정하였다. 345nm 저역통과 필터를 사용하였고, CCD(charged coupled detector) 시스템을 이용하여 탐지하였다. CdS 박막의 전하 이동도, 비저항 및 캐리어 농도는 Hall Effect measurement system(Accent Optical Technologies, HL5500PC)을 이 용하여 측정하였다. CdS 박막의 열처리 온도 변화에 따른 전기적 및 광학적 특성 들은 모두 동일한 두께에서 측정하였다.

표면 거칠기를 측정하기 위해서 평탄 화된 실리콘(silicon) 기판 위에 증착 된 CdS 박막이 접착력(adhesion)이 좋지 않았던 것에 비해서, 최적 공정조건에서 ITO 기판 위에 RF스퍼터링 방법으로 제작한 CdS 박막은 기판과 접착력이 우수 하였다. 증착 직후의 CdS 박막의 평균 두께는 843.93nm이었고, 시료와 시료간 두께의 표준편차는 95.65nm(11.33%)로써 최대값은 992.83nm이고 최소값은 766.83nm이었다.

모든 시료는 넘버링 되었고, 열처리 공정이 표면 특성에 미치는 영향을 비교 하기 위해서 동일한 시료를 사용하여 측정하였다. 그림 42는 열처리 이전 및 다양 한 온도에서의 열처리 이후 CdS 박막의 두께 균일 도를 나타내고 있다. 정규 화 된 두께의 표준편차는 열처리 이전과 이후의 차이를 발견할 수 없었다. 열처리 이 전의 표준편차는 11.06%이었다.

따라서 두께 균일 도는 열처리 공정에 의해서 영향을 받지 않는 것으로 판 단된다. RF스퍼터링을 사용한 증착 직후의 시료에서 RMS(root mean square) 거칠기 및 최고점-최저점(peak-to-valley) 거칠기는 각각 5.672nm 및 39.077nm이었고, 우수한 표면 거칠기 특성을 나타낸다. 그림 43은 열처리 온도 가 CdS 박막의 표면 거칠기에 미치는 영향을 보여준다. RMS 거칠기 및 최고점-최저점 거칠기는 모두 열처리 온도 증가에 대해서 유사한 증가 경향성을 관찰할 수 있었고, 열처리 온도가 300℃에서는 약간 감소하는 것을 볼 수 있다.

열처리 온도가 증가함에 따라서 잘 정렬된 CdS 결정립(grain)이 전 영역에 걸쳐서 크기가 커지게 되는 이유로 두께 균일 도는 열처리 이후에 약간 변화하는 수준이었음에도 그림 43에서 열처리 온도가 증가할수록 표면 거칠기가 급격하게 증가하는 것을 볼 수 있다. 그림 44는 열처리 이전 및 다양한 열처리 온도에 따라 서 열처리 진행한 이후의 CdS 박막 시료에서 3×3µm 영역에서의 AFM 2D 이 미지를 보여준다. 이 연쇄된 이미지를 통해서 열처리 온도 증가에 따라서 결정립 크기의 증가는 명확하게 관찰할 수 있다. 결정립들은 열처리 온도가 200℃에서 300℃ 동안에는 10~50nm 범위의 작은 결정립 크기에서 미완성의 윤곽(edge) 을 가지고 있다. 하지만 열처리 온도가 400℃ 이상으로 증가할 때에는 600℃에서 약 500nm의 최대값에 도달할 때까지 결정립들의 크기는 급격하게 증가하고 윤곽 이 뚜렷했다(well-defined). 이러한 결과는 그림 43의 표면 거칠기 결과와 잘 일 치한다.



Fig. 42 Thickness Uniformities with the Normalized Standard Deviation of the CdS Thin Films Before and After the Annealing Process at Various Annealing Temperatures.



Fig. 43 RMS Roughness and Peak-to-Valley Roughness of the CdS Thin Films After the Annealing Process at Various Annealing Temperatures.



Fig. 44 3×3 μm AFM 2D-Images of the CdS Thin Films (a) Before and After the Annealing Process at Different Annealing Temperatures: (b) 200°C, (c) 300°C, (d) 400°C, (e) 500°C, and (f) 600°C.

그림 45는 열처리 이전 및 200℃에서 600℃까지 100℃ 간격으로 온도를 변화시키며 열처리를 수행한 이후의 CdS 박막의 XRD 패턴을 나타낸다. 회절 스 펙트럼은 10°~80° 범위에서 2*θ*를 스캐닝 하여 확보하였다. 일반적으로 300℃ 이상의 고온에서 제작된 CdS 박막은 육방정계구조(hexagonal structure)를 가지 고, 100℃ 이하의 저온에서 제작되어지는 CdS 박막은 입방정계구조(cubic structure)를 가진다.

하지만 상온에서 증착한 직후 CdS 박막의 회절 스펙트럼은 그림 45(a)와 같이 무작위방향(random orientation) 육방정계 및 입방정계 구조의 혼합 다결정 이었다.[46] 2*θ* = 26.63°에서 C(111)/H(002) 회절피크는 결정구조를 명확히 규정하기 어렵지만 열처리 이전 및 다양한 온도에서의 열처리 이후의 모든 시료들 에서 가장 강렬한(intense) 피크이다. 화학용액성장(CBD) 방법 또는 분자빔에피 텍시(molecular beam epitaxy, MBE) 방법으로 제작한 성장 직후의 CdS 박막은 300℃에서 열처리 후에 안정적인 육방정계 상(phase)으로 변형된다.[58.70]

육방정계에 해당하는 H(102), H(004), H(104), H(203), H(105) 피크들 은 300℃ 이상에서 열처리 공정 후에 2*θ* = 47.96°에 해당하며 열처리 온도가 증가함에 따라서 피크의 크기도 커지는 H(103)과 유사하게 더욱 강해진다.[46] RF스퍼터링 방법으로 상온에서 제작한 CdS 박막의 구조 역시 CBD 방법이나 MBE 방법으로 제작한 시료에서와 마찬가지로 육방정계와 입방정계의 혼합구조에 서 300℃ 이상으로 열처리를 진행한 이후에 안정적인 육방정계의 상으로 이행 (tansition)되었다. 가장 강렬한(intense) 2*θ* = 26.63°의 피크는 400℃ 이상의 열처리 공정 수행 후에 2*θ* = 26.50°로 이동(shift)하였다. 입방정계와 육방정계 의 혼합 구조는 비록 입방정계의 C(111) 피크와 육방정계의 H(002) 피크가 서 로 간에 대단히 가까워서 구분하기 어렵지만, 이온도(400℃)에서 육방정계 구조 로 변형되었다고 판단된다.

따라서 CdS 박막은 열처리 공정에 의해서 다결정구조가 되었고 결정립의 크 기는 커지게 되었는데,[46] 이는 그림 43 및 44와 일치하는 결과이다. 400℃에 서 열처리한 시료에서 육방정계인 H(112) 또는 입방정계인 C(311)를 구분하기 어려운 2*θ* = 53.65°에서 새로운 회절 피크가 강하게 검출되었다. 입방정계 구조 가 소멸되기 때문에 열처리 이후의 피크 크기가 감소하였다는 Ikhmayies의 설명 과는 반대로 해당 온도(400℃)에서 입방정계 구조의 출현으로 피크의 강도가 급 격히 증가한 것으로 판단된다.



Fig. 45 XRD Patterns of the CdS Thin Films (a) before and after the Annealing Process at Various Annealing Temperatures: (b) 200℃, (c) 300℃, (d) 400℃, (e) 500℃, and (f) 600℃.



Fig. 46 Resistivity of the CdS Thin Films before and after the Annealing Process as a Function of the Annealing Temperature.



Fig. 47 Carrier Concentration and Mobility of the CdS Thin Films Before and After the Annealing Process as a Function of the Annealing Temperature.

이전 문헌보고에 의하면 CdS 박막의 구조가 입방정계와 육방정계의 혼합 구 조에서 육방정계 구조로 상 변환되면 CdS 박막 비저항의 증가를 수반한다고 알려 져 있다. CdS 박막의 몇 가지 전기 특성들을 열처리 온도에 따라서 측정하였다. 그림 46은 CdS 박막의 비저항을 나타낸다. 증착 직후 CdS 박막의 비저항은 4.039×10³Ωcm이었다. 열처리 후, CdS 박막의 비저항은 300℃에서 열처리 수 행하였을 때에 최소 2.757×10⁻¹Ωcm이었고, 이후 열처리 온도가 증가할수록 증 가하는 경향성을 보였다.

이는 그림 45에서 보았듯이 혼합 구조에서 육방정계로의 상변환 거동과 일 치하는 것을 확인할 수 있다. 500℃ 및 600℃에서 열처리한 CdS 박막의 비저항 이 각각 2.771×10⁵Ωcm 및 1.387×10⁵Ωcm이었을 때, 400℃ 이하에서 열처리 수행한 이후의 비저항은 오히려 증착 직후의 CdS 박막 비저항보다 낮았다. 열처 리 온도가 증가함에 따라 비저항이 증가하는 것은 비화학양론적 화학반응에서 기 인한 것으로 판단된다. 즉, 300℃의 열처리 온도에서 최대 격자 불일치(disorder) 에 비하여 카드뮴 인터스티셜(interstitial)-카드뮴 공격자점(vacancy) (I_{Cd}-V_{Cd}) 복합 결함들(defects)의 낮은 농도와 직접적으로 연관되어 있다.[42] CdS 박막의 비저항은 이종접합 태양광 소자의 윈도 층으로 사용되기 위해서는 10³Ωcm 수준 을 넘어서는 안 된다.[42]

따라서 열처리 온도가 500℃ 이상일 경우에 이러한 윈도 층으로서의 요구 조건을 만족하지 못한다. 캐리어 농도와 이동도를 측정하여 그림 47에 나타내었 고, 증착 직후 CdS 박막의 캐리어 농도와 이동도는 각각 1.507×10¹⁴carriers/cm³ 및 10.3cm²/V_s이었다. 열처리 온도가 200℃, 300℃, 400℃로 증가할 때에 캐리어 농도는 각각 7.515×10¹⁴carriers/cm³, 9,213×10¹⁷carriers/cm³, 4.701×10¹⁶carriers/cm³으로 급격하게 증가하였으나, 500℃ 이상에서 열처리한 시료의 캐리어 농도는 매우 낮아서 2.5×10¹²carriers/cm³ 이하였다. 과잉 카드뮴(Cd) 함량의 존재는 일반적으로 도 너(donor) 역할을 하는 카드뮴 인터스티셜(Icd) 또는 황(S) 공격자점(V_S)이 박막 에 존재하는 것을 의미한다. 300℃ 이상의 열처리 온도에서 캐리어 농도가 감소 하고 결과적으로 비저항이 증가하는 것은 과잉 카드뮴 함량이 이온도에서 감소하 기 때문이다.

이러한 결과들은 그림 46의 비저항 거동의 결과와 반비례하는 것에 잘 부합 된다. 한편 이동도는 일반적으로 결정립 크기에 비례할 뿐만 아니라 캐리어 농도 에 반비례하는 경향성을 보인다.[50,51] 불순물 산란(impurities-scattering) 및 결함 산란(defects-scattering) 역시 이동도에 영향을 미친다. 본 실험에서 이동 도는 그림 47과 같이 400℃ 열처리 온도에서 최대값을 나타낼 때까지 증가하였 고, 이후 500℃에서 급격하게 감소하여 600℃에서는 다소 증가하는 결과를 나타 내었다.

열처리 온도 400℃까지는 캐리어 농도가 증가하고, 열처리 온도 500℃에서 안정적 결정 구조 때문에 I_{Cd}-V_{Cd} 복합 결함 산란(defects-scattering)이 감소하 고, 열처리 온도 600℃에서 결정립 크기가 훨씬 큼에도 불구하고, 이러한 결과들 은 결정립 크기의 증가, 즉 결정립 경계 산란의 감소에 기인하는 것으로 사료된다. 그림 48은 상온에서 스퍼터링 증착된 CdS 박막의 1.5~2.7eV 범위에서 광 루미네선스(photoluminescence, PL) 스펙트럼을 나타낸 것이다. CdS 박막의 주 (main) PL 피크는 모든 조건에서 1.7~1.8eV에 중심이 위치했다. 증착 직후의 CdS 박막에서 적색 밴드는 약 1.67eV 및 1.84eV의 피크들로 이루어져 있다.

200℃부터 400℃까지 열처리한 CdS 박막의 경우에는 1.84eV의 PL 피크 가 감소할 때에 1.67eV의 PL 피크는 증가하였다. 따라서 각각의 PL 스펙트럼의 중심 피크는 더욱 낮은 에너지 레벨로 이동하였다. 열처리 온도가 500℃에서 60 0℃로 증가하면서는 1.84eV의 PL 피크가 1.67eV의 PL 피크에 비해서 상대적으 로 다시 증가하였다. 1.67eV의 피크가 증가하는 것은 400℃까지는 열처리 온도 가 증가함에 따라서 I_{Cd}-V_{Cd} 복합 결함의 농도가 증가하는 것에 기인하였다. 1.84eV의 피크가 증가하는 것은 열처리 온도가 500℃ 및 600℃로 증가함에 따 라서 고립된(isolated) V_S가 증가하기 때문이다.[42] 600℃에서 열처리한 CdS 박막은 약한 녹색 밴드가 2.35eV에서 관찰된다. 이 밴드는 가전자대(valence band)에서 황(S) 인터스티셜(I_S) 억셉터와 재결합(recombination) 하기 위해서 증가된 V_S 도너들이 변환(transition)되는 것에 기인한다.[42,46] 그림 49는 서 로 다른 열처리 온도로 열처리 공정 수행한 CdS 박막의 400~800nm 파장 범위 에서 선명한 기초 흡수단과 함께 투과 스펙트럼을 나타내었다.

증착 직후 CdS 박막의 550~850nm 파장 범위에서 평균 투과도는 64.81% 이었다.[46] 열처리 온도가 증가함에 따라서 동일 파장 범위에서 평균 투과도는 400℃에서 72.25%의 최대값에 도달한 이후 600℃에서 49.11%로 감소하는 경 향을 보였다. 평균 투과도는 열처리 공정에 의해 결함 농도가 감소하였기 때문에 증착 직후의 CdS 박막의 투과도에 비해서 최대 11.48% 증가하였다. 흡수단은 열 처리 온도가 400℃까지 증가할 동안에는 'Burstein-Moss (B-M) 이동(shift)'로 알려져 있듯이 짧은 파장 쪽으로 이동하였다.[52,53] 이러한 이동은 CdS 박막의 이종접합 태양광 소자의 윈도층 적용에 있어서 파장 투과 범위를 태양광 방출 스 펙트럼의 최대치로 확장시키기 때문에 명확하게 매우 유리한 점이다. 흡수단의 이 동은 광 밴드 갭 에너지(E,)의 증가와 연관이 있다. 직접 천이형 반도체에서 광 밴드 갭 에너지는 광자 에너지 hυ에 대한 (αhυ)²을 나타낸 그림 50의 Tauc Plot으로부터 각각의 커브에 에너지 축에 대한 선형 외삽법(extrapolation)을 통 해서 추산하였다. 여기에서 α 는 흡수계수(absorption coefficient), h는 플랑크상 수(Plank' s constant), ν 는 입사 광자의 파장이다. 모든 추산된 광 밴드 갭 에 너지(Eg)는 2.40~2.43eV 범위 안에 있었고, 기존에 보고된 값(Eg = 2.40~ 2.50 eV)과 일치하고 있다. 본 실험에서 증착 직후 CdS 박막의 광 밴드 갭 에너 지는 2.41eV이었다.

열처리 온도 200℃에서는 2.40eV이었고 이후 400℃이상에서는 2.43eV까 지 증가하였다. 하지만 열처리 이전 또는 이후 시료에서 광 밴드 갭 에너지의 큰 차이는 볼 수 없었다.



Fig. 48 Photoluminescence Spectra of the CdS Thin Films As-Deposited and After the Annealing Process at Various Annealing Temperatures.



Fig. 49 Optical Transmittance of the CdS Thin Films As-Deposited and After the Annealing Process as a Function of the Annealing Temperature.



Fig. 50 Tauc Plot of $(\alpha h v)^2$ versus the Photon Energy (h v) for the CdS Thin Films As-Deposited and After the Annealing Process as a Function of the Annealing Temperature. The Optical Band Gap Energies of the CdS Thin Films were Estimated through the Linear Extrapolation of Each Curve Back to the Energy Axis.

스퍼터링 공정으로 상온에서 제작한 CdS 박막의 열처리 공정은 박막의 표 면, 구조, 전기적 및 광학적 특성에 영향을 미침을 확인하였다. RMS 거칠기 및 최고점-최저점 거칠기는 열처리 온도가 증가함에 따라서 유사하게 증가하는 경향 을 보였다. 열처리 온도가 200℃에서 300℃에서는 작은 결정립 크기와 결정립 윤 곽이 불분명한 것을 관찰할 수 있었으나, 열처리 온도가 400℃ 이상이 됨에 따라 서 결정립은 크기가 급격히 증가하고 윤곽이 분명해졌다.

CdS 박막의 구조는 육방정계와 입방정계 구조가 혼재된 구조에서 열처리 온 도가 300℃ 이상이 됨에 따라서 안정적인 육방정계 구조로 변환되었다. 400℃에 서 열처리한 시료에서 입방정계의 출현에 의해 새로운 회절 피크가 강하게 검출되 었다. 열처리 후에 CdS 박막의 비저항은 300℃ 열처리 공정 조건에서 최소값에 도달한 이후 증가하는 경향을 보였고, 복합 구조에서 육방정계 구조로 상변환 거 동과 일치하였다. 500℃ 및 600℃에서의 비저항은 10³Ωcm 수준을 초과할 때, 400℃ 열처리 공정 후에 비저항은 증착 직후 CdS 박막의 비저항에 비해서 낮은 비저항을 보였다. 열처리 온도가 증가함에 따라 비저항이 증가하는 것은 비화학양 론적 화학반응에서 기인한 것으로 판단된다. 200℃에서 400℃까지 열처리 온도가 증가할 때는 캐리어 농도가 급격히 증가하는 데에 반해서, 500℃ 이상에서 열처 리한 시료의 캐리어 농도는 매우 낮았다.

열처리한 CdS 박막의 평균 광투과도는 열처리 온도가 400℃에서 72.25% 의 최대값에 도달할 때까지 증가하는 경향성을 보였고, 증착 직후의 CdS 박막에 비해서 최대 11.48%의 광 투과도 향상이 있었다. 열처리 온도가 400℃로 증가할 때까지 흡수 단은 짧은 파장대로 이동하였다. 추산된 광 밴드 갭 에너지는 2.40~ 2.43eV 범위에 존재하였다. 본 연구를 통해서 전기적 특성과 광학적 특성을 모두 고려하여 최적화된 열처리 온도는 기존 보고들에서의 300℃와 달리 400℃이었다.

F. 대면적 CdTe 박막의 연마 공정 특성

최근 '저탄소, 녹색성장'을 구현하기 위하여 청정에너지 기술의 연구가 활 발히 진행되어지고 있다. 특히 태양 에너지는 무한정, 무공해 및 저비용 대체 에너 지로서 집중적인 주목을 받고 있다. 태양 전지는 광기전력 효과를 이용하여 태양 광 에너지를 전기 에너지로 변환시켜주며, 실용화를 위해서는 단위 면적당 발전 효율을 증가시키는 문제와 단위 면적당 제조 단가를 감소시키는 두 가지 경제성 문제를 해결해야만 환경 친화적 에너지원으로 활용 가능할 것이다.

현재 태양 전지 시장은 복잡한 제조 공정과 높은 가격에도 불구하고 실리콘 을 이용한 태양 전지가 전체 생산량의 99%를 차지하고 있다.

따라서 경제성 향상을 위해서는 기존 실리콘 태양 전지의 효율을 상회할 수 있는 태양 전지 재료 및 제조 공정 개선을 통한 저가의 고효율 및 고 신뢰도 태양 전지의 개발이 필요한 현실이다. 최근 저가의 고효율 태양 전지 구현을 위한 박막 태양 전지에 대한 연구가 집중되고 있으며, 비정질 실리콘(a-Si), 다결정 실리콘 (p-Si), I-III-VI₂족 화합물인 CIGS(CuInGaSe₂), II-VI족 화합물인 CdTe 등 의 재료를 활용한 태양 전지에 대한 연구가 폭넓게 진행되고 있다.

특히 CdTe 박막 태양 전지는 직접 천이형 에너지 밴드 갭(1.45 eV)을 가 지고 있고, 광흡수 계수가 1×10⁵ cm⁻¹로 반도체 중에서 가장 높아서 수 µm 이하 의 박막으로도 고효율의 태양 전지 제조가 가능하고, 전기 광학적 안정성이 매우 우수한 특성을 지니고 있다. 하지만 CdTe 박막을 활용한 대면적 태양 전지 제작 을 위한 연구는 초기 단계에 머무르고 있으며, 대면적 박막 증착에 의해 발생할 수 있는 박막 두께의 균일도가 대면적 박막 태양 전지 특성에 미치는 영향과 관련 한 보고가 극히 적다.

따라서 본 연구에서는 화학적기계적연마(chemical mechanical polishing, CMP) 공정을 적용하여 CdTe 박막의 대면적 증착 후 박막 두께 균일 도를 향상 시키고자 선행연구로서 CdTe 박막의 화학적기계적연마 공정 특성을 조사하였다. 화학적기계적연마 공정은 연마 패드(pad) 위에 슬러리(slurry)입자를 공급하며 캐리어에 하중(down force)을 가하며 가공물의 표면을 연마하는 방법으로, 가공 물을 탄성패드에 누르면서 상대 운동시켜 가공물과 친화력이 우수한 부식액으로 화학적 제거를 함과 동시에 초미립자로 기계적 제거를 하는 것이다. 본 연구에서 는 화학적기계적연마 공정 변수 중에 가장 큰 영향을 미치는 변수로 알려진 테이 블 속도(table speed)와 캐리어 하중 압력에 의한 CdTe 박막의 연 마율 (removal rate, RR), 연마 비 균일도(non-uniformity, WIWNU%) 및 표면 특 성(surface morphology) 등의 특성을 조사하고 모델링하고자 한다.

본 실험에서는 광 특성 등을 측정하지 않고 화학적기계적연마 특성만을 측 정하기 때문에 모든 실험은 표면이 평탄 화 처리된 2×2 cm 크기의 실리콘 웨이 퍼를 기판으로 사용하였다. 일반적으로 CdTe 박막의 제작 방법으로는 스크린 프 린팅법(screen printing), 스프레이법(spraying), 전해석출법(electrodeposition), 스퍼터링법(sputtering), 근접승화법(close-spaced sublimation) 등이 있다. 특 히 스퍼터링법은 박막 제조에 있어서 성분 제어가 용이하고 박막 제조의 속도가 빠르기 때문에 양산화에 적합하며, 증착 온도를 낮출 수 있는 장점이 있다.

RF 마그네트론 스퍼터링 시스템(Vacuum Science Co.)을 이용하여 중착하 였다. 원료 물질로는 2인치 크기의 CdTe 타겟(LTS Chemical Inc, USA, 99,999%)을 사용하였다. 중착을 위한 스퍼터링 조건은 source power 50 Watt, 진공 7.5×10⁻³ Torr, 기판온도는 상온에서 20분간 중착하였다. 화학적기계적연 마 공정 수행을 위하여 두껍게 중착한 시료의 평균 두께는 6.833 µm이고 표준편 차는 13.756%이며, 평균 중착률은 341.67 nm/min이었다. 모든 연마 공정은 G&P Technology사의 POLI-450 장비로 진행하였다.[54] 공정 조건은 DOE(design of experiments) 방법을 사용하여 최적 조건을 산출하였으며,[55] 헤드 속도는 50 rpm, 슬러리의 유속은 90 ml/min으로 설정하여 30초 동안 연마 를 진행하였다.

공정조건에 따른 연 마율, 연마 비 균일도 및 표면 특성을 조사하기 위하여 테이블 속도는 20, 40, 60 rpm, 헤드 압력은 100, 200, 300 gf/cm으로 변화시키 며 실험을 진행하였다. 연마 패드는 Rohm and Haas Electronic Materials사의 IC-1400을 사용하였다.[54] 패드 컨디셔닝 압력은 2 kgf/cm으로 고정하였고, 연 마 패드는 교체 없이 사용하였다.[54] 슬러리는 실리카 슬러리(SiO₂-based slurry)를 사용하였다. 슬러리의 에이징 현상을 방지하기 위하여 연마 전에 Sonic Tech사의 초음파 교반기로 충분히 교반시켜 주었다. CMP 공정 후 웨이퍼 세정은 3분 동안 NH4OH:H2O2:H2O를 1:2:7의 비율로 제조된 SC-1 용액에서 3분간, 1:10의 DHF 용액에서 2분, 마지막으로 초음파 세척기를 이용하여 4분 동안 세척 하였다. 연마 전후의 CdTe 박막 두께 및 연마 비균일도를 측정하기 위하여 FESEM(field emission scanning electron microscope, Hitachi S-4700)을 사용하여 7점을 측정하였고, 표면 형상 측정을 위하여 AFM(atomic force microscopy, PSIA XE-100)을 사용하였다.

화학적기계적연마 공정에 의한 CdTe 박막의 연 마율 캐리어 하중 압력 및 테이블 속도에 따라 측정하여 그림 51에 나타내었다. CdTe 박막의 최고 연 마율 은 300 gf/cm 및 60 rpm에서 약 3160 nm/min으로 나타났다. 화학적기계적연마 공정에 있어서 연마율과 관련하여 보편적으로 적용되어지는 프리스톤 방정식 (Preston's Equation)은 연 마율이 압력과 속도에 선형적인 증가를 한다고 알려 져 있다.[56] 하지만 실제 실험 결과는 선형적인 결과를 나타내지 않았다. J. Hernandez 등은 프리스톤 방정식을 일반적인 형태인 식 (1)과 같이 제안하였 다.[57]

$$RR = k p^{a} v^{b}$$
(1)

식 (1)에서 RR은 연 마율 p는 압력을 v는 속도를 의미하고, 프리스톤 계수 k는 압력과 속도에 독립적인 비례함수로서 패드, 슬러리, 연마 대상 재료 등에 의 해 결정되며 본 실험에서는 고정되었다. 따라서 지수 a 및 b는 압력과 속도가 연 마율에 미치는 영향의 정도를 나타내게 된다. 실험 결과를 반영 시 a=0.789±0.162 및 b=0.336±0.146을 가지는 것으로 분석되었으며, CdTe의 연 마율은 속도보다 압력에 더욱 큰 영향을 받는 것을 알 수 있다. 다만 편차가 다소 큰 것은 향후 조밀한 공정 변수 스플릿으로 반복 실험을 통해서 개선해 나아 갈 수 있을 것으로 기대된다.



Fig. 51 Removal Rate of CdTe Thin Film Polished with Changes of Pressure and Velocity.



Fig. 52 Non-Uniformity of CdTe Thin Film Polished with Changes of Pressure and Velocity.

화학적기계적연마 공정에 의한 CdTe 박막의 연마 비균일도(WIWNU%)를 주사형현미경(FESEM)을 활용하여 7점의 두께 측정을 통하여 분석하였다. 화학적 기계적연마 공정을 수행하기 이전의 증착 직후 CdTe 박막 두께의 표준편차는 13.756%로 매우 비균일한 표면 특성을 나타내었다. 그림 52에서와 같이 화학적 기계적연마 공정을 수행한 후에는 모든 시편에서 비균일도(WINWNU%)를 증착 직후의 박막 두께 표준편차보다 개선되어졌음을 확인할 수 있다. 연마 비균일도 특성은 화학적기계적연마 공정의 압력 변화에는 뚜렷한 경향성을 보이지는 않고, 연마 속도가 증가할 경우에 균일한 표면 특성을 확보할 수 있음을 볼 수 있으며, 60 rpm의 속도로 연마한 경우에는 압력에 관계없이 모두 5.0% 내외의 우수한 연마 비균일도 특성을 나타내었다.

특히 200 gf/cm의 압력에 60 rpm의 속도로 연마한 경우에 2.944%로 가장 우수한 특성을 나타내었다. 본 실험에서도 사용한 IC-1400 연마 패드를 사용하 여 산화 막(SiO₂)을 화학적기계적연마 공정 수행한 경우에 압력이 감소할수록 또 한 속도가 증가할수록 연마 균일도가 향상되는 경향성을 보인다는 보고가 있었고, 본 연구자의 선행 연구에서 역시 동일한 연마 패드와 동일한 실리카 슬러리를 사 용하여 BLT 강유전체 박막을 연마하였을 때에는 압력이 증가할수록 또한 속도가 증가할수록 연마 균일도가 향상되는 경향성을 보인 바가 있다. CdTe 박막의 화학 적기계적연마 공정에 있어서 연마 균일 도는 일반적인 산화 막과 강유전체 박막의 경향성과는 다른 결과를 보였다. 다만 주사형현미경(FESEM)에 의한 두께 측정에 따른 1차원 상의 두께 변화만이 반영된 결과이기 때문에 향후 Ellipsometry를 활 용한 2차원 평면상의 다수(9점 이상) 위치에서 두께 측정을 통하여 검증이 필요 하다고 판단된다.

균일한 박막 두께 확보를 위한 CdTe 박막의 최적 화학적기계적연마 공정 조건을 조사하기 위하여 압력과 속도의 변화에 따른 RMS 표면 거칠기(R_{rms})와 최고-최저점간 표면 거칠기(R_{p-v})를 AFM을 이용하여 조사하였다. 화학적기계적 연마 공정을 수행하기 이전의 중착 직후 CdTe 박막의 R_{rms} 및 R_{p-v} 는 각각 473.432 nm 및 792.836 nm이었다. 화학적기계적연마 공정을 수행한 이후 CdTe 박막의 R_{rms} 와 R_{p-v} 는 모든 조건에서 향상된 결과를 보였다. 특히 100 gf/

- 123 -

cm의 압력에 20 rpm의 속도로 연마한 경우에 R_{rms} 는 15.702 nm로 가장 우수한 특성을 나타내었고, 결과가 가장 좋지 않았던 200 gf/cm의 압력에 60 rpm의 속 도로 연마한 경우에도 R_{rms} 는 148.054 nm로 화학적기계적연마 공정을 수행함으 로써 최소 68.73%에서 최대 96.68%까지 개선되었다. 마찬가지로 R_{p-v} 의 경우에 도 최소 15.30%에서 최대 85.55%까지 개선되었다. 그림 53과 그림 54에서 속 도의 변화에 상관없이 200 gf/cm의 압력에서 가장 좋지 않은 표면 거칠기 결과를 나타내었다.

특히 200 gf/cm의 압력과 60 rpm의 속도에서 화학적기계적연마 공정을 수 행한 경우에 $R_{\rm rms}$ 및 $R_{\rm p-v}$ 모두 급격히 악화되어 최소 개선 정도를 나타내었다. 한편 속도에 의한 표면 거칠기의 경향성은 발견할 수 없었고, 이를 통하여 CdTe 박막의 화학적기계적연마 공정에 있어서 표면 거칠기 특성은 압력에 민감함을 알 수 있다.

이상의 결과를 그림 52의 연마 균일도와 종합하여 검토하면, 100 gf/c㎡의 압력과 20 rpm의 속도에서 화학적기계적연마 공정을 수행한 경우에 $R_{\rm rms}$ 결과가 우수하지만 대면적 공정에 적용하였을 때에는 CdTe 박막의 두께 균일성이 떨어 질 개연성이 있다. 반면에 200 gf/c㎡의 압력과 60 rpm의 속도에서 화학적기계적 연마 공정을 수행한 경우에는 CdTe 박막의 두께 균일도가 우수한 반면에 $R_{\rm rms}$ 및 $R_{\rm p-v}$ 등의 표면 거칠기 특성이 저하되는 결과가 발생할 수 있다.

따라서 연마 균일도 5.0% 내외를 만족하는 공정 조건 중에서 표면 거칠기 특성이 우수한 100 gf/cm의 압력에서 40 rpm 및 60 rpm의 속도 조건이 대면적 CdTe 태양 전지 적용을 위한 균일한 두께에 우수한 표면 거칠기 특성 확보를 위 한 최적 공정 조건으로 판단된다. 높은 생산성을 위한 고연마율 조건까지 고려한 다면 100 gf/cm의 압력에서 60 rpm의 속도 조건이 더욱 적합하다고 판단된다.

그림 55의 AFM 3D 이미지를 살펴보았을 때에 증착 직후 불규칙적이고 균 일하지 않은 표면 형상들이 화학적기계적연마 공정을 수행 후 그림 55(b) 및 (c) 와 같이 균일하게 연마되어짐을 확인할 수 있다.



Fig. 53 RMS Surface Roughness (R_{rms}) of CdTe Thin Film Polished with Changes of Pressure and Velocity.



Fig. 54 I-V Peak-to-valley Surface Roughness (R_{p-v}) of CdTe Thin Film Polished with Changes of Pressure and Velocity.



(a)



(b)



Fig. 55 AFM 3x3 μm 3D Images of (a) Non-Polished (As-Deposited) Sample and Polished Samples with 100 gf/cm² of Down Force and (b) 40 and (c) 60 rpm, respectively.

대면적 CdTe 박막 태양전지 적용 시에 박막 두께의 균일도가 대면적 박막 태양 전지 특성에 미치는 영향을 최소화하기 위하여, CdTe 박막의 두께 균일 도 를 향상시키고자 화학적기계적연마 공정을 적용하고 특성을 조사하였다. CdTe의 연 마율은 200 gf/cm의 압력과 60 rpm의 속도 조건에서 최대 3160 nm/min을 나타내었고, 속도보다 압력에 더욱 큰 영향을 받는 것으로 조사되었다.

화학적기계적연마 공정을 수행한 이후 CdTe 박막의 $R_{\rm rms}$ 는 최대 96.68%까 지 개선되었고, $R_{\rm p-v}$ 의 경우에도 최대 85.55%까지 개선되었다. 연마 균일도 5.0% 내외를 만족하며 표면 거칠기 특성이 우수한 100 gf/cm의 압력에서 60 rpm의 속도 조건이 대면적 CdTe 태양 전지 적용을 위한 최적 공정 조건으로 판 단된다.
V. 결 론

본 논문은 이종접합 박막 태양전지 적용을 위하여 CdTe/CdS 재료를 대면 적 증착하고 효율을 향상시키기 위하여 박막 스퍼터링 증착하고 표면 및 계면을 개질하여 우수한 에너지 변환 효율과 높은 신뢰성을 확보한 이종접합 박막 태양전 지를 제작하였다. 제작된 CdTe/CdS 박막 태양전지의 광학적 및 전기적 특성과 박막의 형상학적 및 결정학적 특성 분석을 통해 박막 태양전지의 광학적/전기적 특성에 미치는 메커니즘을 규명하기 위해 다음과 같이 연구를 수행하였다.

기존 이종접합 CdTe/CdS 박막 태양전지의 광학적 및 전기적 특성을 확보 할 수 있는 최적 공정을 개발하였으며, 본 연구를 통하여 다음과 같은 최종적인 결론을 얻을 수 있었다.

- 대면적 이종접합 CdTe/CdS 박막 태양전지 적용을 위한 최적의 CdTe 박막 스퍼터링 증착 공정 조건을 확보하기 위하여, 스퍼터링 공정 조건에 따른 CdTe 박막의 증착 특성 및 표면 형태학적 특성을 분석하였다. 결과적으로 스퍼터링 박막 증착 공정에서 스퍼터링 전력 35watt 및 진공도 7.5×10⁻³Torr 조건에서 CdTe 박막의 두께 균일도가 우수함을 알 수 있었 다.
- 2. 스퍼터링 방법으로 증착된 CdTe 박막의 표면 형태학적 특성이 CdTe 박막 의 광학적 및 전기적 특성에 미치는 영향 및 그 메커니즘을 규명하였다. 기존 에 문헌상으로 잘 알려져 있던 CdTe 박막 내의 캐리어 농도가 결정립의 크 기에 반비례하는 경향성을 보인다는 내용이 일치하고, CdTe 박막의 두께 균 일 도에 정확히 반비례함을 실험적으로 입증하였으며 Karpov 등의 이론적 모델과 일치함을 확인 하였다.
- 윈도 층으로 사용되는 CdS 박막을 스퍼터링법으로 증착하여, CdS 박막의 열 처리 온도에 따른 박막의 표면 형태학적 특성 및 결정학적 특성을 조사하였 다. CdS 박막의 두께 균일 도는 열처리 공정에 의해서 영향을 받지 않았으며, 열처리 온도가 증가함에 따라서 잘 정렬된 CdS 결정립이 전 영역에 걸쳐서

크기가 커지게 되는 이유로 열처리 온도가 증가할수록 표면 거칠기는 급격하 게 증가하였다.

- 4. CdS 박막의 열처리 조건에 따라서 CdS 박막의 광학적/전기적 특성에 미치는 영향에 대해서 분석한 결과, CdS 박막의 비저항은 300℃ 열처리 공정 조건에서 최소값에 도달한 이후 증가하는 경향을 보였다. 이는 복합 구조에서 육방정계 구조로의 상변환 거동과 일치하였다. 200℃에서 400℃까지 열처리 온도가 증가할 때는 캐리어 농도가 급격히 증가하였고, CdS 박막의 평균 광투과도는 열처리 온도가 400℃에서 72.25%의 최대값에 도달할 때까지 증가하는 경향성을 보였고, 증착 직후의 CdS 박막에 비해서 최대 11.48%의 광투과도 향상을 확인 하였다.
- 5. CdTe 박막의 광흡수도 향상을 위하여 표면 특성 개질을 위하여 화학적 기계 적 연마 공정을 최초 적용하여 CdTe 박막의 화학적 기계적 연마 공정 특성 및 그에 따른 광학적 특성 변화에 대해서 연구하였다. 결과적으로 화학적 기 계적 연마 공정을 수행한 이후 CdTe 박막의 RMS 표면 거칠기는 최대 96.68%까지 개선되었고, 최고-최저점 표면 거칠기의 경우는 최대 85.55%까 지 개선되었다.

본 연구를 통해서 CdTe 광흡수 층의 에너지변환 효율에 직접적인 영향을 미치는 요인이 두께 균일 도에 있음을 새롭게 규명하였고, 윈도 층의 최적 열처 리 조건 역시 400℃에서 가장 우수한 특성을 보였음을 새롭게 확인하였다. 대면 적 태양전지 소자 제작을 위해서는 반드시 두께 균일도 향상이 필요함을 명시하 였고, 그 해결 방법으로 화학적 기계적 연마 공정을 최초 제안하여 실험적으로 적용하여 향상된 결과를 확보할 수 있었다.

위와 같은 결론을 통해 CdTe/CdS 이종접합 박막 태양전지 소자의 광학적 및 전기적 특성을 고려한 최적의 증착, 열처리, 화학적 기계적 연마 공정 조건을 도출하였다. 본 논문은 향후 대면적 이종접합 박막 태양전지 소자의 제작에 있어 서 효율 향상, 에너지 변환 및 공정 수율(Cost 하향) 향상과 학문적으로 새로운 현상을 발견하여 발표함으로 박막 특성 개선과 최적화에 획기적으로 기여할 것으 로 기대된다.

참 고 문 헌

- M. Hadrich, C. Kraft, C. Loffler, H. Metzner, U. Reislohner, W. Witthuhn, "Pathways to thin absorbers in CdTe solar cells", Thin Solid Films, Vol. 517, pp. 2282-2285, 2009.
- [2] A. Copaam, M. Shao and A. Fisher, "Effects of Magnetic Field Configuration on RF Sputtering for CdS/CdTe Solar Cells", MRS Proceeding of Spring, 1996.
- [3] M. Python, E. Vallat-Sauvain, J. Bailat, D. Domine, L. Fesquet, A. Shah, C. Ballif, "Relation between substrate surface morphology and microcrystalline silicon solar cell performance", J. Non-Crystal. Solids, Vol. 354, pp. 2258~2262, 2008.
- [4] M. A. Muntasser, M. F. Bara, H. A. Quadri, R. EL-Tarabelsi, and I. F. La-azebi, "Photovoltaic marketing in developing countries", Applied Energy, Vol. 65, Iss. 1-4, pp. 67~72, 2000.
- [5] M. A. Green, K. Emery, Y. Hishikawa, and W. Warta, "Solar Cell Efficiency Tables (Version 31)", Prog. Photovolt: Res. Appl., Vol. 16, pp. 61~67, 2008.
- [6] A.V. Shah, M. Vanecek, J. Meier, F. Meillaud, J. Guillet, D. Fischer, C. Droz, X. Niquille, S. Fay, E. Vallat-Sauvain, V. Terrazzoni-Daudrix, J. Bailat, "Basic efficiency limits, recent experimental results and novel light-trapping schemes in a-Si:H, μc-Si:H and 'micromorph tandem' solar cells", Non-Crystalline Solids, Vol. 338-340, pp. 639~645, 2004.
- [7] I. Repins, M. A. Contreras, B. Egaas, C. DeHart, J. Scharf, C. L. Perkins, B. To, R. Noufi, "19.9%-efficient ZnO/CdS/CuInGaSe₂ solar cell with 81.2% fill factor", Progress in Photovoltaics, Vol. 16, Iss. 3, pp. 235~239, 2008.

- [8] M. C. Pohl and D. A. Griffpphs, "The Importance of Particle Size to the Performance of Abrasive Particle in the CMP Process", Journal of Electric Materials, Vol.25, No.10, pp. 1612~1616, 1996.
- [9] D. R. Evans, in: M. R. Oliver (Ed.), Chemical-Mechanical Planarization of Semiconductor Materials, Springer-Verlag, Heidelberg, p. 63, 2004.
- [10] K. Robinson, in: M. R. Oliver (Ed.), Chemical-Mechanical Planarization of Semiconductor Materials, Springer-Verlag, Heidelberg, p. 218, 2004.
- [11] H. Nojo, M. Kodera and R. Nakata, "Slurry Engineering For Self-stopping, Dishing Free SiO₂-CMP', Proc. IEEE iedm, pp. 349~352, 1996.
- [12] A. Jindal at al, "Chemical mechanical polishing using mixed abrasive slurries," Electrochem. Soild-State Lett., 5, G48~G50, 2002.
- [13] U. Mahajan, M. Bielmann and R. K. Singh, "Abrasive effects in oxide chemical mechanical polishing," Materials Research society, Symp. proc, Vol. 566, pp. 27~32, 2000.
- [14] Abdalla A. Alnajjar, Maysoon F.A. Alias, Rasha A. Almatuk, Ala A.J. Al-Douri, "The characteristics of anisotype CdS/CdTe heterojunction", Renewable Energy, Vol. 34, Issue 10, pp. 2160~2163, 2009.
- [15] E. Colombo, A. Bosio, S. Calusi, L. Giuntini, A. Lo Giudice, C. Manfredotti, M. Massi, P. Olivero, A. Romeo, N. Romeo, E. Vittone, "IBIC analysis of CdTe/CdS solar cells", Nuclear Instruments and Methods in Physics Research Section B: Beam Interactions with Materials and Atoms, Vol. 267, Issues 12-13, pp. 2181~2184, 2009.
- [16] T.M. Razykov, G. Contreras-Puente, G.C. Chornokur, M. Dybjec, Yu. Emirov, B. Ergashev, C.S. Ferekides, A. Hubbimov, B. Ikramov, K.M.

Kouchkarov, X. Mathew, D. Morel, S. Ostapenko, E. Sanchez-Meza,
E. Stefanakos, H.M. Upadhyaya, O. Vigil-Galan, Yu.V. Vorobiev,
"Structural, photoluminescent and electrical properties of CdTe films with different compositions fabricated by CMBD", Solar Energy, Vol. 83, pp. 90~93, 2009.

- [17] L.A. Kosyachenko, A.I. Savchuk, E.V. Grushk, "Dependence of efficiency of thin-film CdS/CdTe solar cell on parameters of absorber layer and barrier structure", Thin Solid Films, Vol. 517, Issue 7, pp. 2386~2391, 2009.
- [18] J. Luschitz, B. Siepchen, J. Schaffner, K. Lakus-Wollny, G. Haindl, A. Klein, W. Jaegermannm "CdTe thin film solar cells: Interrelation of nucleation, structure, and performance", Thin Solid Films, Vol. 517, pp. 2125~2131, 2009.
- [19] R. Mendoza-Pe´rez, J. Sastre-Herna´ndez, G. Contreras-Puente, O.Vigil-Gala´n, "CdTe solar cell degradation studies with the use of CdS as the window material", Solar Energy Materials & Solar Cells, Vol. 93, pp. 79~84, 2009.
- [20] G. PDrDek, E. Bacaksız and İ. Miskioğlu, "Structure and nanomechanical properties of CdTe thin films", Journal of Materials Processing Technology, Vol. 198, Issues 1-3, pp. 202~206, 2008.
- [21] A. I. Oliva, , R. Castro-Rodr guez, O. Sol S-Canto, V Ctor Sosa, P. Quintana and J. L. Pella, "Comparison of properties of CdS thin films grown by two techniques", Applied Surface Science, Vol. 205, Issues 1-4, pp. 56~64, 2003.
- [22] Byung-Sik Moon, Jae-Hyeong Lee, and Hakkee Jung, "Comparative studies of the properties of CdS films deposited on different substrates by R.F. sputtering", Thin Solid Films, Vol. 511-512, pp. 299~303, 2006.

- [23] M.Y. E1 Azhari, M. Azizan, A. Bennouna, A. Outzourhit, E.L. Ameziane, M. Brunel, "Optical properties of oxygenated amorphous cadmium telluride thin films", Solar Energy Materials and Solar Cells, Vol. 45, pp. 341~352, 1997.
- [24] M. Marafi, F. El Akkad, B. Pradeep, "Properties of r.f. sputtered cadmium telluride thin films", Journal of Materials Science: Materials in Electronics, Vol. 14, pp. 21~26, 2003.
- [25] S. Chandramohan, R. Sathyamoorthy, P. Sudhagar, D. Kanjilal, D. Kabiraj, K. Asokan, "Optical properties of swift ion beam irradiated CdTe thin films", Thin Solid Films, Vol. 516, pp. 5508~5512, 2008.
- [26] R. Sathyamoorthy, Sa.K. Narayandass, D. Mangalaraj, "Effect of substrate temperature on the structure and optical properties of CdTe thin film", Solar Energy Materials & Solar Cells, Vol. 76, pp. 339~346, 2003.
- [27] I. Muntele, P. Thevenard, C. Muntele, B. Chhay, R.L. Zimmerman, S. Sarkisov, D. Ila, "Properties of zinc oxide thin films bombarded with 5 MeV silicon ions", Nuclear Instruments and Methods in Physics Research B, Vol. 242, pp. 512~516, 2006.
- [28] E.R. Shaaban, N. Afify and A. El-Tahera, "Effect of film thickness on microstructure parameters and optical constants of CdTe thin films", Journal of Alloys and Compounds, Vol. 482, Issues 1-2, pp. 400~404, 2009.
- [29] M. Becerril, O. Zelaya-Angel, J. R. Vargas-Garcia, R. Ramirez-Bon, J. Gonzalez-Hernandez, "Effects of Cd vacancies on the electrical properties of polycrystalline CdTe sputtered flms", Journal of Physics and Chemistry of Solids, Vol. 62, Issue 6, pp. 1081~1085, 2001.
- [30] V. G. Karpov, A. D. Compaan, and Diana Shvydka, "Effects of

nonuniformity in thin-film photovoltaics", Applied Physics Letters, Vol. 80, No. 22, pp. 4256~4258, 2002.

- [31] M. L. C. Cooray and V. G. Karpov, "Long-range random potential in thin-film structures", Physical Rreview B, Vol. 75, 155303, 2007.
- [32] Hani Khallaf, Isaiah O. Oladeji, Guangyu Chai and Lee Chow, "Characterization of CdS thin films grown by chemical bath deposition using four different cadmium sources", Thin Solid Films, Vol. 516, Issue 21, pp. 7306~7312, 2008.
- [33] Hani Khallaf, Guangyu Chai, Oleg Lupan, Lee Chow, S. Park, Alfons Schulte, "Characterization of gallium-doped CdS thin films grown by chemical bath deposition", Applied Surface Science, Vol. 255, pp. 4129-4134, 2009.
- [34] D. Sreekantha Reddy, K. Narasimha Rao, K.R. Gunasekhar, N. Koteeswara Reddy, K. Siva Kumar and P. Sreedhara Reddy, "Annealing effect on structural and electrical properties of thermally evaporated Cd_{1-x}Mn_xS nanocrystalline films", Materials Research Bulletin, Vol. 43, Issue 12, pp. 3245~3251, 2008.
- [35] Yanfei Gu, Xiaomin Li, Weidong Yu, Xiangdong Gao, Junliang Zhao, Chang Yang, "Microstructures, electrical and optical characteristics of ZnO thin films by oxygen plasma-assisted pulsed laser deposition", Journal of Crystal Growth, Vol. 305, pp. 36~39, 2009.
- [36] S. Chandramohan, A. Kanjilal, T. Strache, J. K. Tripathi, S.N. Sarangi, R. Sathyamoorthy, T. Som, "Modifications in structural and optical properties of Mn-ion implanted CdS thin films", Applied Surface Science, Vol. 256, Issue 2, pp. 465~468, 2009.
- [37] R.P. Raffaelle, H. Forsell, T. Potdevin, R. Friedfeld, J. G. Mantovani,
 S. G. Bailey, S. M. Hubbard, E. M. Gordon, A. F. Hepp,
 "Electrodeposited CdS on CIS pn junctions", Solar Energy Materials

& Solar Cells, Vol. 57, pp. 167~178, 1999.

- [38] Yan-lai Wang, Hong-bo Nie, Pei-ran Ni, Yi-min Wang, and Shi-ju Guo, "Preparation of CuInSe₂ thin films by four-step process", International Journal of Minerals, Metallurgy and Materials, Vol. 16, No. 4, pp. 439~443, 2009.
- [39] H. Moualkia, S. Hariech, M.S. Aida, "Structural and optical properties of CdS thin films grown by chemical bath deposition", Thin Solid Films, Vol. 518, Issue 4, pp. 1259~1262, 2009.
- [40] K. Ravichandran, P. Philominathan, "Investigations on microstructural and optical properties of CdS films fabricated by a low-cost, simplified spray technique using perfume atomizer for solar cell applications", Solar Energy, Vol. 82, pp. 1062~1066, 2008.
- [41] Kodigala Subba Ramaiah, V. Sundara Raja, and Maheshwar Sharon, "Optical and structural investigations on spray-deposited CdS films", J. Mater. Sci.: Materials in Electronics, Vol. 9, pp. 261~265, 1998.
- [42] O. Vigil, I. Riech, M. Garcia-Rocha, O. Zelaya-Angel, "Characterization of defect levels in chemically deposited CdS films in the cubic-to-hexagonal phase transition", J. Vac. Sci. Technol. A, Vol. 15, pp. 2282-2286, 1997.
- [43] H. C. Chou, A. Rohatgi, E. W. Thomas, S. Kamra, and A. K. Bhat, "Effects of Cu on CdTe/CdS heterojunction solar cells with Au/Cu contacts", J. Electrochem. Soc., Vol. 142, pp. 254~259, 1992.
- [44] H. C. Chou, A. Rohatgi, "The impact of MOCVD growth ambient on carrier transport, defects, and performance of CdTe/CdS heterojunction solar cells", J. Electron. Mater., Vol. 23 No. 12 pp. 31-37, 1994.
- [45] C. T. Tsai, D.S. Chuu, G.L. Chen, S.L. Yang, "Studies of grain size

effects in rf sputtered CdS thin films", J. Appl. Phys., Vol. 79, No. 12, pp. 9105~9109, 1996.

- [46] Byung-Sik Moon, Jae-Hyeong Lee, and Hakkee Jung, "Comparative studies of the properties of CdS films deposited on different substrates by R.F. sputtering", Thin Solid Films, Vol. 511-512, pp. 299~303, 2006.
- [47] Akihiko Yoshikawa and Yoshio Saikai, "Controlled Conductivity in Epitaxial CdS Films", Jpn. J. Appl. Phys., Vol. 15, pp. 1861~1869, 1976.
- [48] J. Hiie, T. Dedova, V. Valdna, K. Muska, "Comparative study of nano-structured CdS thin films prepared by CBD and spray pyrolysis: Annealing effect", Thin Solid Films, Vol. 511-512,pp. 443~447, 2006.
- [49] D. Grecu and A. D. Compaan, "Rutherford backscattering study of sputtered CdTe/CdS bilayers", J. Appl. Phys., Vol. 87, No. 4, pp. 1722~1726, 2000.
- [50] J. Dresner and F. V. Shallcross, "Crystallinity and Electronic Properties of Evaporated CdS Films", Journal of Applied Physics, Vol. 34, No. 8, pp. 2390~2395, 1963.
- [51] Hani Khallaf, Isaiah O. Oladeji, Guangyu Chai and Lee Chow, "Characterization of CdS thin films grown by chemical bath deposition using four different cadmium sources", Thin Solid Films, Vol. 516, Issue 21, pp. 7306~7312, 2008.
- [52] Hyeongnam Kim, Donghwan Kim, "Influence of CdS heat treatment on the microstructure of CdS and the performance of CdS/CdTe solar cells", Solar Energy Materials & Solar Cells, Vol. 67, pp. 297~304, 2001.
- [53] E. Burstein, "Anomalous Optical Absorption Limit in InSb", Phys.

Rev., Vol. 93, pp. 632~633, 1954.

- [54] Nam-Hoon Kim, Sang-Hun Shin, Pil-Ju Ko, Woo-Sun Lee, "Chemical mechanical polishing characteristics in (Bi,La)Ti₃O₁₂ damascene process for high-density ferroelectric memories", Thin Solid Films, Vol. 515, pp. 6456~6459, 2007.
- [55] Nam-Hoon Kim, Min-Ho Choi, Sang-Yong Kim, Eui-Goo Chang, "Design of experiment (DOE) method considering interaction effect of process parameters for optimization of copper chemical mechanical polishing (CMP) process," Microelectronic Engineering, Vol. 83, Issue 3, pp. 506~512, 2006.
- [56] F. W. Preston, "The theory and design of plate glass polishing machines", J. Soc. Glass Technol., Vol. 11, pp. 214~256, 1927.
- [57] J. Hernandez, P. Wrschka, Y. Hsu, T.-S. Kuan, G. S. Oehrlein, H. J. Sun, D. A. Hansen, J. King, M. A. Fury, "Chemical Mechanical Polishing of Al and SiO₂ Thin Films: The Role of Consumables," Journal of The Electrochemical Society, Vol. 146, Issue 12, pp. 4647~4653, 1999.

저작물 이용 허락서	
학 과	전기공학과 학번 20077339 과정 박사
성 명	한글 양 정 태 한문 楊 楨 台 영문 YANG JUNG TAE
주 소	광주시 북구 일곡동 벽산a 102동 1103호
연락처	E-mail : yjt1216 @ hanmail.net
	한글 : 이종접합 CdTe/CdS 박막의 광학 및 전기적 특성 최적화
논문제목	영문 : Optimization of Optical and Electrical Characteristics of Heterojunctioned CdTe/CdS Thin Films
본인이 저작한 위의 저작물에 대하여 다음과 같은 조건 아래 - 조선대학교가 저작물을 이용할 수 있도록 허락하고 동의합니다.	
	- 다 음 -
 저작물의 DB구축 및 인터넷을 포함한 정보통신망에의 공개를 위한 저작 물의 복제, 기억장치에의 저장, 전송 등을 허락함. 위의 목적을 위하여 필요한 범위 내에서의 편집과 형식상의 변경을 허락 함. 다만, 저작물의 내용변경은 금지함. 배포·전송된 저작물의 영리적 목적을 위한 복제, 저장, 전송 등은 금지 함. 저작물에 대한 이용기간은 5년으로 하고, 기간종료 3개월 이내에 별도의 의사 표시가 없을 경우에는 저작물의 이용기간을 계속 연장함. 해당 저작물의 저작권을 타인에게 양도하거나 출판을 허락을 하였을 경 우에는 1개월 이내에 대학에 이를 통보함. 조선대학교는 저작물 이용의 허락 이후 해당 저작물로 인하여 발생하는 타인에 의한 권리 침해에 대하여 일체의 법적 책임을 지지 않음. 소속 대학의 협정기관에 저작물의 제공 및 인터넷 등 정보통신망을 이용 한 저작물의 전송·출력을 허락함. 	
동의여부 : 동의(〇) 반대() 2010년 8월 25일	
저작자:양정태 (인)	
조선대학교 총장 귀하	

감사의 글

먼저 본 논문이 완성되기까지 많은 지도와 조언을 해주신 이우선 지도교수님께 감사드리며, 바쁘신 가운데서도 논문 심사를 맡아주신 오금곤, 백형래, 조금배, 최효상 교수님께 감사를 드립니다. 또한 대학원 기간 동안 학문적 지도와 조 언을 해준 김용재 교수님, 김남훈 박사님과, 실험실 박주선, 류승한, 임채현, 명국도 대학원생들께도 감사드립니다.

지난 박사과정 이수에 적극적인 도움을 주며 수업에 열중할 수 있도록 많은 관심과 배려를 해주신 한국폴리텍V대학 정진서 학장님, 김제캠퍼스 임석삼 학장 님, 신기술연수센터 이한교 센터장님과 이해원, 박경주, 최승일, 장현희, 김희영, 김종수, 기강호, 김재영 교수님, 김태완, 성재훈, 김수환 선생님, 광주캠퍼스 권대 주, 강신조, 정종욱, 김동하, 박종필, 조희천, 고재홍, 김현철, 이용미, 최현길, 박경 수, 최순호, 김지호, 오영식, 최창균, 채봉, 황승호, 김용구, 오수홍 교수님, 김제캠 퍼스 김공묵, 백영기, 김동하, 박경무, 박성택, 정철호, 이영구, 이정빈, 최상현 교수님, 순천캠퍼스 김영백, 김의곤, 신진철 교수님, 남원연수원 김용욱 교수 님, 산업인력공단 김운식, 이기만, 권동호 선생님, 기람엔지니어링대표 최문한 박사님, 친구 장영인, 신동호, 오상언, 이경규, 김수정 그리고 지면의 한정으로 모두를 열거할 수는 없지만 음으로 양으로 많은 도움을 주신 한국폴리텍V대학 광주캠퍼스, 김제캠퍼스 교직원님께 고개 숙여 감사의 마음을 표합니다.

오늘이 있기까지 사랑과 정성으로 보살펴 주시고 어려운 가정여건 속에서도 4남 3녀의 뒷바라지를 하시고 한시라도 자식걱정에 노심초사 하시다 지금은 이 세상을 떠나셔서 하늘나라에 계시면서 우리가족의 건강과 행복을 보장해 주시는 어머님, 아버님 또한 장인 장모님께 깊은 감사를 드립니다.

또한 박사과정동안 경제적 어려움 속에서도 항상 웃음을 잃지 않고 가정 의 대소사에 신경 쓰면서 사랑으로 내조해준 사랑하는 아내 임말에, 많은 시간 을 함께 해주지 못했지만 듬직하고 착하게 잘 자라준 사랑하는 딸 민경, 아들 경주, 우리가족의 화목을 생각하면서 항상 걱정해주는 누나, 형님, 형수, 조카들 늘 가까이에서 장인 장모처럼 관심과 사랑으로 격려해 주신 처 작은아버지, 작 은어머니, 처가의 처남, 처형, 동서, 처제 분께도 깊은 감사를 드리면서 오늘의 작은 결실의 기쁨을 같이 나누고자 합니다.

끝으로 오늘이 있기까지 저의 학업에 도움을 주신 모든 분들께 감사드리며 하 시는 일과 가내에 항상 건강과 행복이 충만하시길 기원합니다.

> 2010년 8월 빛고을 광주에서...... 양정태 올림