



2010년 2월 석사학위논문

LED 봉지재의 다양한 굴절률 및 기하학적 구조에 따른 광출력 특성 연구

조선대학교 대학원

광 기 술 공 학 과

김 경 태

LED 봉지재의 다양한 굴절률 및 기하학적 구조에 따른 광출력 특성 연구

The study of light output with the various refractive indexes and geometrical structures of the LED encapsulants

2010년 2월 25일

조선대학교 대학원

광기술공학과

김 경 태

LED 봉지재의 다양한 굴절률 및 기하학적 구조에 따른 광출력 특성 연구

지도교수 안 태 정

이 논문을 공학석사학위신청 논문으로 제출함

2009년 10월

조선대학교 대학원

광 기 술 공 학 과

김 경 태

김 경 태의 석사학위 논문을 인준함



2009년 11월

조선대학교 대학원

ABSTRACT

제1장 서 론	••••••	1

제1절	발광다이오드의 원리	<u>Z</u>
제2절	발광다이오드의 효율	
제3절	탈출 콘	
제4절	LED 패키지의 일반적 이	론 16
제5절	자외선 경화형 봉지재	
제6절	Ray tracing method	
제7절	적분구	

제4장 LED 봉지재의 다양한 굴절률 및 기하학적 구	조
에서의 광 특성 전산모사	34
제1절 전산모사를 위한 LED 패키지 설계	34
제2절 전산모사 수행결과	38
제3절 다양한 LED 패키지 구조 설계와 그 결과	39
제5장 결론 및 향후 계획	43
[참고문헌]	45

그림목차

그림	1. 고 휘도 LED의 시장분류	· 2
그림	2. 고 휘도 LED시장의 예상 규모	· 2
그림	3. LED의 발광원리	• 4
그림	4. 발광다이오드의 캐리어 분포와 광방출 모식도	• 5
그림	5. 전통적인 발광다이오드의 탈출 콘의 모식도	• 7
그림	6. surface routghening 모식도	• 8
그림	7. 다양한 크기와 형태의 요철이 형성된 발광다이오드	. 9
그림	8(a). 탈출콘 정의	14
그림	8(b). Area element ·····	14
그림	8(c). Area of calotte-shaped section of the sphere	14
그림	9. 램프 타입의 LED(좌)와 SMD 타입의 LED(우) 구조	17
그림	10. 실험에 사용된 LED 패키지 구조	18
그림	11. n=1.63의 굴절률 값을 가지는 자외선 경화형 광학접착제의 투과도	19
그림	12. 디스펜서 시스템의 개략도	20
그림	13. 자외선 경화형 봉지재를 사용한 LED 패키지	21
그림	14. Ray tracing 방법을 사용한 전산모사 툴	23
그림	15. 적분구면에서 반사 및 입사하는 빛의 기하학적 관계	26
그림	16. LED의 에피층 성장에 사용되는 OMVPE	28
그림	17. 본 실험에서 제작한 LED칩의 구조	29
그림	18. PCB 접합을 한 LED 패키지 사진	30
그림	19. OL 770-LED Measurement system	32
그림	20. 봉지재의 파장과 형태를 변화시킨 실험결과	33
그림	21. OL 770-LED Measurement system을 사용한 output power 측정	33
그림	22. 전산모사에 적용한 Ag와 PPA의 파장별 굴절률	35

그림	23.	광선 추적	전신	모사를	위한 패키	지된 LF	ED 구조	설계 …	•••••	••••••	35
그림	24.	광선추적	전산	모사를	이용한 피	새키지된	발광다	이오드	구조에서	의	
	Ļ	광선 추적과	라 출	력된 광	의 far-fie	ld 측정	의 계산	모습 …	•••••	••••••	37
그림	25.	광선추적	전산.	모사를 여	이용한 패키	키지된 빌	발광다이.	오드의	세부 구조		37
그림	26.	형태와 파	장에	따른 전	신모사 결	과		•••••			38
그림	27.	봉지재의	곡률	반경이	변경된 Ll	ED 패키	지의 형	태	•••••	•••••	39
그림	28.	봉지재의	곡률	반경을	변화시킨	전산모시	사 결과·		•••••		40

그림 29. PPA의 측면 반사각도가 변경된 LED 패키지의 형태 …………………………… 41

그림 30. PPA의 측면 반사각도를 변경시킨 전산모사 결과 …………………………… 42

ABSTRACT

The study of light output with the various refractive indexes and geometrical structures of the LED encapsulants

Kyung-Tae Kim Advisor : Prof. Tae-Jung Ahn, Ph.D. Department of Photonic Engineering, Graduate School of Chosun University

In this research we performed the simulations and experiments for LEDs' light extraction with the variation of the refractive index and the geometrical structure of the encapsulants. We used XEUS - LEWWH77AAB LED (LG Innotek, Korea) for our research, which consisted of a GaN-based LED chips with 410 nm and 460 nm wavelength, respectively and the Ag reflector cup emission within an polyphthalamide (PPA) chip carrier. We conducted the fabrication of LED encapsulants onto LED using the dispenser system with a fine tuning and successfully fabricated the various refractive index and the geometrical structure of the encapsulants. The output power of the fabricated LEDs were measured using the conventional integrating sphere. It was shown that the light output power increases with the refractive index of encapsulant materials in the case of spherical geometry encapsulant while the light output power decreases with the refractive index of encapsulant materials in the case of with flat geometry encapsulant. We used LightTools software (Optical Research Associates, Pasadena, CA, U.S.A.) for the ray tracing simulation on our study and showed that the ray tracing simulations results are consistent with the experimentally measured results. The light extraction efficiency increased with the refractive index for every radius curvature value of encapsulant R, except with R=infinite (flat geometry). In addition, the light extraction rapidly increased with the sidewall angle in the case of the flat geometry at a given refractive index of the encapsulant while it is not affected by sidewall angle being kept in a constant in the case of the spherical geometry.

제1장서 론

높은 에너지 상태에서 낮은 에너지 상태로 떨어지는 전자(electron)의 발광결합으 로 설명할 수 있는 모든 빛의 조명기술은 일반적으로 전자의 발광결합을 얼마나 더 효율적이고 편리하게 하는가에 관한 묘사를 통해 그 역사를 표현 할 수 있다. 근대까지 조명기술의 발전 속도는 극히 느렸으나, 1960년대에 전혀 다른 개념의 발 광체가 등장하게 된다. 반도체 물질이 전기에너지를 받으면 빛에너지로 천이되어 발광한다는 사실은 그 이전부터 관찰이 되었으나 1962년 미국 GE사에 의해 GaAsP 반도체를 사용하면 저 휘도 효율의 적색LED (Light Emitting Diode)를 만 들 수 있다는 사실이 발표되면서 조명기술의 새로운 진보는 시작되었다.[1] 이 후 LED는 매우 괄목할 만한 성능의 발전을 이루었으며, 반도체 성장기술의 발달로 말 미암아 LED의 광 추출 효율은 매10년마다 10배의 크기로 발전해 왔다.[2] 이러한 발광다이오드(light-emitting diodes; LEDs)기술개발의 결과 빛을 보다 효 과 적으로 발생시킬 수 있게 되었으며 반도체 물질로 이루어진 LED는 전기를 빛 으로 변환시키는데 일관성 있는 효율을 가질 수 있게 되었다. 또한 1990년대 나카 무라 슈지에 의해 GaN을 기반으로 한 고 휘도 청색 LED가 개발되었다.[3] 청색 LED의 개발을 통해서 적, 녹, 청의 기본색의 조합을 통해 모든 색을 나타낼 수 있 게 되었고 이에 따라 LED의 시장가치는 크게 상승하게 되었다.

발광다이오드(light-emitting diodes; LEDs)는 현재 일반 조명과 경관조명에서부터 교통 신호등, 총 천연색 디스플레이(Full-color display), 휴대폰과 액정디스플레이 (liquid crystal display;LCD),의 백라이트유닛 (back light unit; BLU)까지 아주 다 양한 분야에 응용되어 사용되고 있으며, 점차 환경 분야와 바이오 분야까지 그 범 위가 확대 되어가는 추세이다. 이렇게 다양한 응용범위의 발광다이오드는 그 범위 와 수요가 점차 확대되어감에 따라 고출력 고효율을 위한 연구가 더욱 활발해 지 고 있다. 그림.1은 고 휘도 LED의 시장분류, 그림.2는 고 휘도 LED시장의 예상 규 모를 나타낸다.



Total: \$4.0 Billion

[그림.1] 고 휘도 LED의 시장분류



[그림.2] 고 휘도 LED시장의 예상 규모

발광다이오드의 장점에 대해 살펴보면 다음과 같다. 점광원에 가까운 아주 작은 광원이므로 소형화, 박형화, 경량화가 가능하며 이러한 장점은 자동차, 건축, 인테 리어 등 디자인을 중요시하는 산업에서 빠른 속도로 기존의 전구형 광원을 대치해 가고 있는 실정이다. 또한 전기신호에 대한 응답성도 매우 뛰어나 수십 나노 (~10-8)초 단위의 고속응답 속도를 가지므로 on-off 스위칭이 기존 램프에 비해 훨 씬 빠르다. (백열전구는 0.15초의 스위칭 속도를 갖으며 형광등은 이보다 더 느리 다). 이러한 특성은 전광관의 스피디한 동영상을 가능하게 하거나 LCD 백라이트로 채택할 경우 잔상을 없애주는 장점으로 작용한다. 발광다이오드는 또한 색의 다양 화가 가능하여 다양한 곳에 활용이 가능하다. 열적 방전적 발광원이 아니므로 예열 시간이 필요 없고 점등과 소등 속도가 백열전구의 200만 배로 빠르다. 점등회로 및 구동장치 등의 구조가 간단하여 부품 수가 적고, 안정한 직류 점등이므로 소비전력 이 적고 반복 펄스 동작이 가능하며 시신경의 피로도 적다. 반영구적이므로 폐기물 의 문제가 적고 뜨겁지 않은 냉광원이므로 오염물질 및 유해가스 열분해에 의한 일산화탄소 발생이 전혀 없고 형광등과 달리 수은은 발생시키지 않는 광원이므로 미래형 광원에 매우 적합한 제품으로 평가받고 있다.

최근 발광다이오드에 대한 연구는 저 전력소모 대비 고출력과 고효율을 목표로 진 행되고 있는데, LED의 내부 양자효율을 증가시키는 방법은 이미 많은 연구들이 발 표되었고 현재의 기술력으로는 거의 한계를 보이고 있다. 하지만, 광 추출효율을 증가시키는 부분은 아직까지 연구해야 될 필요성이 많은 분야이다.

본 논문에서 저자는 실험을 통하여 LED 패키지에 사용되는 봉지재의 굴절률 및 기하학적 구조 변화에 따른 LED의 광 추출효율의 특성 변화에 대한 연구를 수행 하였고 이를 전산모사 툴을 사용하여 검증하여 보았다. 전산모사와 실험 결과를 비 교 후 광 추출효율 증가를 위한 최적의 LED 패키지 구조에 대하여 논의 하였다.

- 3 -

제2장 이 론

제1절 발광다이오드의 원리

LED는 Light Emitting Diode의 머리글자를 따서 만든 말로서 이름에서 알 수 있 듯이 *p-n*정션을 통해 빛을 생산하는 다이오드의 일종으로서 반도체 소자이다. 따 라서 다이오드, 트랜지스터, IC 등의 원리와 아주 흡사한 부분이 많다 할 수 있겠 다. LED의 원리는 그림.3 에서 잘 나타내었다. LED에 순방향 전압이 인가되면 그 물질의 밴드갭에 맞는 단파장광이 방출되는데 이때의 전기발광효과를 이용한다.



[그림.3] LED의 발광원리

다시 설명하자면, 그림.3에서 보는 것처럼 순방향 전압 인가 시 *n*층의 전자와 *p*층 의 정공이 결합 하면 전도대와 가전대의 높이차이 (에너지 갭)에 해당하는 만큼의 에너지를 발산하는데 이 에너지는 주로 열이나 빛의 형태로 방출되며, 빛의 형태로 발산 되는 경우와 같은 형태를 우리는 LED로 지칭한다. 이러한 LED는 실제적으로 빛이 발생하는 활성층(active layer)에 효율적으로 전류가 공급되었을 경우 발생한 빛이 발광다이오드 외부로 효과적으로 방출하도록 하는 것이다. 위의 그림. 3은 일 반적인 발광다이오드의 전류 공급 흐름도 및 빛의 방출 구조를 나타낸다. 발광 다 이오드에서 빛을 유도시키기 위해서는 Conduction band라 부르는 전도대역에 지속 적으로 전자를 공급하고 Valence band라 부르는 가전자대역에는 전자가 떨어질 빈 자리, 즉 정공을 마련해주어야 한다. 이를 설명하기 위해서 그림.4를 준비하였다. 그림.4처럼 p형 반도체에는 양의 전압을 걸어 정공을 주입시키고 n형 반도체에는 음의 전압을 인가하여 전자를 주입하여 준다. 이렇게 주입된 전자와 정공은 그림상 의 I층인 활성층에서 결합하여 광자를 방출한다.



[그림.4] 발광다이오드의 캐리어 분포와 광방출 모식도

발광다이오드 중 특히 III-V 질화물은 대표적인 GaN을 포함하여 AlN나 InN와 같 은 이원계 질화물간의 조성에 따라 1.9 eV (InN) ~ 6.2 eV (AlN)까지 Direct band gap을 가지는 반도체의 형성이 가능해 자외선 영역부터 청색을 포함한 가시 광선 전영역의 빛의 발생 및 감지할 수 있는 발광 및 수광 소자 제작에 유용한 물 질이다. GaN을 이용한 청색 발광소자는 기존에 개발된 적색 및 녹색 파장의 발광 소자와 더불어 가시광선의 전 영역을 나타낼 수 있게 됨에 따라 총천연색 디스플 레이(full color display)의 실현이 가능하게 되었다. 이에 따라서 영상 단말기와 액 정디스플레이, 백라이트유닛, 대형광고판, 자동차를 비롯한 다양한 전자기기 등의 넓은 분야에 활용할 수 있는 폭이 매우 크기에 이들 분야의 소자 및 부품의 개발 에 크게 기대 되고 있다.

현재 발광다이오드는 다양한 방면에 응용되고 있다. 계기표시장치로서의 발광다 이오드를 벗어나 본격적인 조명장치로서 발광다이오드가 부각되기 시작한 것은 1993년 일본의 Nichia 사의 GaN계 청색 발광다이오드 개발을 바탕으로, 2000년을 전후해 적색, 청색, 녹색 및 백색 발광다이오드의 효율과 출력이 빠른 속도로 증가 하고 부터이다. 오늘날 발광다이오드 광원은 에너지 절감 및 친환경적인 광원으로 자리 잡아가면서 연간 5조 달러의 전력비를 5분의 1로 절감할 수 있는 새로운 대 체 광원으로 각광받고 있다. 현재 이를 실용화하기 위해 일본의 Nichia, 독일의 Osram, 한국의 삼성LED 등에서 고효율 고출력 광원용 개발을 위하여 다양한 신기 술을 개발하고 있다. [31]

현재 생산되어지는 대부분의 발광다이오드는 평면 사각형 구조의 기판 위에 반 구 형태의 에폭시로 덮여있는 단순한 다자인을 적용시켰다. 이러한 디자인은 내부 양자효율보다 매우 낮은 외부 추출효율(n_{opt}≈4%)을 나타내기에 낮은 외부 추출효 율로 인해 작은 크기와 장시간의 수명을 장점으로 하는 표시등과 소형 숫자 표시 등에 사용되었다.

광 추출효율이 낮은 이유로는 광학적으로 반도체와 공기 등의 주변 물질과의 큰 굴절률 차이로 생각할 수 있다. 때문에 칩 안에서 발광된 대부분의 빛들은 반도체 쪽으로 다시 반사가 되어, 그러한 반사를 반복하다 결국 소멸되게 되는데, 때문에 고 휘도 발광다이오드는 광이 쉽게 빠져나갈 수 있는 형태로 디자인 하는 것을 목 표로 한다. 발광다이오드의 활성층에서 발광된 빛은 칩 내부를 통과해 주변으로 빠 져간다. 빛은 기판, 반도체층, 접합층 그리고 에폭시 몰딩의 각 흡수층을 지나면서 줄어든다. 흡수가 있는 기판위에 성장되고 에폭시로 보호된 평면 사각 발광 구조 (an absorbing-substrate LED; ASLED)를 고려하자. 반도체 구조의 각층의 굴절률 은 일반적으로 매우 비슷하여, 각층에 대해 하나의 평균 값 n_s를 사용할 수 있다. 에폭시 반구의 굴절률은 n_e이다. 일반적인 발광다이오드의 구조와 빛의 경로를 그 림. 4에서 나타내었다. 발광층의 한 점에서 만들어진 빛은 단지 2θ_c 각도의 원뿔 이 내의 진행방향을 가질 때 에폭시 반구 속으로 진행할 수 있다. 임계각 θ_c는 스넬의 법칙(Snell's law)에 의해 주어진다.

$$\theta_c(n_e, n_s) = \sin^{-1} \left(\frac{n_e}{n_s} \right) \tag{4.1}$$

빛이 탈출할 수 있는 각도를 정의하는 탈출 콘(escape cone)내에서 진행하는 빛 의 일부는 반도체와 에폭시의 경계에서 반사된다. 반구 내로 탈출한 빛의 일부는 에폭시와 공기의 경계에서 반사가 일어난다. 각도 θ > θ_c의 탈출 콘 밖으로 진행하 여 반도체의 표면에 입사하는 빛은 모두 내부 반사를 일으킨다. 그림. 5에 나타난 구조에서 대부분의 빛은 기판과 전극의 흡수에 의해 공기 중으로 빠져나가지 못한 다.[3]



[그림. 5] 전통적인 발광다이오드의 탈출 콘의 모식도

외부 광 추출효율을 증가시키는 방법은 현재 계속 연구 중에 있으며, 대표적으로 그 림.6 처럼 p면 n면에 울퉁불퉁한 거칠기 층을 형성하거나, 그림. 7에서 나타나는 것처럼 발광다이오드 면에 식각을 통해 다양한 형태와 크기로 요철을 형성하는 방법 등이 있 다. [30]



P-roughening (during growth) N-roughening (PEC etching)



[그림. 6] surface routghening 모식도





[그림. 7] 다양한 크기와 형태의 요철이 형성된 발광다이오드

제2절 발광다이오드의 효율

발광다이오드의 효율은 일반적으로 내부 양자효율(internal quamtum efficiency; IQE), 외부 광 추출효율(extraction efficiency), 주입전류 효율 및 적출효율의 곱으 로 나타낸다.

여기서 내부 양자 효율은 발광 다이오드의 성장된 에피탁시 층(epitaxial layer)의 결정 특성에 연관되어 있는데, 다음과 같이 정의된다.

$$\eta_{int} = \frac{\underline{\lambda} \overleftarrow{V}}{\underline{\lambda} \overleftarrow{V}} \frac{\underline{\vartheta} \overrightarrow{V} \overrightarrow{V} \overrightarrow{V}}{\underline{\lambda} \overleftarrow{V}} \frac{\underline{\vartheta} \overrightarrow{V} \overrightarrow{V} \overrightarrow{V}}{\underline{\lambda} \overleftarrow{V}} \frac{\underline{\vartheta} \overrightarrow{V} \overrightarrow{V} \overrightarrow{V}}{\underline{\lambda} \overleftarrow{V}} \frac{\underline{\vartheta} \overrightarrow{V} \overrightarrow{V}}{\underline{\lambda} \overleftarrow{V}} \frac{\underline{\vartheta} \overrightarrow{V} \overrightarrow{V}}{\underline{\lambda} \overleftarrow{V}} \frac{\underline{\vartheta} \overrightarrow{V} \overrightarrow{V}}{\underline{\lambda} \overleftarrow{V}} \frac{\underline{\vartheta} \overrightarrow{V}}{\underline{\lambda} \underline{\lambda} \underbrace{V}} \frac{\underline{\vartheta} \overrightarrow{V}}{\underline{\lambda} \overleftarrow{V}} \frac{\underline{\vartheta} \overrightarrow{V}}{\underline{\lambda} \overleftarrow{V}} \frac{\underline{\vartheta} \overrightarrow{V}}{\underline{\lambda} \underline{\lambda} \underbrace{V}} \frac{\underline{\vartheta} \overrightarrow{V}}{\underline{\lambda} \underline{\lambda} \underbrace{V}} \frac{\underline{\vartheta} \overrightarrow{V}} \underline{\lambda} \underbrace{V} \underline$$

P_{int}는 활성영역으로부터 발광한 광 출력이고, I는 주입 전류이다.

위의 표에서 알 수 있듯이 활성영역에 의해 방출된 광자는 발광다이오드로부터 탈 출 할 것이다. 이를 이상적인 발광다이오드 관점에서 보자면 활성영역으로부터 방 출된 모든 광자는 자유공간으로 방출되어야 하고, 따라서 위의 표를 통한 계산의 결과 발광다이오드는 1의 추출효율을 갖는다. 하지만 실제 발광다이오드의 경우는 그렇지 않다. 실제 발광다이오드의 경우 활성영역으로부터 방출된 광자들 중 상당 수는 반도체 틀을 떠나지 못할 것이고, 이것의 이유는 활성영역에 의해 방출된 빛 이 해당 파장에서의 흡수가 있는 발광다이오드의 기판에서 재흡수가 발생하는 등 의 몇몇의 광자 손실 메커니즘 때문이다. 이렇게 손실 된 빛은 금속 접속(metallic contact)면에 입사될 것이고 또한 금속에 의해서도 흡수가 발생 할 것이다. 그리고 광 포획 현상(trapped light phenomenon)으로 언급되는 내부전반사(total internal reflection)은 반도체로부터 빛이 달아날 확률을 감소시킨다.

추출효율(extraction efficiency)은 다음과 같이 정의된다.

$$\eta_{extraction} = \frac{\underline{x} \mathrm{ cv} \, \mathbf{x} \mathrm{ he} \mathrm{ cv} \mathrm{ cc} \mathrm{ sv} \mathrm{ br} \mathrm{ dv} \mathrm{$$

P는 자유 공간으로 방출되는 광 출력이다.

추출 효율은 고 효율 발광다이오드에 심한 제한이 될 수 있다. 고 정밀 공정과 값 비싼 소자 공정을 통해 제조하는 방법이 아니고서는 추출효율을 50%이상으로 증 가시키는 것은 매우 어렵다고 하겠다.

외부 추출 효율은 주로 소자의 기하학적 구조와 관련 있다. 외부 추출 효율은 사 실상 반도체와 공기 계면에서 내부전반사(total internal reflection; TIR)의 작용이 다. 단순한 기하학적 계산은 InGaN 계열의 평면 직사각형 발광다이오드 구조가 오 직 4%의 추출효율을 갖는다는 것을 보여준다.[1-2] 발광 다이오드에 형성된 추출 효율의 매우 낮은 값은 발광 다이오드의 추출 효율의 증가를 목표로 hemispherical dome[6], photon recycling[7], resonate cavity[8], surface taxturing[9-11], substrate separation[12], reshaping the light escape cone[13], coupling to surface plasmon modes [14,15], flip-chip packaging [16], photonic crystal structures [17 - 27], 그리고 patterned *n*-GaN substrates[28,29] 등의 방법을 이용하여 많은 연구 가 수행되었다.

외부 양자 효율(external quantum efficiency)은

 $\eta_{ext} = \frac{number \ of \ photons \ emitted \ into \ free \ space \ per \ second}{number \ of \ electrons \ injected \ into \ LED \ per \ second} = \frac{P/(h\nu)}{I/e} = \eta_{int}\eta_{extraction}$ (4.4)

로 정의된다.

외부 양자 효율은 유용한 빛의 입자의 수대 주입된 전하 입자의 수의 비율을 제시 한다.

출력 효율(power efficiency)은

$$\eta_{power} = \frac{P}{IV} \qquad (4.5)$$

으로 정의되고, *IV*는 발광다이오드에 제공된 전기적 출력이다. 약식으로 (informally), 출력효율은 또한 콘센트 효율(wallplug efficiency)라고 불리운다.[33]

제3절 탈출 콘

반도체와 공기의 계면에서 내부 전반사가 일어난다면, 반도체 내부에서 생성된 빛 은 반도체로부터 탈출하지 못한다. 만약 광선의 입사각이 법선 입사에 가깝다면, 빛은 반도체로부터 탈출할 수 있다. 하지만 비스듬하게 입사하는 광선에 대해 내부 전반사가 발생한다. 내부 전반사는 높은 굴절률 물질로 구성된 발광다이오드에서 특히 추출효율을 확연히 감소시킨다.

반도체와 공기사이 계면에서 반도체에서 입사하는 각이 φ로 주어진다고 가정하 면 굴절된 광선의 입사각 Φ는 스넬의 법칙

$$\overline{n}_s \sin \phi = \overline{n}_{air} \sin \phi$$
 (식. 6)

으로 추론될 수 있고, $\overline{n_s}$ 과 $\overline{n_{air}}$ 는 각각 반도체와 공기의 굴절률이다. 탈출콘 그림. 8(a)에 설명된 것처럼, 내부 전반사의 임계각은 $\Phi = 90° \equiv ()$ 사용해서 얻어진다. 스넬의 법칙을 사용해서

$$\sin \phi_c = \frac{\overline{n_{air}}}{\overline{n_s}} \sin 90^\circ = \frac{\overline{n_{air}}}{\overline{n_s}} \quad (\begin{tabular}{c} \begin{tabular}{c} \end{tabular} \end{tabular}$$

과

$$\phi_c = \arcsin \frac{\overline{n}_{air}}{\overline{n}_s}$$
 (식. 7b)

을 얻을 수 있다. 반도체의 굴절률은 일반적으로 높다. 예를 들면, InGaN는 2.65의 굴절률을 가지고 있다. 따라서 식. 8을 따르면, 내부전반사의 임계각은 아주 작음을 알 수 있고 이 경우 근사 값 $\sin\phi_c = \phi_c$ 로 쓸 수 있다. 내부 전반사의 임계각은 다 음에 주어지는 식으로 주어진다.

$$\phi_c \approx \frac{\overline{n}_{air}}{\overline{n}_s}$$
 (식. 8)

이 내부전반사각을 빛 탈출 콘(light escape cone)이라 정의한다. 콘의 외부로 방출 되는 빛은 내부전반사가 되는 반면에, 콘으로 방출되는 빛은 반도체로부터 탈출할 수 있다.

다음으로, 빛 탈출 콘으로 방출되는 빛의 총 fraction을 정의할 목적으로 곡률 *r* 을 갖는 구형 콘의 표면적을 계산하였다. 그림. 8(b).(c)에서 보여지는 것처럼 calotte 형태의 표면의 표면적은 다음의 적분과

그림. 8(b).(c)에서 모여시는 것처럼 calotte 영태의 표면의 표면적은 다음의 적문과 같이 주어진다.

$$A = \int dA = \int_{\phi=0}^{\phi_c} 2\pi r \sin \phi d\phi = 2\pi r^2 (1 - \cos \phi_c). \quad (\begin{tabular}{l} A = \begin{tabular}{l} \Delta A = \begin{tabular}{l} \int \phi_c & \Delta A = \begin{tabular}{l} \Delta A = \begin{tabular}{l} \Delta A = \begin{tabular}{l} \int \phi_c & \Delta A = \begin{tabular}{l} \Delta A = \begin{tabular}{l} \Delta A = \begin{tabular}{l} \int \phi_c & \Delta A = \begin{tabular}{l} \Delta A = \begin{tab$$

빛이 P_{source} 의 총 출력을 가지는 반도체에서 점광원으로부터 방출된다고 가정하 자. 그리고 나서 반도체로부터 탈출할 수 있는 출력은 아래와 같이 주어진다.

$$P_{escape} = P_{source} \frac{2\pi r^2 (1 - \cos\phi_c)}{4\pi r} \qquad (\.10)$$



[그림. 8] (a) Define of the escape cone by the critical angle Φ_c . (b) Area element dA. (c) Area of calotte-shaped section of the sphere defined by radius r and angle Φ_c

이 계산은 오직 반도체 내부에서 방출된 빛의 일부(fraction)가 반도체로부터 탈출 할 수 있다는 것을 나타낸다.

이 일부(fraction)은 아래와 같이 주어진다.

$$\frac{P_{escape}}{P_{source}} = \frac{1}{2} (1 - con\phi_c). \qquad (\....11)$$

높은 굴절률을 가지는 물질의 내부전반사 임계각이 상대적으로 작기 때문에, 코사 인 항은 멱급수로 확대될 수 있다. 이차항보다 높은 항은 무시하여 산출한다.

$$\frac{P_{escape}}{P_{source}} \approx \frac{1}{2} \left[1 - \left(1 - \frac{\phi_c^2}{2} \right) \right] = \frac{1}{4} \phi_c^2. \tag{A1. 12}$$

식. 8의 근사 값을 사용하여, 아래의 식을 얻는다.

$$\frac{P_{escape}}{P_{source}} \approx \frac{1}{4} \frac{\overline{n_{air}^2}}{\overline{n_s^2}}.$$
 (A). (13)

이 탈출 문제는 고 효율 발광다이오드에서 중요한 문제이다. 대부분의 반도체의 굴절률은 매우 높고(> 2.5) 따라서 반도체에서 생성된 빛의 낮은 비율만이 평면 발 광다이오드로부터 탈출할 수 있다. 이 문제는 대략 1.5의 작은 굴절률을 가지는 폴 리머를 가지고 있는 반도체에서는 덜 중요하다.

제4절 LED 패키지의 일반적 구조

LED 패키지의 효시는 램프 형태의 구조로부터 시작되었다. 그림 9(좌)에서 보이는 램프 타입의 LED는 그림에서 보이듯이 두 개의 전극과 반도체 칩, 리플렉터, 에폭 시 수지로 되어있는 몰드로 구성되어있다. LED 아래에 있는 두 개의 발은 전극 역 할을 하는 것으로 짧은 것이 음극(-), 긴 쪽이 양극(+)에 연결하게 구성되었으며, LED의 본체 안에는 반도체 칩에 전원을 공급하기 위한 음전극과 양전극이 있으며, 반도체 칩은 그 중 한 전극위에 올려져 있다. 이 전극과 반도체 칩을 연결하기 위 해 사용하는 금으로 된 아주 얇은 전선을 골드와이어(Gold Wire)라 하며, LED 내 부를 보호하고, 동시에 빛을 모아 주는 렌즈의 역할을 하는 플라스틱의 일종인 에 폭시 수지를 사용하여 반도체 칩을 감싸는데 이를 몰드(Mold)라고 한다.

이러한 램프 타입의 구조를 기본으로 하여 현재에는 다양한 패키지의 LED가 등 장하였는데 그 중 가장 대표적인 형태가 그림.9(우)에서 보이는 SMD 타입의 LED 패키지다. LED의 휘도가 점차 높아짐에 따라 방열 문제가 심각한문제로서 대두되 는데 이를 해결하기 위한 목적으로 등장한 패키지 형태라 할 수 있다. 칩의 온도 상승은 칩의 수명과 패키징 재료의 내구성에 영향을 미치기 때문에 반드시 억제되 어야 할 문제로서 서브마운트(Sub mount)의 열전도성, 에폭시레진의 내열성, 내자 외성 등을 고려한 다각적인 패키징 설계가 필요되고 있다. 최근 Luxeon, CREE, NICHIA, 삼성 LED 등의 메이저 패키지 회사에서는 이러한 SMID 타입의 LED패 키지 형태를 기본적으로 고려하여 LED의 효율과 수명을 감소시키는 방열문제를 해결하고자 노력하고 있다.



[그림. 9] 램프 타입의 LED(좌)와 SMD 타입의 LED(우) 구조

패키지의 일반적인 목적은 LED의 입출력 및 전원 단자들을 외부와 전기적으로 연 결하고 습기나 먼지 등의 주위 환경으로부터 보호할 뿐만 아니라, 기계적인 충격에 도 잘 견딜 수 있도록 하는데 있다. 패키징은 LED 소자의 가격, 신뢰성, 성능 등에 큰 영향을 끼친다. 일반적으로 패키지된 LED의 구조는 반도체 LED 칩이 올라간 리플랙터 컵에 전류주입을 위한 전기 도선, 빛을 탈출시키기 위한 투명 광학윈도 우, 손실된 열을 방출시키기 위한 방열구조 등을 포함하는 형태로 이루어진다. 광 학 윈도우를 위한 봉지재 물질은 반도체칩과 공기사이에서의 굴절률 차이를 감소 시키고, 이것은 내부전반사각을 증가시켜서 이에 따른 빛의 탈출 콘을 증가시켜, 최종적으로 LED에서의 빛의 외부추출 효율을 증가시킨다. 그림.10은 본 논문에서 사용하였던 실제 LED 패키지의 구조를 나타내었다.



[그림. 10] 실험에 사용된 LED 패키지 구조

제5절 자외선 경화형 봉지제

자외선 경화형 광학접착제는 보관 상태에서는 액상상태인 물질로서 특정 위치에 도포된 후 200~400 nm 영역의 근자외선을 가하면 광중합현상이 발생하여 경화되 는 물질을 말한다. 저온에서 경화가 가능하고 근자외선만을 사용하므로 반도체 소 자에 열적 손상을 주지 않으며 10~30초 내외의 짧은 시간에 강한 접착력을 갖는 경화성을 갖는 특징이 있다. 또한 경화 전의 상태가 액상이므로 그림.12과 같은 구 조의 스핀코터나 디스 팬서 시스템 등을 사용한 도포가 가능하고 박막의 두께 조 절역시 매우 용이하다. 일정한 굴절률을 가지고 있기에 광학적인 효과를 줄 수 있 고, 대부분의 가시광선 영역에서 높은 투과율을 갖는다. 그림.11은 1.63의 굴절률 값을 가지는 자외선 광학접착제의 가시영역에서의 투과도를 나타낸다.



[그림. 11] n≈1.63의 굴절률 값을 가지는 자외선 경화형 광학접착제의 투과도. UV-VIS-NIR Spectrometer(model : Cary500Scan)를 사용하여 측정한 마이크로렌즈 물질인 자외선 경화형 광학접착제는 가시광 영역에서 98% 이상의 투과율을 보인다.



[그림. 12] 디스펜서 시스템의 개략도



[그림. 13] 자외선 경화형 봉지재를 사용한 LED 패키지

제6절 Ray tracing method

광학 이론은 그 광학현상을 어디까지 설명하느냐에 따라서 양자광학, 전자기적 광 학, 파동광학, 선형광학 순으로 그 범주를 나누어 설명할 수 있다. 그 중에서 선형 광학은 가장 단순한 광의 이론이다. 빛은 정해진 기하학적 법칙에 따라서 다른 광 학매질들을 이동하는 선들에 의해 설명된다는 면에서 선형 광학은 또한 기하 광학 이라고도 불린다.

본 논문에서 사용하고 있는 ORA사의 LightTools라는 광학 시뮬레이션 툴은 Rav tracing method를 사용하고, 그 중에서도 몬테카를로 시뮬레이션이라는 방법을 사 용한다. 몬테카를로 시뮬레이션이란 확률변수를 사용하여 모형을 구성하고 있는 법 칙에 따라 이를 변형시킴으로써 관측자료를 얻는 시뮬레이션을 말한다. 알려진 확 률분포로부터 임의적으로 표본을 추출하는 과정을 통해서 특정상황하에 발생 할 수 있는 결과 분포를 추정하는 방법을 말하는데, 이 몬테카를로 시뮬레이션에 의해 획득된 정보는 정성적인 수리적 분석방법으로는 구하기 어려운 상황을 예측하는데 아주 중요한 역할을 한다. 이 몬테카를로 시뮬레이션에 의한 광선추적기법은 광자 의 움직임을 운동방향과 크기의 벡터로 바꾸고 특정 공간에서 광자의 운동경로를 수학적으로 예측가능하게 한 것이다. 이 시뮬레이션 툴은 그림.14 에서처럼 몬테카 를로 시뮬레이션 방법과 선형광학을 사용하여 수천 혹은 수 만개의 광선들의 위치 와 방향이 임의로 광원에서 선택되어 가장 정확한 출력값을 계산한다. 광원이 부피 와 면적을 가진 경우 광선이 출발하는 위치와 방향은 임의로 결정된다. 여기서 출 발하는 광선의 임의의 위치와 방향을 결정하는 함수는 광원의 특성에 따라 결정될 수 있으며, 확률함수에 바탕을 둔다. 각 광선은 표면에 접촉할 때마다 표면의 특성 에 따라 경로가 나누어 지거나 출력의 크기가 변할 수 있다. 이 시뮬레이션 툴은 파동광학의 범주에서 벗어났기 때문에 파동보다 작은 범주의 나노(nm)사이즈의 구 조물은 정확하게 계산 할 수가 없다.



[그림. 14] Ray tracing 방법을 사용한 전산모사 툴

제7절 적분구

적분구는 그 내부 구면이 완전구면이며, 표면의 반사특성이 램버르트(Lambert) 표면의 특성을 가진 것으로 정의된다. 여기서 램버르트 표면이란 그 표면의 확산반 사도가 1.0이며 표면에서 반사한 빛의 광도가 입사한 빛의 방향에 관계없이 반사면 의 수직방향과 반사방향과의 각 θ 의 cosine값에 비례하는 분포를 가지는 면으로 정의된다.

적분구 안에 위치한 광원에서 방출된 빛이 구의 내면에서 반사될때 그 입사각에 관계없이 cos 에 비례하여 반사되므로 구 전면에 거의 골고루 반사되고 이것이 다 시 반사될 때마다 또 cos 에 비례하여 반사되는 과정에서 구 내면 어느 곳에서나 광조도가 같게 된다.

이 때 적분구의 구면 한 곳에 작은 구멍을 뚫고 광조도계로 입사하는 빛의 광조 도를 측정하면 이 광조도로부터 전광선속을 대략적으로 계산할 수 있다. 그림. 9에서 보여진 것과 같이 구면상의 임의의 점 P를 중심으로 한 작은 면적 dS에서 반사된 빛을 생각하자.

dS에서 반사된 빛의 광휘도를 L_V , 이것이 구면상의 다른 임의의 점 P_1 에 만드 는 광조도를 E_1 이라 하면 P에서 P_1 방향으로 복사하는 광도 I_V 는 직선 $\overline{PP_1}$ 과 직 선 \overline{OP} 가 이루는 각이 φ 라 할 때

$$L_V = L_V dS \cos\varphi \qquad (식. 16)$$

로 주어지고 이것이 다시 P1에 만드는 광조도 EV1은

$$E_{V1} = \frac{L_V}{d^2} \cos\varphi = \frac{L_V dS}{d^2} \cos^2\varphi \qquad (4.17)$$

로 계산된다.

여기서 다시 기하학을 이용 *d*=2*r*cosφ의 관계를 사용하면

$$E_{V1} = \frac{L_V dS}{4r^2}$$
 (식. 18)

가 유도된다.

즉, 적분구 임의의 점 P에서 반사된 빛이 임의의 다른점 P₁에 만드는 광조도 $E_V = P_1$ 의 위치에 관계없이 같게 된다.

적분구 안에 광원을 위치시켰을 때 이 광원이 적분구 표면에 주는 광조도의 평 균을 E_{Vd} 라 하고 m을 적분구 표면의 확산 반사도라 하자. 이때 적분구 표면의 한 곳에 광조도계를 위치시키면 이 광조도계에는 광원에서 직접오는 빛 E_{Vd} 와 적분구 표면에서 반사된 다음 오는 빛 E_{Vm} 의 합이 나타나게 된다.

여기서 E_{Vm} 은 빛이 적분구 표면에서 여러번 반사된 것들의 합이고 n번 반사된 다음 입사하는 빛이 만드는 광조도는 $E_{Vm} = mnE_{Vd}$ 이므로

$$E_V = E_{Vd}(1 + m + m^2 + \dots + m^n) = E_{Vd}(\frac{1 - m^{n+1}}{1 - m}) \qquad (4.19)$$

로 주어진다. 이때 m은 적분구 표면의 반사도이다. 여기서 n는 무한대이므로

$$E_V = \frac{E_{Vd}}{1-m} = E_{Vd} \alpha \qquad (4.20)$$

으로 주어지며, α는 적분구표면의 흡수도(1-m)이다. 그러므로 적분구 내부 표면 의 한 점에서 읽는 광조도 E_V 는 광원이 적분구 표면에 반사되지 않고 직접 주는 광에너지에 의한 광조도 E_{Vd} 와 1/α의 곱이 된다.

여기서 적분구 표면의 평균 반사도가 95 %인 경우(BaSO4 페인트를 칠한 경우) $E_V = 20E_{Vd}$ 가 될 것이다. 따라서 전광선속의 대략적인 값은 E_V 값의 1/20에 적분 구 구면의 면적을 곱하면 얻을 수 있다. 그러나 적분구를 사용할 경우에는 보통 표 준전구와의 비교측정 방법을 사용하여 전광선속을 측정한다.



[그림. 15] 적분구면에서 반사 및 입사하는 빛의 기하학적 관계

제3장 다양한 굴절률 및 기하학적 구조의 봉지재를 가 지는 LED의 제작 및 측정

제1절 LED 칩 제작

일반적인 청색 발광다이오드는 사파이어 기판위에 InGaN물질을 Low Pressure OrganoMetallic Vapor Phase Epitaxy(OMVPE) 방법으로 성장시켜 제조한다. 본 논문에서 사용한 칩은 LG 이노텍의 협조하에 함께 제작하였으며 (모델명 : ZEUS - LEWWH) 이렇게 제조된 칩에 Die Bonding, Wire Bonding, PCB Bonding의 패 키지 공정을 하였다. 발광 테스트를 거쳐 이상이 발생되지 않는 샘플들을 사용하였 으며 최종적으로 1.4, 1.5의 굴절률을 가진 LED 봉지재를 사용하여 평면 형태와 반 구형태의 패키지를 최종적으로 완성하였다. 본 실험에서 사용한 청색 InGaN 기반 LED는 (0001) 방향의 2인치 사파이어 기판을 사용하여 그림, 16의 OMVPE를 사용 하여 성장시키는 방법을 사용하였다. 에피층의 성장은 초기 40nm 두께의 저온 성 장 GaN버퍼층을 성장시킨 후 0.5 @m 두께의 un-doped GaN층, 1.2 @m n-type GaN층, 1.2 @ 두께의 n⁺-type GaN층, 0.1 @ 두께의 다중양자우물 (multi quantum well; MQW)의 성장으로 이뤄진다. 다중양자우물은 5쌍의 2 nm 두께의 InGaN 우 물(well)과 18 nm 두께의 GaN 장벽(barrier)로 구성되었다. 다중양자우물 위에 14 nm 두께의 p-type AlGaN층, 120 nm 두께의 p-type GaN층을 성장하고, 마지막으 로 epi 층 위에 증착되어지는 indium tin oxide(ITO)와 오믹 접합(ohmic contact) 특성을 향상 시키기 위하여 2 nm 두께의 n-type InGaN층을 성장시킨다. OMVPE 방법에 의한 에피탁시 층 성장이 끝난 후, 발광다이오드 소자 제작 위해 n-type InGaN층을 inductively coupled plasma(ICP)를 사용하여 n-type metal contact를 위해 n^{*}-type GaN까지 식각하여, 1 ជ៣ 두께의 메사(mesa) 구조를 형성하였다. ITO 는 전류퍼짐(current spreading)과 투명 전극의 용도로 식각 되지 않은 n-type InGaN 위에 150 nm 두께로 증착되었다. 이 소자를 N₂:O₂ = 1:1 합성가스 분위기에 서 600 ℃에서 1분간 열처리 하였다. Cr과 Au는 각각 노출된 n⁺-type GaN과 식각 되지 않은 n-type InGaN 위에 n-type과 p-type 전극의 용도로 증착되었고, N₂ 가 스 분위기에서 350 ℃에서 1분간 열처리 하여 최종적으로 노출된 n⁺-type GaN 과 식각되지 않은 n-type InGaN 위에 각각 10 nm과 600 nm의 Cr과 Au가 n-type 전 극으로 증착되어 최종적인 LED칩의 구조가 완성되었다. 그림.17은 본 실험에서 제 작한 LED칩 형태의 수치상 개요이다.



[그림. 16] LED의 에피층 성장에 사용되는 OMVPE



[그림. 17] 본 실험에서 제작한 LED칩의 구조

제2절 패키지 실험 과정

완성된 LED칩은 빛을 내기 위하여 일련의 과정들을 거치게 된다. 크게 칩과 다이 (die)를 접합시키는 다이 접합공정, 연결된 다이와 칩 사이에 전기를 흐를 수 있도 록 해주는 와이어 접합 공정, 다이(die)와 PCB를 접합시켜주는 PCB 접합공정, 다 이 안에 봉지재를 채워 광 추출효율을 향상시키고 칩을 보호해주는 역할을 하는 봉지공정 등을 통해 LED 패키지는 완성된다. 다이 접합공정은 칩을 고정해주고 칩 에서 발생하는 열을 방출하는 역할을 하는데, LED 칩은 매우 좁은 면적에서 많은 열을 발생시키므로 고분자 접착제, 유테틱 접착제는 피하는 것이 좋으며, 납의 비 율이 85%가 넘는 솔더의 사용으로 좋은 접착성을 기대할 수 있으나 RoHS 규정에 의해 사용할 수 없는 환경이다. 접착제는 대량으로 한번에 토출하는 방식과 각각의 접착 지점에 토출하는 방식이 있다. 본 실험에서는 디스펜싱 방법을 사용하였으며 각각의 접착 지점에 접착제를 토출시켜 칩과 다이를 접합시켰다. 다이접합 후 와이 어 접합공정을 거치는데 본 실험에서는 초음파를 사용하여 볼 와이어를 접착시키 는 방법을 사용하였다. 다이 접합 후 PCB와 칩을 접합시키는 PCB접합을 하였고 그 결과는 그림.18과 같다.



[그림. 18] PCB 접합을 한 LED 패키지 사진

LED 패키지에 있어서 봉지재(Encapsulant)는 LED 칩과 와이어를 보호하고 칩의 광 추출효율을 향상시키며 Blue LED의 경우 형광체와 혼합하여 백색광을 내는 등 대단히 중요한 공정이며 LED의 경우 봉지 공정에 사용되는 물질은 많은 종류가 있으며 그 증착방법 역시 패키지의 사용 목적에 따라서 다양하다. 본 실험에서는 액체형 이액형 봉지재를 사용하였다. 일액형 봉지재는 이액형 봉지재에 비하여 공 정 중에 봉지재를 혼합하는 공정이 없어 간단하지만 투명성이 상대적으로 약하고 반응성이 강하여 보관수명이 짧다는 단점이 있어 고출력 LED 봉지재 분야에서는 주로 이액형 봉지재를 사용한다. 이액형 봉지재는 주제와 경화제로 나뉘어져 구성 되었고 필요시에 이를 혼합시켜 사용한다. 본 실험에서 사용한 봉지재는 굴절률이 1.4인 X-35실리콘 봉지재의 경우 1:1비율, 굴절률이 1.5인 OE6635실리콘 봉지재의 경 우 1:3의 비율로써 전자저울로 정확하게 측정하여 배합하여 사용하였다. PCB 기판까 지 완성된 LED PKG 위에 올릴 봉지재는 1.4, 1.5의 굴절률을 가졌으며 410 nm 영 역에서 99%의 투과율을 보임이 확인 되었다. 이러한 굴절률이 1.4인 봉지재는 주제 와 경화제를 1:1비율로 섞어주며, 1.5의 경우에는 그 비율이 1:3인데, 이 과정에서 매우 많은 양의 기포가 발생하게 된다. 봉지재에 기포가 포함되면 봉지재 경화 후 빛의 진행에 방해가 되는 공기층이 봉지재 중간에 생성되므로 이를 vacuum pump 를 사용하여 제거 해 주는 과정이 필요하다. vacuum pump를 사용함에 있어 주의 할 점은, vacuum pump의 내부는 진공상태가 되어 섞어진 봉지재가 부풀어 오르게 되는데 전원 스위치를 잘 조절하여 이러한 공기의 부풀어 오름 현상이 적절한 수 준이 되도록 하여야 한다는 것이다. 약 5~10분간 vacuum pump를 사용하여 봉지재 의 기포가 충분히 제거 되도록 한다. 봉지재의 기포 제거 상태를 육안으로 확인 후 이러한 봉지재를 주사기에 넣도록 한다. 그 후 압력과 바늘의 두께를 조절 후 디스 펜서 시스템을 사용하여 LED위에 원하는 양만큼 떨어뜨린다. 그 후 오븐에 넣어 60℃에서 1시간을 bake시킨 뒤 150℃에서 다시 1시간을 bake시키면 완전한 경화가 이루어지게 된다. 이때 사용한 LED의 중심파장은 410 nm, 460 nm이고 봉지재의 표면 형태는 Flat한 형태와 곡률반경이 지금과 같은 Spherical형태의 두 가지를 실 험에 적용하였다.

제3절 측정 결과

봉지재 경화과정까지 끝마친 LED는 완연한 패키지 형태가 되는데, 우리는 본 실 험의 의도대로 디스팬싱 시스템(Dispensing system)을 사용한 봉지재의 몰딩 전후 의 광속을 측정하여 그 결과를 비교해 보았다.

측정은 LED output 측정 장비인 그림. 19의 OL 770-LED Measurement system을 사용하였다.



[그림. 19] OL 770-LED Measurement system

그림.20은 OL 770-LED Measurement system을 사용하여 봉지재의 형태와 LED의 발광파장에 따른 결과를 나타낸 그래프이다. 그림을 보면 Spherical형태 봉지재의 경우 중심파장이 410 nm, 460 nm인 LED 모두 1.4에서 1.5로 굴절률이 향상될수록 그 추출효율이 향상되었음을 알 수 있었고, Flat형태로 봉지재를 형성시킨 경우는 굴절률과 추출효율은 비교적 반비례 관계를 나타냄을 알 수 있다.



[그림. 20] 봉지재의 파장과 형태를 변화시킨 실험결과



[그림. 21] OL 770-LED Measurement system을 사용한 output power 측정

제4장 LED 봉지재의 다양한 굴절률 및 기하학적 구조 에서의 광특성 전산모사

제1절 전산모사를 위한 LED 패키지 설계

우리는 발광다이오드의 이론적 추출효율을 계산하기위한 광선추적전산모사 프로그 램을 사용한 수치전산모사를 수행하였다.

전산모사 프로그램에서의 LED패키지의 물성 값과 수치 값은 실험에서 사용하였던 값을 반영하였으며 그 구조는 다음과 같다.

칩의 활성층을 면발광원으로 설정하였고 InGaN의 굴절률은 n=2.64, 흡수계수는 10³ cm⁻¹ 으로 지정하고, 각 면은 Fresnel loss를 적용하였다. InGaN영역을 둘러싸고 있는 GaN은 굴절률 n=2.5, 흡수계수는 10 cm⁻¹ 으로 지정하였다. GaN층 아래 에는 사파이어 층을 설정하였고 둘의 사이는 Immerse기능을 사용하여 사이에 공기 층이 생기지 않게 하였다. 사파이어의 굴절률은 n=1.7, 흡수계수는 0.5 cm⁻¹ 를 지 정하고 GaN층과 사파이어 층 모두 면 특성은 실제와 같은 조건을 부여하기 위하여 Fresnel loss를 적용하여 칩 구조를 완성하였다. 칩의 중심파장은 실제 실험에서 사용하였던 칩 스펙트럼을 참고하여 410nm, 460nm을 중심파장으로 설정하였고 패키지의 재료로 사용하였던 Ag와 PPA 물질의 파장별 반사율 데이터를 그림.22와 같이 그대로 전산모사 툴에 적용시켰다. 그림에서 확인할 수 있듯이 Ag의 경우 우리가 전산모사에서 사용하였던 대부분의 파장영역에서 90%이상의 높은 반사율을 나타내었으나, PPA의 경우 약 440 nm 부분에서부터 단파장영역으로 갈수록 반사율이 급격하게 떨어짐을 알 수 있다. 실제의 패키지 데이터를 입력한 LED의 구조는 그림.23과 같다.



[그림. 22] 전산모사에 적용한 Ag와 PPA의 파장별 굴절률



[그림. 23] 광선 추적 전산모사를 위한 패키지된 LED 구조 설계

이와 같이 실제의 패키지의 정보를 그대로 적용시킨 구조의 전산모사는 앞서 언급 한 몬테카를로 시뮬레이션 방법에 의해 계산되기 위해서 최적화된 레이 개수인 총 백만개의 광선을 적용하였고, 실제 적분구에서의 측정과 같은 광속값을 계산하기 위한 Farfield detecting receiver를 적용하였고, 최소 에러율은 3.00%로 설정하였다. 발광층 으로부터 발광되는 모든 광선을 추적한 결과, 그림. 24에서 확인할 수 있듯 이 광선은 처음에 람버시안(Lambertian) 형태로 발광다이오드 내부에서 발산되고, 그다음 발광다이오드 구조의 모든 계면에서 반사되고, 투과되고, 최종적으로 발광 다이오드로부터 공기로 빠져나가거나 발광다이오드 내부에서 흡수됨을 관찰할 수 있었다. 우리는 이렇게 빠져나온 광선의 광속과 각도에 따라 far-field에서 빠져나 오는 광선들의 광도를 측정하였다. 실제 실험에 적용하였던 봉지재의 곡률반경과 직경을 광선추적 전산모사에서 패키지된 발광다이오드의 세부 구조에도 적용하였고 그 구조는 그림.25에서처럼 InGaN 기반 LED 칩, Ag reflecto,r PPA 프레임, 에폭시 봉지 재의 구조로 구성되어있다.



[그림. 24] 광선추적 전산모사를 이용한 패키지된 발광다이오드 구조에서의 광선 추적과 출력된 광의 far-field 측정의 계산모습



[그림. 25] 광선추적 전산모사를 이용한 패키지된 발광다이오드의 세부 구조

제2절 전산모사 수행결과

그림.26은 봉지재의 형태와 LED의 발광파장에 따른 전산모사 결과이다. Spherical 형태 봉지재의 경우 중심파장이 460 nm인 LED 패키지와 중심파장이 410 nm인 LED 패키지의 경우 모두 1.4에서 1.5로 굴절률이 향상될수록 그 추출효율이 향상 되었음을 알 수 있다. Flat의 경우는 그 반대로서 중심파장이 460 nm, 410 nm 모 두 굴절률과 추출효율은 반비례 관계를 나타냄을 알 수 있었는데 이 결과는 앞서 수행하였던 실험결과와 비슷한 경향을 나타냄을 알 수 있다.



[그림. 26] 형태와 파장에 따른 전산모사 결과

제3절 다양한 LED 패키지 구조 설계와 그 결과

우리는 앞서 수행하였던 실험과 전산모사의 결론으로 중심파장이 460 nm인 LED 패키지와 410 nm인 LED 패키지의 경우 모두 봉지재의 형태가 Spherical일 때의 결과는 굴절률이 1.4에서 1.5로 상승하였을 경우의 LED의 추출효율은 증가하지만 봉지재의 형태가 Flat일 경우는 그 결과의 경향이 반대의 결과를 나타냄을 알았다. 우리는 그에 추가적인 전산모사를 통해 LED 패키지의 최적화된 형태를 찾아보고 자 한다. 첫 번째로 다른 조건은 기존의 전산모사 형태와 동일하게 유지하며 봉지 재의 곡률 반경(R)값을 변화시키는 전산모사를 수행하였다. 다음 그림.27은 곡률 반경을 변화시키는 6가지의 형태를 나타낸다.



[그림. 27] 봉지재의 곡률 반경이 변경된 LED 패키지의 형태

위와 같이 봉지재의 곡률반경을 변화시킨 전산모사의 결과는 다음 그림.28과 같다. 굴절률은 1.3에서 1.8로 변화하였으며 곡률반경(R)이 무한대인 경우를 제외한 나머 지의 경우 굴절률이 올라갈수록 광 추출효율이 증가함을 보였는데 이는 GaN의 굴 절률 (n=2.5)과 봉지재의 굴절률(n_e) 그리고 공기의 굴절률(n=1)을 스넬의 법칙에 적용한 결과와 일치한다. 곡률 반경이 무한대인 경우는 이와 반대로 굴절률이 올라 갈수록 광 추출효율이 감소하는 흥미로운 결과를 보였다. 또한 곡률반경(R)에 따른 경향을 생각해보자면 모든 굴절률에서 R=1/2d인 완전히 반구 형태를 가진 봉지재 의 형태가 가장 높은 광 추출을 가짐을 전산모사 결과를 통해 알 수 있었다.



[그림. 28] 봉지재의 곡률 반경을 변화시킨 전산모사 결과

우리는 추가적인 전산모사를 통해 PPA의 최적화된 반사각을 찾아보고자 하였다. 기존의 패키지에서 PPA의 측면 반사각은 약 34°로서 우리는 그림.29와 같이 각 각 0° 68°, 102°, 136°로 변화시켜 전산모사를 수행하여 보았다. PPA 측면 반사각 외의 다른 조건들은 모두 동일하게 적용시켰으며 봉지재의 굴절률에 따른 경향성 을 알아보기 위하여 봉지재의 굴절률은 각각 1.4, 1.5, 1.6을 사용하였다.



[그림. 29] PPA의 측면 반사각도가 변경된 LED 패키지의 형태

추가적인 전산모사는 그림.30과 같이 Flat형태와 Spherical 형태의 경우가 상이한 결과를 보였다. Spherical의 경우 굴절률에 따른 광 추출효율의 차이는 보였으나 PPA 측면 각도에 따른 광 추출효율은 큰 변화를 보이지 않았다. 하지만 Flat형태 의 패키지를 적용 하였을 경우의 결과는 PPA의 측면각이 커짐에 따라서 커짐을 알 수 있었다. 이 전산모사를 통해서 Flat형태의 패키지를 진행할 경우의 최적화된 PPA 측면각도는 크게 하는 것이 바람직함을 알 수 있었다.



[그림. 30] PPA의 측면 반사각도를 변경시킨 전산모사 결과

제5장 결론

본 연구에서, 우리는 봉지재의 다양한 굴절률과 기하학적인 형태변화를 디스펜싱 을 통한 실험과 광선추적 시뮬레이션을 통해 알아보았다. 그 외의 조건을 일치시키 기 위하여 LED 칩과 패키지는 LG 이노텍의 XEUS - LEWWH77AAB 패키지를 사 용하였고 각각 1.4, 1.5의 굴절률을 가진 X-35, OE6635 봉지재를 사용하였다. 두 봉지재는 주제와 경화제로 구성되었으며 각각 1:1, 1:3비율로 섞어 기포를 제거한 후 디스펜싱 시스템을 사용하여 LED패키지위에 떨어뜨린 후 오븐을 통해 최종적 으로 경화시켜 제작하였다. 파장별 일관성을 증명하기 위하여 410nm, 460nm의 두 파장을 사용하였고 PPA의 반사율이 440 nm에서 400 nm의 파장대에서 급격한 변 화를 보임에도 파장에 의한 심한 경향성 변화는 발견되지 않음을 알았다. 봉지재의 상부 형태는 Flat형태와 Spherical형태로 제작하였는데 410nm와 460nm 모두 Flat 형태는 1.4보다 1.5가 최종 광 추출효율이 낮게나왔고 Spherical 형태는 1.4에 비해 1.5의 광 추출효율이 높게나옴으로서 Flat형태와 Spherical형태는 굴절률에 따른 광 추출효율이 반대의 경향성을 보임을 알 수 있었다. 주파장이 460nm인 LED를 사용 하였을 때, 굴절률이 1.4인 평면형태의 패키지는 패키지 전과 비교하여 광 추출효 율이 12.6%증가하였으나 굴절률이 1.5인 경우는 10.1%의 증가로 추출효율이 감소 하였으며, Spherical형태의 경우 굴절률이 1.4일때 27%, 1.5일때 40.8%로 광 추출효 율이 증가함을 알 수 있었다. 주파장이 410nm인 LED를 사용하였을 때는 굴절률이 1.4인 Flat형태 패키지의 광 추출효율 증가율은 19.1%, 1.5의 광 추출효율 증가율은 19.7% 로서 큰 변동 폭을 보이지 않았으며, Spherical 형태의 경우 1.4일때 42.4%, 1.5일때 52.5%로써 460nm의 경우와 마찬가지로 광 추출효율이 증가함을 알 수 있 었다. 이러한 실험의 결과를 증명하기 위하여 우리는 광선추적 전산모사 방법을 사 용하였다. 모든 조건은 실험상의 구조와 수치를 참고하여 전산모사를 수행하였으며 전산모사의 결과와 실험의 결과를 비교하여 두 경향성이 같음을 알 수 있었다. 또 한 추가적인 전산모사를 통해 최적화된 패키지 구조를 제안해 보았다. 다른 조건은 동일하게 유지시키면서 봉지재의 R값을 변화시키는 전산모사를 통해 R=1/2d인 반 구형태의 봉지재형태가 가장 이상적인 봉지재형태임을 보였다. 또 다른 추가적인 전산모사를 통해서 기존의 34°인 PPA 벽면의 각도를 변화시켜보았다. 전산모사의

결과 최적의 광 추출효율을 나타내는 구조는 PPA 벽면의 각도가 136°일때 임을 알 수 있었다. 또한 이러한 경향성은 Flat형태의 경우에 적용되었고 Spherical형태 의 경우 PPA의 각도의 변화가 광 추출효율에 영향을 미치지 않는다는 사실을 알 수 있었다.

[참고문헌]

[1] F.K. Yam, Z. Hassan, Innovative advances in LED technology, *Micro electronis Journal* **36**, 129 (2005)

[2] M.G. Craford, Overview of device issues in high-brightness light emitting diodes, *Semiconductors and Semimetals*, vol. 48, Academic Press, New York, 1977, p.47

[3] III Vs Review: the Advanced Semiconductor Magazine, vol. 16(6), (2003)

[4] 김지동, LED 기술의 현신적 진보, 첨단기술보고, Kisti, 5월 (2005)

[5] Y. Kawakami, Y. Narukawa, K. Omae, S. Fujita, and S. Nakamura, *Phys. Status Solidi A* **178**, 331 (2000)

[6] W. N. Carr and G. E. Pittman, Appl. Phys. Lett. 3, 173 (1963).

[7] I. Schnitzer, E. Yablonovitch, C. Caneau and T. J. Gmitter, Appl. Phys. Lett.62. 131 (1993).

[8] E. F. Schubert, N. E. J. Hunt, M. Micovic, R. J. Malik, D. L. Sivco, A. Y. Cho and G. J. Zydzik, Science 265, 943 (1994).

[9] I. Schnitzer, E. Yablonovitvh, C. Caneau, T. J. Gmitter and A . Scherer, Appl. Phys. Lett. 63, 2174 (1993).

[10] R. Windisch, C. Rooman, S. Meinlschmidt, P. Koesel, D. Zipperer, G. H. Dhler, B. Doutta, M. Kuijk, G. Borghs and P. Heremans, Appl. Phys. Lett. 79, 2315 (2001).

[11] T. Fujii, Y. Gao, R. Sharma, E. L. Hu, S. P, DenBaars and S. Nakamura, Appl. Phys. Lett. 84, 855 (2004).

[12] W. S. Wong, T. Sands and N. W. Cheung, Appl. Phys. Lett. 72, 599 (1998).
[13] M. R. Krames, M. Ochiai-Holcomb, G. E. Höfler, C. Carter-Coman, E. I. Chen, I.-H. Tan, C. P. Kocot, M. Hueschen, J, Posselt, B. Loh, G. Sasser and D. Collins, Appl. Phys. Lett. 75, 2365 (1999).

[14] W. L. Barnes, J. Lightwave Technol. 17, 2170 (1999).

[15] J. Vučkovič, M. Lončar and A. Scherer, IEEE J. Quantum Electron. 36, 1131 (2000).

[16] J. J. Wierer, D. A. Steigerwald, M. R. Krames, J. J. O'Shea, M. J.

Ludowise, G. Christenson, Y,-C. Shen, C. Lowery, P. S. Martin, S. Subramanya, W. Gotz, N. F. Gardner, R. S. Kem and S. A. Stockman, Appl. Phys. Lett. 78, 3379 (2001).

[17] S. Fan, P. R. Villeneuve, J. D. Joannopoulos and E. F. Schubert, Phys. Rev. Lett. 78, 3294 (1997).

[18] R. K. Lee, O. J. Painter, B. D'Urso, A. Scherer and A. Yariv, Appl. Phys. Lett. 74, 1522 (1999).

[19] M. Boroditsky, T. F. Krauss, R. Coccioli, R. Bhat and E. Yablonovitch, Appl. Phys. Lett. 75, 1036 (1999).

[20] M. Boroditsky, R. Vrijen, T. F. Krauss, R. Coccioli, R. Bhat and E. Yablonovitch, J. Lightwave Technol. 17, 2096 (1999).

[21] T. Baba, K. Inoshita, H. Tanaka, J. Yonekura, M. Ariga, A. Matsutani, T. Miyamoto, F. Koyama and Kenichi Iga, J. Lightwave Technol. 17, 2113 (1999).

[22] A. A. Erchak, D. J. Ripin, S. Fan, P. Rakich, J. D. Joannopoulos, E. P. Ippen, G. S. Petrich and L. A. Kolodziejski, Appl. Phys. Lett. 78, 563 (2001).

[23] H. -Y. Ryu, J.-K. Hwang, D. -S. Song, I.- Y. Han and Y.-H. Lee, Appl. Phys. Lett. 78, 1174 (2001).

[24] M. Rattier, H. Benisty, R. P. Stanley, J. -F. Carlin, R. Houdré, U. Oesterle,
C. J. M. Smith, C. Weisbuch and T. F. Krauss, IEEE J. Sel. Top. Quantum Electron. 8, 238 (2002).

[25] T. N. Oder, K. H. Kim, J. Y. Lin and H. X. Jiang, Appl. Phys. Lett. 84, 466 (2004).

[26] J. J. Wierer, M. R. Krames, J. E. Epler, N. F. Gardner and M. G. Craford, Appl. Phys. Lett. 84, 3885 (2004).

[27] D. -H. Kim, C. -O. Cho, Y. -G. Roh, H. Jeon, Y. S. Park, J. H. Cho, J. S. Im, C. Sone, Y. Park, W. J. Choi and Q. -H. Park, Appl. Phys. Lett. 87, 203508 (2005).

[28] K. -W. Kwon, S. -H. Park, S. -S. Cho, B. -Jin. Kim, I. -H. Kim, J. K. Lee, S. W. Ryu and Y. H. Kim, Jpn. J. Appl. Phys. 46, 7622 (2007).

[29] J. Nanosci. Nanotechno. accepted (2008).

[30] P. Wang, Z. Gan, S.Liu, Optics & Laser Technology

[31] J. -I. Shim, J. C. Yi, J. R. Kim, fundamentals of Modern Light Emitting Semicondctors, (bookshill, Seoul, 2007), p. 88

[32] T. Nishida, H. Saito, and N. Kobayashi, Appl. Phys. Lett. 79, 711 (2001).

[33] E. Fred Schubert, Light-Emitting Diodes, 2nd ed. (Cambridge, Cambridge, 2006), P. 21.

[34] L. Yuan Chang, T. Nguyen, Z. Yan, H. Yongzhi, F. G. Shi, IEEE 11th P.63-66, 2006

	저작물 이용 허락서					
학 과 광기술공학과 학번 20087133 과정 석사						
성 명 한글 김 경 태 한문 金 炅 泰 영문 Kyung-Tae Ki						
주 소 광주광역시 서구 치평동 금호아파트 303동 301호						
연락처 E-mail : s7arkkt@hanmail.net						
(한글) LED 봉지재의 다양한 굴절률 및 기하학적 구조에 따른 특성 연구						
논문제목 (영문) The study of light output with the various refractive indexes and geometrical structures of the LED encapsulants						
본인이 저작한 위의 저작물에 대하여 다음과 같은 조건 아래 조선대학교가 저작물을 이용할 수 있도록 허락하고 동의합니다.						
	- 다 음 -					
 저작물의 DB구축 및 인터넷을 포함한 정보통신망에의 공개를 위한 저작물의 복 제, 기억장치에의 저장, 전송 등을 허락함. 위의 목적을 위하여 필요한 범위 내에서의 편집과 형식상의 변경을 허락함. 다 만, 저작물의 내용변경은 금지함. 배포·전송된 저작물의 영리적 목적을 위한 복제, 저장, 전송 등은 금지함. 저작물에 대한 이용기간은 5년으로 하고, 기간종료 3개월 이내에 별도의 의사 표 시가 없을 경우에는 저작물의 이용기간을 계속 연장함. 해당 저작물의 저작권을 타인에게 양도하거나 출판을 허락을 하였을 경우에는 1 개월 이내에 대학에 이를 통보함. 조선대학교는 저작물 이용의 허락 이후 해당 저작물로 인하여 발생하는 타인에 의한 권리 침해에 대하여 일체의 법적 책임을 지지 않음. 소속 대학의 협정기관에 저작물의 제공 및 인터넷 등 정보통신망을 이용한 저작 물의 전송·출력을 허락함. 						
	동의여부 : 동의(0) 반대()					
2010년 2월						
	저작자: 김 경 태 (인)					
	조선대학교 총장 귀하					