

2010年 2月

博士學位論文

CMP

공정

적용

BLT

강유전

Capacitor의

전기적

특성

2010年 2月

博士學位論文

CMP 공정을 적용한 BLT 강유전 Capacitor의 전기적 특성

朝鮮大學校 大學院

電氣工學科

申 尙 憲

申尙憲

CMP 공정을 적용한 BLT 강유전 Capacitor의 전기적 특성

Electrical Properties of BLT Capacitor
Fabricated by using CMP Process

2010年 2月 25日

朝鮮大學校 大學院

電氣工學科

申 尙 憲

CMP 공정을 적용한 BLT 강유전 Capacitor의 전기적 특성

指導教授 李 愚 宣

이 論文을 工學博士學位 申請論文으로 提出함.

2009年 10月 22日

朝鮮大學校 大學院

電氣工學科

申 尙 憲

申尙憲의 博士學位 論文을 認准함

委員長 朝鮮大學校 教授 _____ 印

委員 朝鮮大學校 教授 _____ 印

委員 朝鮮大學校 教授 _____ 印

委員 全南大學校 教授 _____ 印

委員 朝鮮大學校 教授 _____ 印

2009年 12月 23日

朝鮮大學校 大學院

목 차

ABSTRACT

I. 서 론	1
A. 연구의 필요성	1
B. 연구의 배경	3
C. 연구 목적	4
II. 강유전체 소자	5
A. 강유전체	5
1. 강유전체의 정의	5
2. 강유전체의 응용	8
3. 강유전체 물질의 종류와 특징	10
4. 강유전체 박막 증착법	20
B. 강유전체 소자의 구조와 동작 특성	24
1. 1T-1C 형 강유전체 소자	24
2. MF(IS)-FET 형 강유전체 소자	28
III. 화학적 기계적 연마(CMP) 공정	30
A. 화학적 기계적 연마(CMP) 공정의 원리	30
1. 화학적인 요소	32
2. 기계적 요소	37
B. 화학적 기계적 연마(CMP) 공정의 개요	41
1. Damascene 공정	43
C. 화학적 기계적 연마(CMP) 공정 변수	45
1. 압력 및 속도	45
2. 슬러리 공급량	45
3. 입자 함유량, 입자 크기, pH	46
4. 연마 패드(Polishing Pad)	46

5. 슬러리	47
IV. 실험 및 측정	49
A. 강유전 Capacitor 소자 제작	49
1. BLT 박막 증착	49
2. 화학적 기계적 연마(CMP) 공정	51
B. BLT 박막의 특성 측정	57
1. 두께 측정	57
2. 연마율과 비균일도 측정	59
3. 형상학적 특성 측정	60
4. 박막 조성 및 결정학적 특성 측정	61
C. 강유전 BLT Capacitor 소자의 전기적 특성 측정	63
V. 실험결과 및 고찰	65
A. 연마율과 비균일도 특성 분석	65
B. 형상학적 특성 분석	80
C. 조성 및 결정학적 특성 분석	89
D. 전기적 특성 분석	102
1. P-V 특성	102
2. I-V 특성	103
VI. 결 론	106
참고문헌	109

LIST OF TABLES

Table 1. Various Applications of Ferroelectric Thin Films	9
Table 2. Properties of PZT, SBT and BLT	18
Table 3. CMP Process Parameters	52

LIST OF FIGURES

Fig. 1 Polarization States in a Ferroelectric ABO_3 Perovskite Structure	7
Fig. 2 Schematic Diagram of a Hysteresis Curve for a Ferroelectric Material	7
Fig. 3 The Crystal Structure of $PbZr_{1-x}Ti_xO_3$	12
Fig. 4 The Crystal Structure of $SrBi_2Ta_2O_9$	15
Fig. 5 Typical Perovskite Structure ($Bi_{3.25}La_{0.75}Ti_3O_{12}$)	19
Fig. 6 The Structure of 1T-1C(1transistor-1 capacitor) Type FRAM	26
Fig. 7 P-E Relation with Pulses for Writing and Reading at (a) "1" State and (b) "0" State	27
Fig. 8 The Structure and Sensing Mechanism of MFS-FET type FRAM	29
Fig. 9 Sequence of Chemical Reaction During Polishing Process	33
Fig. 10 Mechanical Characteristic of Pad	38
Fig. 11 Some Kinds of pad	39
Fig. 12 Schematic diagram of CMP equipment	42
Fig. 13 Comparison of Subtractive-Al Process and Damascene-Cu Process	44
Fig. 14 The Stage of the Spin-coating Process	50
Fig. 15 CMP Equipment(POLI-450)	53
Fig. 16 MFM Substrate	55
Fig. 17 MFM Substrate (FE-SEM image of BLT thin film capacitor)	55
Fig. 18 Fabrication and Measurements of BLT Capacitor	56
Fig. 19 Ellipsometer (M-2000V)	58
Fig. 20 Principle of Measurement with Ellipsometer	58
Fig. 21 FE-SEM equipment	60
Fig. 22 AFM equipment	60
Fig. 23 XRD Equipment	61

Fig. 24 XPS Equipment	62
Fig. 25 RT-66A Equipment	63
Fig. 26 Standard Ferroelectric Test RT66A System	64
Fig. 27 Removal Rate of BLT Thin Films Polished with a Change of Pressure	68
Fig. 28 Removal Rate of BLT Thin Films Polished with a Change of Velocity	69
Fig. 29 Non-uniformity of BLT Thin Films Polished with a Change of Pressure	70
Fig. 30 Non-uniformity of BLT Thin Films Polished with a Change of Velocity	71
Fig. 31 RMS Surface Roughness (R_{rms}) of the Polished BLT Thin Films with a Change of Pressure	72
Fig. 32 RMS Surface Roughness (R_{rms}) of the Polished BLT Thin Films with a Change of Velocity	73
Fig. 33 Peak-to-valley Surface Roughness (R_{p-v}) of the Polished BLT Thin Films with a Change of Pressure	74
Fig. 34 Peak-to-valley Surface Roughness (R_{p-v}) of the Polished BLT Thin Films with a Change of Velocity	75
Fig. 35 Removal Rate of BLT Thin Films Polished as a Function of pH in Slurry with 29.4 kPa of Pressure and 60 rpm of Velocity	76
Fig. 36 Non-uniformity of BLT Thin Films Polished as a Function of pH in Slurry with 29.4 kPa of Pressure and 60 rpm of Velocity	77
Fig. 37 R_{rms} of the Polished BLT Thin Films as a Function of pH in Slurry with 29.4 kPa of Pressure and 60 rpm of Velocity	78
Fig. 38 R_{p-v} of the Polished BLT Thin Films as a Function of pH in Slurry with 29.4 kPa of Pressure and 60 rpm of Velocity	79

Fig. 39 AFM 3D Image of Non-polished (as-annealed) Sample	81
Fig. 40 AFM 2D Image of Non-polished (as-annealed) Sample	82
Fig. 41 AFM 1D Profile of Non-polished (as-annealed) Sample	83
Fig. 42 AFM 3D image of Polished Sample with the Best Condition of 29.4kPa of Pressure, 60 rpm of Velocity, and pH 10.3	84
Fig. 43 AFM 2D image of Polished Sample with the Best Condition of 29.4 kPa of Pressure, 60 rpm of Velocity, and pH 10.3	85
Fig. 44 AFM 1D Profile of Polished Sample with the Best Condition of 29.4 kPa of Pressure, 60 rpm of Velocity, and pH 10.3	86
Fig. 45 FE-SEM Images of BLT Thin Film by CMP Process Pressure 9.8kPa and its Magnified Image	87
Fig. 46 FE-SEM Images of BLT Thin Film by CMP Process Pressure 29.4kPa and its Magnified Image	88
Fig. 47 X-Ray Diffraction of BLT Thin Film by CMP Process Pressure	91
Fig. 48 EDS of BLT Thin Film by CMP Process Pressure	92
Fig. 49 XPS wide scan of BLT Thin Film by CMP Process Pressure	93
Fig. 50 XPS (Sample Survey) of BLT Thin Film by CMP Process Pressure	97
Fig. 51 XPS (Narrow) of BLT Thin Film by CMP Process Pressure	98
Fig. 52 Elements% of BLT Thin Film by CMP Process Pressure	101
Fig. 53 P-V Characteristics Analysis	104
Fig. 54 I-V Characteristics Analysis	105

ABSTRACT

Electrical Properties of BLT Capacitor Fabricated by using CMP Process

Shin, Sang-Hun

Advisor : Prof. Lee, Woo-Sun, Ph. D.
Department of Electrical Engineering,
Graduate School of Chosun University

(Bi,La)Ti₃O₁₂(BLT) thin films have attracted much interest owing to its excellent properties for ferroelectric random access memory (FeRAM) applications such as high fatigue endurance, low processing temperature and large remanent polarization. The patterning of these ferroelectric thin films with a vertical sidewall and without plasma damage is strongly required. Chemical mechanical polishing(CMP) process was firstly proposed to fabricate the ferroelectric capacitor instead of plasma etching process for the vertical profile without plasma damage.

In this study, removal rate and within-wafer non-uniformity (WIWNU%) were examined by change of process parameters in BLT-CMP. Surface roughness of BLT thin films after CMP process for the improvement of device-integration was inquired into by atomic force microscopy(AFM). The electrical properties of BLT capacitors

fabricated by the CMP process were analysed with change of the process parameters. In particular, the effects of CMP pressure, which mainly affects the removal rate of BLT thin films, were examined on the fabrication of BLT capacitor and its electrical properties.

CMP characteristics such as the removal rate and WIWNU% were improved by the increase of CMP pressure ; however, the electrical properties including polarization–voltage ($P-V$) characteristics of BLT capacitor fabricated by CMP process with the high CMP pressure condition were degraded. The relative Bi content of BLT thin films increased as the increase of CMP pressure in CMP process by the X–ray photoelectron spectroscopy(XPS) analysis, while the relative La content of BLT thin film decreased as the same condition. This means that La was easily removed in high CMP pressure by physical (mechanical) mechanism of CMP process. X–ray diffraction (XRD) analysis confirmed that the structural change was observed in the sample polished by the high CMP pressure. The excellent polarization–voltage ($P-V$) characteristics with the high remanent polarization and low coercive voltage could be obtained in the metal–ferroelectric (BLT)–metal capacitor polished by the low CMP pressure in CMP damascene process. The good leakage current characteristic was also obtained in this condition. Therefore, the lower CMP pressure must be selected in CMP damascene process for BLT thin film capacitor although the removal rate of BLT thin film was somewhat lower than that in high CMP pressure. This proposal of the application of CMP damascene process to fabricate the BLT capacitor successfully achieved with the better process yield than the plasma etching process with no plasma damage and the vertical sidewall.

I. 서 론

A. 연구의 필요성

최근 정보통신 산업의 눈부신 발전으로 인하여 각종 메모리 디바이스의 수요가 급증하고 있다. 특히 시장규모가 빠른 속도로 커지고 있는 휴대용 단말기, 각종 스마트 카드, 전자 화폐, 디지털 카메라, 게임용 메모리, MP3 플레이어 등에 필요한 메모리 디바이스는 전원이 꺼지더라도 기록된 정보가 지워지지 않는 비휘발성 특성을 요구하고 있다. 비휘발성 메모리를 이용하면 입력된 정보를 저장할 수 있을 뿐만 아니라 ROM(Read Only Memory)의 내용을 바꾸어 쓸 수 있고, 전원을 차단하더라도 정보가 지워지지 않으며 또한 전원을 인가하였을 때 즉시 작동하는 TV 감각의 PC 등을 구현할 수 있기 때문에 멀티미디어 사회에서 요구되는 다양한 조건들을 만족하는 각종 전자기기들의 상품화를 촉진하게 할 것이다.

현재, 각종 전자기기에서 가장 많이 사용되고 있는 반도체 메모리는 DRAM(Dynamic Random Access Memory)인데, 이는 DRAM이 트랜지스터와 커패시터로 구성되어 구조가 간단할 뿐 아니라 고속으로 데이터를 쓰고 읽기가 가능하기 때문이다. 그러나 DRAM은 전원을 차단하게 되면 기록된 정보가 소실되는 문제점을 가지고 있는데, 이 때문에 DRAM을 휘발성 메모리라 부르고 있다. 이러한 DRAM이 가지고 있는 단점을 극복하고 DRAM이 가지는 정보의 읽기/쓰기의 고속성과 무제한성 및 고집적화 특성뿐만 아니라, 플래시 메모리의 비휘발성 등의 장점을 고루 갖춘 이상적인 메모리로서 현재 가장 유망시 되는 디바이스가 FeRAM(Ferroelectric Random Access Memory)이다^[1].

강유전체 메모리 FeRAM은 DRAM과 유사한 구조와 동작원리를 가진 기억소자이며, 강유전체라는 재료를 커패시터 재료로 사용하여 전원 없이도 data를 유지할 수 있는 비휘발성 메모리이다. 휘발성 메모리인 RAM(Random Access Memory)과 읽기 쓰기가 모두 가능한 비휘발성 메모리인 ROM의 두 가지 특성을 모두 지니고 있다. 강유전체는 무한한 성장 가능성을 가지고 있으며, 전원의 지속적인 공급이 없이도 저장된 기억이 지워지지 않는 비휘발성 특성과 함께 저전압 동작 등이 큰 장점이다. 동작 속도 측면에서도 기존의 DRAM에 필적하기 때문에 차세대 메모

리 소자로 주목받고 있다. 특히 저소비 전력과 소형화 실현이 최대 과제인 차세대 휴대 정보통신기기의 메모리로서 급속하게 부상하고 있다^[2-4].

FeRAM소자로서의 응용을 위해 주로 연구되고 있는 강유전체 물질은 Perovskite계열인 PZT, SBT, BLT가 주로 연구되고 있다. SBT($\text{SrBi}_2\text{Ta}_2\text{O}_9$)는 Pt를 전극으로 사용해도 피로(Patigue) 특성이 거의 나타나지 않으며 보존특성이 우수하고 누설전류가 낮은 장점이 있으나, 결정화 온도가 800°C 이상의 고온이어서 기존의 Si 집적공정에 적용하기 어렵다. 반면에 PZT($\text{Pb}(\text{Zr},\text{Ti})\text{O}_3$)는 650°C 이하의 온도에서도 결정화가 가능하고, 잔류분극(P_r) 값이 크고, 하부전극으로 다양한 금속을 사용할 수 있는 장점이 있으나, Pb계열 재료는 반복적인 스위칭 cycle에서 잔류분극이 감소하고 항전계(E_c)가 증가하는 피로현상이 메모리 소자로서의 실용화에 가장 큰 문제점이 되고 있다. 피로현상이란 반복적인 분극 반전(switching)을 통해 잔류분극 값과 최대분극 값이 감소하는 현상을 말한다^[5-7].

메모리 특성의 향상을 위해서는 PZT 및 SBT의 장점을 갖춘 재료를 필요로 하게 되었으며, BLT가 새로운 재료로 주목을 받고 있는 이유도 여기에 있다. 즉, 이러한 단점들을 보완할 수 있는 여러 가지 강유전체 물질 중에서 BLT 박막은 PZT 박막의 피로현상과 SBT 박막의 낮은 잔류분극 값, 높은 결정화 온도 등의 문제점을 동시에 해결할 수 있는 소재로 인식되어 많은 가능성을 갖고 있다^[8-12].

따라서, 본 논문에서는 새로운 강유전 재료로 주목받고 있는 BLT 용액을 이용하여 BLT 박막을 제조하였으며, BLT 강유전 Capacitor 소자를 제작하는데 현재 초고집적회로의 광역 평탄화를 위해 널리 사용되고 있는 화학적기계적 연마(CMP) 공정 기술을 도입하였고, 향후 BLT 강유전 Capacitor 소자의 전기적, 광학적 특성 향상에 적용하기 위한 CMP 공정기술의 영향을 평가하였다.

B. 연구의 배경

강유전체 물질들을 소자로 적용하기 위해서는 Patterning 공정이 필요한데, Plasma Etching 방법에 의해 강유전체 물질들이 쉽게 Patterning 되어지지 않는 문제점이 보고되고 있다. 또한 패터된 Slope 형상이 낮은 Angle을 가지고 있기 때문에 측벽이 Plasma에 의해 대전되어 나타나는 Damage와 소자 집적화의 제한 등이 문제점으로 보고되고 있다^[13,14].

1980년대 말 미국 IBM은 기계적 제거가공과 화학적인 제거가공을 하나의 가공 방법으로 혼합한 CMP라는 새로운 연마공정을 개발하였다. CMP는 PECVD와 RIE 공정과 함께 Submicron Scale의 칩 제조에 있어서 반드시 필요한 공정이다. ILD(Inter Layer Dielectric; 층간절연막) CMP와 Metal CMP는 디바이스 층의 모든 표면에서 계속적으로 적용이 되어져야 하며 3차원의 형상정도를 얻기 위해서 각 층을 광역적인 평탄화를 형성하는 것이 CMP의 주된 역할이다.

CMP 공정이란 웨이퍼와 패드 사이에 슬러리를 공급한 상태에서 압력을 가하여 서로 상호작용을 일으키는 연마공정을 말한다. 연마공정은 슬러리의 내부에 있는 연마입자와 웨이퍼와 패드의 표면돌기들에 의해 기계적인 제거작용이 이루어지고 슬러리 내의 화학성분에 의해서는 화학적인 제거작용이 이루어진다. 이러한 CMP는 기계적인 작용과 화학적인 작용이 동시에 이루어져 서로 상호작용을 일으키는 연마공정이다^[15-19].

CMP 공정은 웨이퍼 표면에 작용하는 헤드의 압력(Down Force), 플레이튼 테이블과 헤드의 상대 속도 등 CMP 장비의 공정 변수에 영향을 받는다. 또한 웨이퍼와 패드와의 접촉면에서 슬러리에 의한 화학적 작용 및 패드와 연마제 등에 의한 기계적 제거 메카니즘도 CMP 성능에 영향을 주는 공정 파라미터이다.

따라서 본 논문에서는 BLT 강유전 Capacitor 소자를 제작하기 위한 Patterning 공정으로 화학적기계적연마(CMP) 공정의 적용을 최초 제안하였고, 이상에서 열거한 CMP 공정 변수들이 BLT 강유전 박막의 연마 특성 및 BLT 강유전 Capacitor의 전기적 특성에 미치는 상관관계를 고찰하고자 한다.

C. 연구 목적

본 논문은 화학적기계적연마(CMP) 공정을 도입하여 BLT 강유전 Capacitor 소자를 제작하였고, 제작된 BLT 강유전 Capacitor 소자의 전기적 특성과 BLT 박막의 형상학적, 표면 조성 및 결정학적 특성 분석을 통해 BLT 강유전 Capacitor의 전기적 특성에 미치는 연마메커니즘을 규명하기 위해 다음과 같이 연구를 실행하였다.

첫째, 고밀도 강유전 메모리 소자 적용을 위한 최적의 CMP 공정 조건을 확보하기 위하여 BLT 박막의 연마율과 비균일도 특성 및 R_{rms} 및 R_{p-v} 를 분석하였다.

둘째, CMP 공정의 압력 변화에 따른 BLT 박막의 FE-SEM 표면형상을 통해 형상학적 특성을 분석하였다.

셋째, CMP 공정의 압력 변화에 따른 BLT 박막의 EDS 와 XPS 및 XRD 분석을 통해 표면 조성 및 결정학적 특성을 분석하였다.

넷째, CMP 공정을 도입하여 BLT Capacitor 소자를 제작하였다.

다섯째, CMP 공정의 압력 변화가 BLT Capacitor 소자의 전기적 특성에 미치는 영향을 분석하였다.

위와 같은 실험을 통해 BLT 강유전 Capacitor 소자의 전기적 특성을 고려한 최적의 공정조건을 도출하였다. 또한, CMP 공정을 적용한 BLT Capacitor의 제작에 있어서 공정조건이 BLT Capacitor의 전기적 특성에 미치는 영향에 대해 조사하여 BLT Capacitor의 전기적 특성까지 고려한 최적의 공정조건을 확보하고, 확보된 공정조건에서 BLT 강유전 Capacitor 소자 제작 적용 가능성을 검증하였다.

II. 강유전 소자

A. 강유전체

1. 강유전체의 정의

강유전체란 자발분극을 가지고 있으며, 외부 전기장에 의하여 분극반전을 일으킬 수 있는 물질로서 외부에서 전기장을 가해주지 않더라도 가역적인(reversible) 자발분극을 갖는다는 특징이 있다. 강유전성은 결정내부에 존재하는 전기쌍극자가 상호작용에 의하여 자발적으로 일정한 방향으로 배열하는 성질을 말하며, 극성결정의 일부가 이 성질을 가진다. 이러한 성질을 가지는 유전체를 강유전체라고 부른다. 대부분의 강유전체는 고유전율을 가지며, 큐리온도 이상에서는 무극성(Non-polar)인 상유전상(Paraelectric Phase)을 가지고, 그 이하에서는 강유전상(Ferroelectric Phase)으로 존재한다. 콘덴서 소자와 반도체 소자에 가장 많이 사용되는 강유전체 재료는 페로프스카이트(Perovskite) 구조를 가지며, 그림 1에 단위정의 격자구조와 외부 전기장에 의한 분극 특성을 나타내었다^[20].

강유전체는 1920년 로셀염에서 처음 그 성질이 발견되어 알려지게 된 물질로서, 1935년에서 1938년 사이에 KDP계열의 단결정들이 성장되면서 많은 연구가 시작되었다. 이들 물질의 특징적인 물성은 외부전계를 가해주었다 제거하면 일정한 분극값을 가지며 전계가 없을 경우의 분극은 이전에 가해 주었던 전계의 극성에 의존하므로 외부 전계에 대한 분극의 응답이 그림 2와 같은 이력곡선(Hysteresis Curve)의 형태를 가지게 된다^[21].

강유전성 결정은 도메인이라고 불리는 일정한 방향으로 분극이 되어 있는 여러 개의 영역으로 구성되어 있고, 전계가 가해지지 않은 상태로 있다고 가정하면 그 결정은 분극이 무질서하게 분포되어 있으므로 전체적인 분극(Netpolarization)은 없다. 이때 항전계 값(Coercive Field: E_c)보다 더 큰 전계가 가해지면 분극이 전계 방향으로 바뀐다.

강유전체 시편에 처음으로 전기장을 가하면 그림 2의 OABC의 곡선을 따라 분극이 증가한다. 분극이 포화된 이후 전계가 줄어들면, 결정의 분극은 초기의 변화곡선보다는 CBD 곡선을 따라 바뀌며 전계가 0에 이르면 몇몇 도메인은 순방향으로

배열된 상태로 남아 잔류분극(Remanent Polarization: P_r) 값을 보인다. 이력곡선에서 주요 인자는 자발분극인 P_s , 잔류분극인 P_r , 그리고 항전계인 E_c 이다. 전계가 감소할 때 도메인 완화(Domain Relaxation)에 의해 잔류분극인 P_r 값이 얻어진다. 이러한 이력곡선에서 전계가 없을 경우에 안정한 두 상태가 “0” 과 “1” 의 상태로 정의되며 디바이스의 전계가 사라지더라도 저장된 데이터가 사라지지 않으므로 비휘발성 메모리로 응용된다.

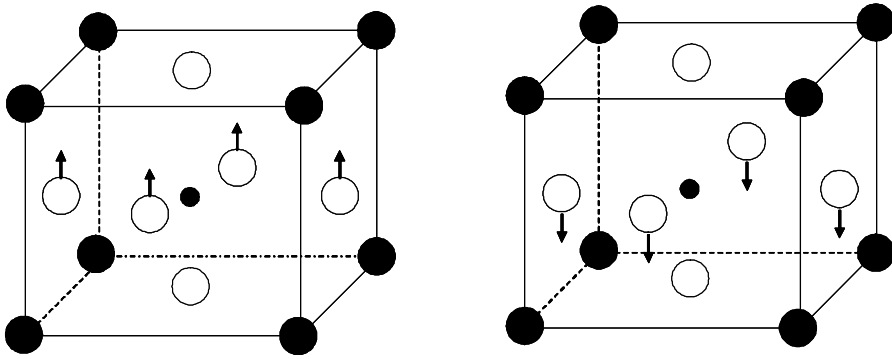


Fig. 1 Polarization States in a Ferroelectric ABO_3 Perovskite Structure.

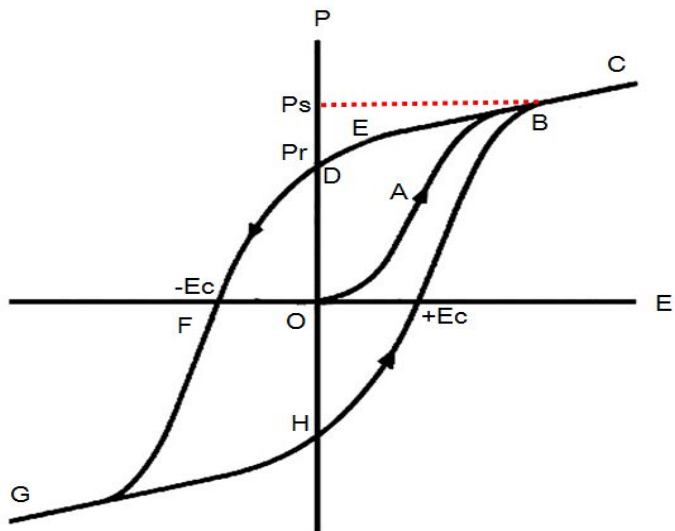


Fig. 2 Schematic Diagram of a Hysteresis Curve for a Ferroelectric Material.

2. 강유전체의 응용

강유전체가 가지는 유전(Dielectric), 강유전(Ferroelectric), 기계적 응력이 가해졌을 시 분극이 발생하는 압전(Piezoelectric), 외부 전기장이 인가되었을 경우에 굴절율이 변하는 전왜(Electrostrictive), 그리고 자발 분극의 온도 의존성에 기인하는 초전(Pyroelectric) 등의 특성들을 적용하기 위한 다양한 장치들을 제조하기 위해서 많은 연구가 진행되어 왔다. 이러한 특성들을 적용한 장치들로는 비휘발성 메모리(Non-volatile Memory), DRAM, 초전 특성을 이용한 적외선 센서, 전왜 특성을 이용한 표면 음파 필터(Surface-Acoustic Wave (SAW) Filter), 압전 특성을 이용한 액추에이터(Actuator), 전자 광학 장치(Electro-optic device), 2-조화 발생기(Second-harmonic Generator) 등이 있으며 장치들의 특성과 주로 사용되는 재료들을 표 1에 나타내었다.

이러한 강유전체가 실제 비휘발성 메모리에 이용되기 위해서는 잔류분극 값이 크고, 항전계, 유전 상수, 누설 전류 밀도는 적으며 피로현상이 없고 낮은 공정온도를 가지며 주위 온도변화에도 소자동작특성을 안정화하기 위해서 큐리온도가 높아야 한다^[22,23]. 현재 이런 점들을 개선하기 위해 많은 연구가 진행되고 있으며 메모리의 고집적화를 위해 나노 크기의 연구가 요구 되고 있다. FeRAM의 소재로서 현재 연구되고 있는 물질들은 $(\text{Pb}(\text{Zr},\text{Ti})\text{O}_3$ (PZT), $\text{SrBi}_2\text{Ta}_2\text{O}_9$ (SBT), $\text{Bi}_{3.25}\text{La}_{0.75}\text{Ti}_3\text{O}_{12}$ (BLT) 등이 있다^[24-26].

Table 1. Various Applications of Ferroelectric Thin Films

Application	Issues	Materials
FRAM	Reliability problems (fatigue, imprint, retention, aging)	PZT-based materials SBT-based materials $\text{Bi}_4\text{Ti}_3\text{O}_{12}$ $\text{Bi}_{4-x}\text{A}_x\text{Ti}_3\text{O}_{12}$
DRAM	Dielectric constant, leakage current	SrTiO_3 , BST
IR sensor	Pyroelectric coefficient	$(\text{Pb},\text{La})\text{TiO}_3$
SAW device	SAW velocity	LiNbO_3 , LiTaO_3
Microwave device	Loss, electro-optic coefficient	BST
Electro-optic device	Guiding loss, bandwidth electro-optic coefficient	PLZT, LiNbO_3 $\text{Bi}_4\text{Ti}_3\text{O}_{12}$
Harmonic generator	$\chi(2)(\omega)$, $\chi(3)(\omega)$	LiNbO_3 , KNbO_3

3. 강유전체 물질의 종류와 특징

최근 비휘발성 특성과 낮은 전력소모, 뛰어난 내구력을 지닌 비휘발성 강유전체 메모리 소자에 대한 관심이 높아지고 있으며, 이러한 강유전체 메모리에 사용되기 위한 재료의 조건을 열거하면 다음과 같다. 낮은 비유전율(Dielectric permittivity), 큰 잔류 분극(1T-1C 형 FeRAM의 경우 $10[\mu\text{C}/\text{cm}^2]$ 이상, MFS-FET 형 FeRAM의 경우 $0.34[\mu\text{C}/\text{cm}^2]$ 이상), 높은 큐리온도, 낮은 작동 전압(5V 이하), 낮은 항전계 등의 특성을 가져야 한다. 그리고 Fatigue, Imprint, Retention, Hydrogen, Damage 등의 신뢰도(Reliability)의 문제가 없어야 한다.

i) PZT($\text{PbZr}_{1-x}\text{Ti}_x\text{O}_3$)

그림 3는 대표적인 강유전체 재료 중의 하나인 PZT를 보여 주고 있다. PZT는 반강유전(Antiferroelectric) 특성을 가지는 PbZrO_3 와 강유전 특성을 갖는 PbTiO_3 의 완전 고용체(Complete Solid Solution)로서 페롭스카이트 구조를 가진다. Zirconium(Zr)과 Ti의 조성에 따라 $20\sim 70[\mu\text{C}/\text{cm}^2]$ 의 높은 잔류 분극의 값을 갖고, $550\sim 650^\circ\text{C}$ 의 비교적 낮은 온도에서 결정화가 일어난다. 그리고, 5V 인가 전압에서 누설전류가 $10\sim 7\text{A}/\text{cm}^2$ 정도로서 FeRAM에 적용하기에 적당한 누설 전류 값을 가진다.

PZT의 이와 같은 장점에도 불구하고, PZT는 FeRAM에 사용되기에는 어려움이 따른다. 메모리가 읽기와 쓰기를 반복할 경우, 강유전체 내의 잔류 분극의 방향 역시 'Up'과 'Down'을 반복, 즉 분극 반전하게 되는데, 일정 횟수 이상 반복하면 잔류 분극의 값이 감소하는 현상을 보인다. 이러한 현상을 전기적 피로라고 칭하며, 메모리의 수명을 10년으로 가정하면 적어도 10^{10} 회 이상의 분극 반전 이후에도 잔류 분극의 감소가 일어나지 않아야 FeRAM용 재료로서 사용될 수 있다. Pt와 같은 금속 전극 위에서 제조된 PZT의 경우는 10^6 회 정도의 분극 반전 이후에 잔류 분극의 값이 절반으로 줄어드는 심한 전기적 피로 현상을 보인다^[27-29].

PZT에서 이러한 전기적 피로 현상이 관찰되는 원인을 분석하고 해결하기 위한 많은 연구가 되었다. 첫째, PZT 내부의 결함에 의한 강유전 분극의 고착(Pinning),

둘째, 강유전 분역 벽(Wall)의 움직임, 셋째, 전극과 강유전체의 계면에서 발생하는 공간 전하(Space Charge)등이 PZT에서 관찰되는 전기적 피로가 주된 원인이라고 보고되고 있다.

이러한 단점을 극복하기 위해서 기존의 금속 Pt 전극이 아닌 다른 재료의 전극을 사용함으로써 전기적 피로 문제의 원인 중에서 전극과 강유전체의 계면에서 일어나는 전기적 피로의 원인을 해결하고자 하였다. 기존에 주로 사용되었던 금속 전극인 Pt 대신에 Iridium(Ir) 또는 Ruthenium(Ru) 등과 같은 금속을 사용하거나, RuO₂, IrO₂와 같은 산화물 전극이나 La_{0.5}Sr_{0.5}CoO₃(LSCO)와 같은 페롭스카이트 금속 산화물들을 커패시터의 전극으로 사용하여 강유전체와 전극 사이의 계면에서 발생하는 전기적 피로의 문제점을 해결하고자 하였다.

그러나 이러한 방법을 통해 전기적 피로의 문제는 해결되었으나, 상기 금속 원소들 또는 산화물 전극들은 값이 비싸고 제조하기가 까다로우며, 이러한 전극을 사용하여 제조된 박막은 큰 누설전류의 값을 가져서 FeRAM에 적용되기에는 더 많은 개선을 요구하고 있는 상태에 있다.

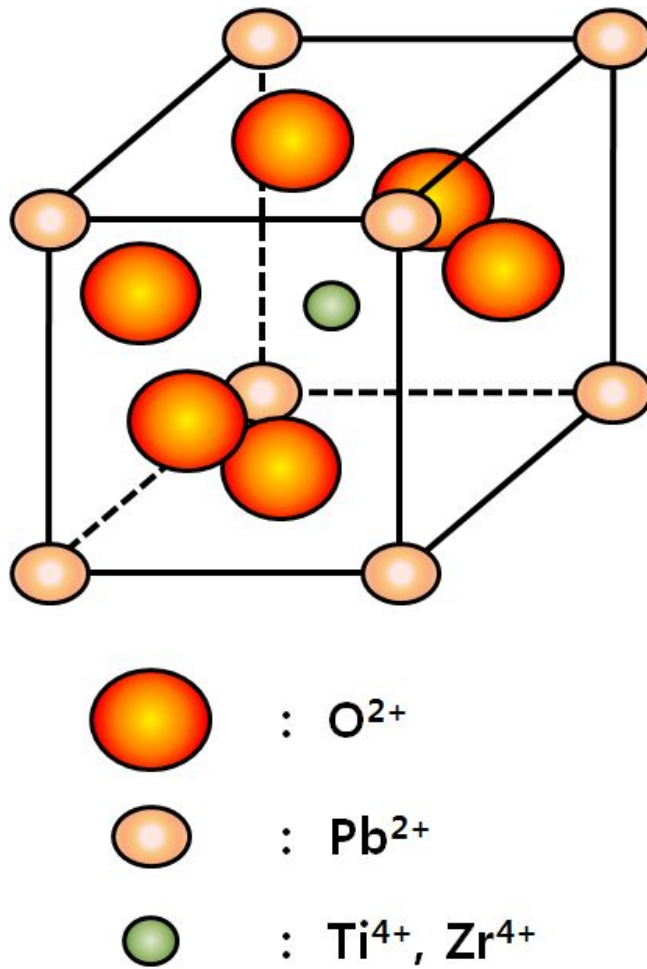


Fig. 3 The Crystal Structure of $\text{PbZr}_{1-x}\text{Ti}_x\text{O}_3$.

ii) SBT($\text{SrBi}_2\text{Ta}_2\text{O}_9$)

PZT가 잔류분극, 결정화 온도, 누설 전류 등의 특성들은 FeRAM에 적용되기에 적합하지만, 메모리로서 장시간 사용할 시 발생하는 전기적 피로 등의 신뢰도 면에 있어서 부적합하여 계속 연구가 진행되고 있는 동안, C. A. Araujo 등은 전기적 피로가 없는 SBT 박막을 최초로 제조하였다. 이들은 MOD(Metal Organic Decomposition) 방법을 사용해 SBT를 제조하여, 10^{12} 회의 분극 반전 이후에도 잔류 분극의 값이 감소하지 않는 전기적 피로 특성을 관찰하였다^[30].

PZT에서와 달리 SBT에서 전기적 피로가 거의 관찰되지 않는 이유는 SBT 결정 구조 내에 있는 비스무스 산화물층이 Net-Electrical Charge를 가지고 있고, 격자 내에서 그것들의 위치가 전극 부근에서 공간 전하를 보상하기 위해서 자체적으로 조절되기 때문이라고 설명하였다. SBT는 그림 4에 나타난 것처럼, 두 개의 $(\text{Bi}_2\text{O}_2)^{2+}$ 비스무스 산화물 층 사이에 $(\text{SrTa}_2\text{O}_7)^{2-}$ 에 해당하는 두 개의 페롭스카이트층이 샌드위치된 복잡한 구조를 가지고, a축($a=5.515\text{\AA}$)과 b축($b=5.520\text{\AA}$)의 길이가 약간 다른 사방정계 구조이다.

SBT의 자발분극은 페롭스카이트층에 위치한 TaO_6 팔면체의 중심에 위치하고 있는 탄탈늄(Ta) 이온의 이동에 의해서 발생하고, 자발분극의 방향은 b축 방향이다. 이 때 c축 방향으로의 자발 분극성분이 거의 없기 때문에 메모리에 사용되기 위해서는 c축 방향성장이 아닌 혼합 배향성(Mixed Orientation)을 가지도록 성장을 시키거나 b축 방향으로 결정화를 시켜야한다.

SBT의 또 다른 장점으로서는 SBT의 결정 구조 내에 있는 비스무스 산화물 층이 층들간에 걸리는 응력을 최소화하기 때문에 100nm 이하의 얇은 박막으로 제조할 수 있다는 점이다. 박막을 얇게 제조할 경우 동일한 전압을 인가하였을 때, 두께가 얇으므로 더 높은 전기장이 박막에 걸리게 되어 메모리 동작을 위해서 특정 전기장이 요구 될 때, 더 낮은 전압을 인가해도 된다는 이점이 있다.

SBT는 결정화 온도가 높다는 단점을 갖고 있다. 보통, SBT는 $800^\circ\text{C} \sim 850^\circ\text{C}$ 에서 결정화가 일어난다. 일반적인 반도체 공정에 있어서 700°C 이상에서는 금속 전극으로 사용되는 Pt의 확산이 일어나고, 800°C 이상에서는 휘발성이 강한 원소의 휘발에 의해 원하지 않은 Pyrochlore 상이 형성되는 등으로 인해 조성의 조절이 어렵게

되며, 특히 그 정도의 고온에서는 반도체 공정상에서 증착된 박막들 간에 확산이 일어나서 원하던 구조의 박막을 얻을 수 없게 되는 문제가 발생한다.

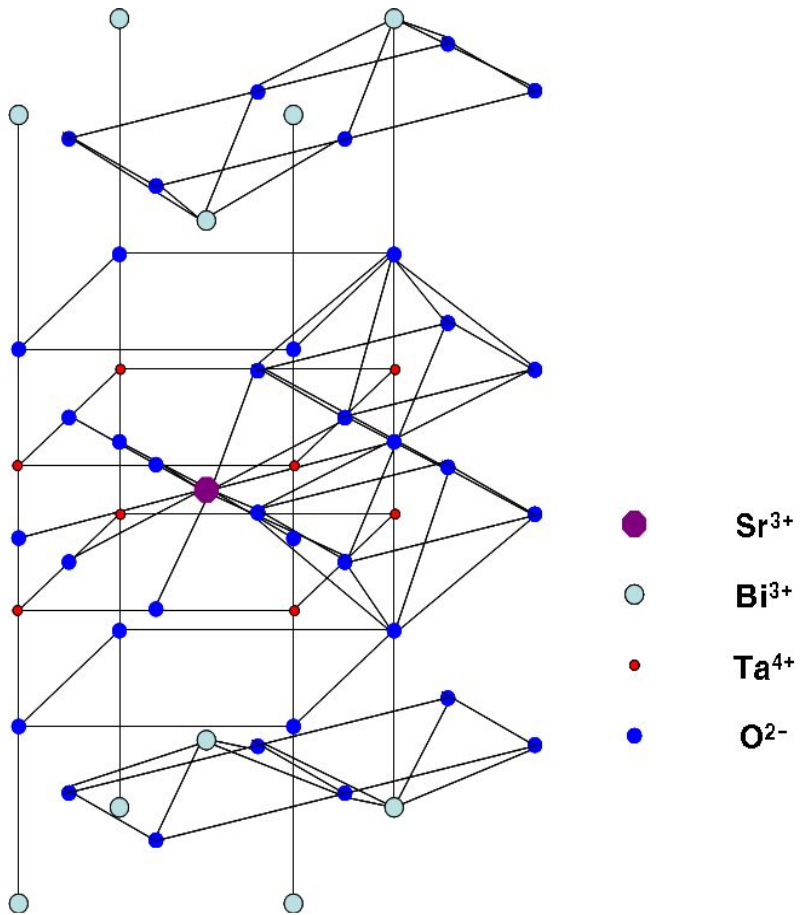


Fig. 4 The Crystal Structure of $\text{SrBi}_2\text{Ta}_2\text{O}_9$.

iii) BLT($\text{Bi}_{4-x}\text{La}_x\text{Ti}_3\text{O}_{12}$)

$\text{Bi}_{3.25}\text{La}_{0.75}\text{Ti}_3\text{O}_{12}$ (BLT)를 고찰하기 전에 BLT의 모체인 $\text{Bi}_4\text{Ti}_3\text{O}_{12}$ (BTO)에 대해 알아보기로 하겠다. BTO는 1949년 B. Aurivillius 에 의해 처음 발견되었고, 675°C의 큐리 온도에서 상전이를 하는 널리 알려진 강유전체이다.

BTO는 Bismuth Titanate Family 중의 하나로서, 그 일반형은 $(\text{Bi}_2\text{O}_2)\text{M}_{n-1}\text{R}_n\text{O}_{3n+1}$ 이고, BTO 의 경우는 $n=3$ 에 해당하고 SBT의 경우는 $n=2$ 에 해당한다. M의 자리를 차지하는 원소들은 Bi, Ba, Sr, K, Ca, Na, Pb 등의 희토류(rare earth) 원소들이고, R의 자리를 차지하는 원소들은 크기가 좀 더 작은 Ti, Nb, Ta, Fe, W, Mo, Ga, Cr 등의 원소들이다. BTO 는 a-축의 길이가 5.448Å, b-축의 길이가 5.411Å, 그리고 c-축의 길이는 32.83Å인 orthorhombic 구조를 가지고 있으며, $(\text{Bi}_2\text{O}_2)^{2+}$ 비스무스 산화물층과 $(\text{Bi}_2\text{Ti}_3\text{O}_{12})^{2-}$ 페롭스카이트 층으로 이루어져 있고, $(\text{Bi}_2\text{O}_2)^{2+}$ 비스무스 산화물층들 사이에 세 층으로 이루어진 $(\text{Bi}_2\text{Ti}_3\text{O}_{12})^{2-}$ 페롭스카이트 층들이 샌드위치된 형태로 존재한다^[31,32].

BTO의 자발 분극은 페롭스카이트 층에 위치하고 있는 Ti 이온의 이동에 의해 발생하고, 자발 분극의 방향은 b-c 면 상에서 b-축 방향으로 4.5°의 각도를 이루고 있으며, 자발 분극의 크기는 b-축 방향으로 $50\mu\text{C}/\text{cm}^2$, c-축 방향으로 $4\mu\text{C}/\text{cm}^2$ 의 값을 갖는다. 항전계의 경우도 역시 방향성을 가져서 b-축 방향으로 50kV/cm, c-축 방향으로 3.5kV/cm의 값을 갖는다. 그리고 BTO도 PZT와 마찬가지로 일정 횟수 이상의 분극 반전 이후에 잔류 분극의 값이 감소하는 전기적 피로 현상을 보인다^[33,34].

그러나 전기적 피로가 없는 SBT와 유사한 구조를 가지기 때문에, SBT의 전기적 피로 기구를 BTO에 적절히 적용시켜 BTO의 전기적 피로 문제를 해결하기 위한 많은 연구가 진행되어왔다. BTO가 높은 자발 분극의 값을 갖는다는 장점에 FeRAM용 강유전체로서 각광을 받아왔지만 항전계 역시 커서 분극화시키는데 많은 전압을 필요로 하기 때문에 이러한 높은 항전계를 낮추기 위한 연구가 진행되었다. 일반적으로 상전이 온도가 낮아지면, 항전계 값도 작아진다.

1969년 R. W. Wolfe 등은 BTO의 격자 내에 있는 Bi 이온을 희토류 원소로 치

환하는 방법을 통해서 BTO의 상전이 온도를 낮추는 연구 결과를 보고하였다. 그들은 BTO 에서의 Bi 이온을 치환할 수 있는 희토류 원소들에 대해서 이온 반경에 따른 용해도의 관계를 도식화하였고, 이들 희토류 원소들 중 가장 큰 이온 반경을 가진 La이 가장 높은 용해도 (70%)를 갖는다는 연구 결과를 보고하였다. 이와 더불어 La에 대해서는 X-선 강도 계산으로부터 La 이온이 50%의 Bi 이온을 치환하기까지 모두 페롭스카이트 층에 위치하고 있는 Bi 이온을 치환한다고 보고하였다^[35].

R. W. Wolfe 등에 의한, BTO에서의 La 이온의 용해도에 대한 연구를 바탕으로 1981년에 T. Takenaka 등은 여러 조성의 La이 치환된 Bismuth Titanate ($\text{Bi}_{4-x}\text{La}_x\text{Ti}_3\text{O}_{12}$, BLT)를 제조하여 La의 치환량에 따른 BLT의 강유전 특성을 조사하였다. 일축 방향으로 압력을 가하면서 소결한 BLT와 압력을 가하지 않고 대기압 상태에서 소결한 BLT 시편의 강유전 특성을 비교하였다. 특히 일축 가압 소결한 BLT 시편의 경우는 가해진 압력의 방향과 수직한 방향과 평행한 방향에 대하여 각각 강유전 특성을 조사하였다.

BLT grain 은 얇은 판 모양으로 결정화가 일어나고 얇은 판에 수직한 방향이 c-축 방향이 된다. 이로 인해 BLT를 가압 소결할 경우, 가해진 압력 방향에 대하여 c-축 방향으로 정렬하는 경향이 있다. 따라서 BTO는 자발 분극의 c-축 성분이 거의 없기 때문에 가압 방향과 수직한 방향에 대해서는 대기압 상태에서 소결한 BLT 시편보다 높은 잔류 분극의 값을 갖고, 평행한 방향의 BLT 시편에 대해서는 대기압 상태에서 소결한 시편 보다 더 낮은 잔류 분극의 값을 갖는다는 연구 결과를 보고하였다. 그리고, 가장 높은 잔류 분극의 값을 갖는 BLT에서의 La의 $x=0.75$ 라는 연구결과를 보고하였다^[36].

1999년 B. H. Park 등은 XPS(X-ray Photoelectron Spectroscopy) 분석을 통해 BTO의 비스무스 산화물 층에서보다 페롭스카이트 층에서 더 많은 산소 공공 (Vacancy)을 관찰하면서, BTO가 전기적 피로 현상을 보이는 원인은 페롭스카이트 층에 있는 산소 이온이 불안정하기 때문이라고 보고하였다^[37].

같은 해 B. S. Kang 등은 전기적 피로가 관찰되지 않는 SBT의 전기적 피로 기구 연구에서, Sr 이온을 휘발성이 강한 Bi 이온으로 치환할 경우 전기적 피로 현상

이 관찰됨을 확인하였고, SBT에서 전기적 피로가 없는 원인은 BTO의 경우와는 반대로 페롭스카이트 층에 있는 산소 이온이 안정하기 때문이라고 보고하였다^[38].

이러한 연구 결과들을 바탕으로 1999년 B. H. Park 등은 휘발성이 강한 Bi 이온을 일정량의 La 이온으로 치환할 경우 페롭스카이트 층에 있는 산소 이온의 안정화로 인하여 전기적 피로 현상이 관찰되지 않음을 보고하였다. 즉, 이들은 자발 분극의 값이 SBT보다 크고, 결정화 온도도 SBT보다 낮으며, PZT와 BTO에서 관찰되는 전기적 피로가 없는 $\text{Bi}_{3.25}\text{La}_{0.75}\text{Ti}_3\text{O}_{12}$ 박막을 최초로 제조하는데 성공하였다^[39].

그림 5는 $\text{Bi}_{3.25}\text{La}_{0.75}\text{Ti}_3\text{O}_{12}$ 의 결정 구조를 나타내고 있다.

Table 2. Properties of PZT, SBT and BLT

	PZT	SBT	BLT
$P_{sw} \sim P_{ns} (\sim 2P_r)$ ($\mu\text{C}/\text{cm}^2$)	20 ~ 70	4 ~ 16	16 ~ 20
Fatigue resistance	Poor	Good	Good
Leakage current at 5V (A/cm^2)	10^{-7}	10^{-9}	10^{-7}
Processing temperature ($^\circ\text{C}$)	500 ~ 600	750 ~ 850	650 ~ 700

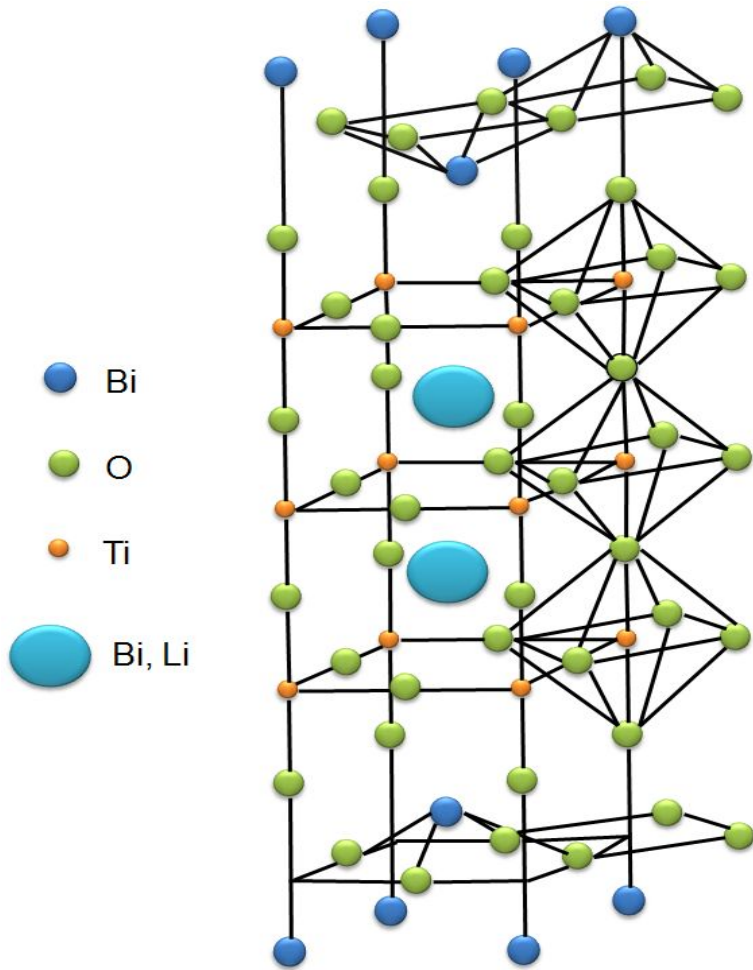


Fig. 5 Typical Perovskite Structure ($\text{Bi}_{3.25}\text{La}_{0.75}\text{Ti}_3\text{O}_{12}$).

4. 강유전체 박막 증착법

강유전체 박막을 증착하는 데에는 물리적 증착방법인 RF Magnetron Sputtering, PLD(Pulsed Laser Deposition) 등과 화학적 증착 방법인 MOD, Sol-Gel법, MOCVD(Metal Organic Chemical Vapor Deposition) 등을 포함하는 여러 가지 방법들이 보고되었으며, 강유전체 박막의 증착에 요구되는 것은 양질의 막을 얻는 것은 물론이며, 양산에 대응하기 위해서는 높은 생산처리량(박막 형성 속도), 대구경화(면내 균일성), 공정 안정성(재현성)이 요구된다.

특히 sol-gel법을 이용한 BLT 박막의 증착 방법은 액체상의 원료를 웨이퍼 상에 코팅하여 열처리에 의하여 소성하는 방법이다. 이 방법은 주로 금속 산화물의 형성에 알맞은 방법이다. 다양한 박막 제조 기술 중에서 sol-gel법은 조성비와 dopant의 제어가 용이한 외에 웨이퍼 내의 균일성도 얻어지기가 비교적 쉽고 양질의 박막을 값싸고, 쉽게 제작할 수 있을 뿐만 아니라, 많은 반도체 제작 기술에도 응용되어지고 있다^[40-45].

i) Sol-Gel 법

Sol-gel 법에 의해 무기 재료 합성의 역사는 1946년 규산 에스테르의 가수 분해 반응을 이용하여 Gel을 만드는 연구에서부터 시작되었다. 1959년 독일의 Shott사에서 금속 알콕사이드를 이용하여 SiO_2 막이나 TiO_2 - SiO_2 막을 판유리 위에 형성시키는 연구로 본격화되기 시작하였다. 1970년대에 이르러 유리분야 뿐만 아니라 Sol의 Gelation 특성을 통하여 섬유, 소결체나 코팅 막으로 열처리에 의하여 형상을 변형시키지 않는 제품을 위한 연구가 주대상이 되었다. 이후에 Dislich의 유리 제조 연구와 Mazdiyasi의 다결정 소결체 제조의 연구 등으로 현재의 Sol-gel법 과학기술의 체계가 이루어지게 되었다^[46].

최근에 강유전체 박막을 포함한 재료 전반에 Sol-gel 방법의 유용성이 제시되고 있는데, 그 장점을 다음과 같이 요약할 수 있다.

1. 순도 높은 전구체를 용이하게 합성할 수 있다.
2. 다성분계에 대해서도 균일한 전구체 혼합을 유도할 수 있다.
3. 낮은 상생성 온도를 이용하여 고온에서 유도될 수 있는 불균질상의 생성을 억제할 수 있다.
4. 여러 물리·화학적 인자들을 제어함으로써 전구체의 구조를 변화시켜 박막의 미세구조의 조절이 가능하다.
5. Sol의 점탄성 특성을 제어하여 박막의 두께와 막 생성 속도를 임의로 조절할 수 있다.

Sol-gel 법은 습식 화학법으로 무기 산화물을 제조하는 방법을 의미하며, 분체 콜로이드와 고분자 콜로이드형 Sol-gel법으로 크게 분류된다. 분체 콜로이드 Sol은 콜로이드 입자가 용매에 분산된 형태로 주로 분말 합성 및 성형에 주로 사용되며, 고분자 콜로이드형 Sol은 반응물질인 유기 금속 화합물을 유기 용매에 녹인 형태로 박막, 섬유등의 제조에 많이 이용된다. 용액 상태에서 분자 수준의 균일한 혼합이 가능하므로 소성 온도를 낮출 수 있고 미량의 첨가제라도 균일하게 혼합할 수 있는 장점이 있다.

ii) 스퍼터링법(Sputtering)

현재 양산장치로서 완성도가 가장 높은 것이 스퍼터링법이라 하겠다. 스퍼터링법은 플라즈마를 사용하여 타겟에 조사시켜 마주하고 있는 기판에 박막을 형성하는 방법이다. 스퍼터링법에 의한 박막 형성은 사용한 스퍼터의 방식에 의하여 여러 가지로 분류되는데 박막 형성 방식으로서는 RF Sputtering법, DC Sputtering법, 이온 빔(Ion Beam) Sputtering법 있으며 박막을 형성하는 막과 타겟의 종류에 의해서도 여러 가지로 분류될 수 있다^[47].

iii) MOCVD법

Sputtering 법이 최근 가장 양산화에 접근하였다고는 하나, 막의 특성과 단차 피복성 (Step Coverage) 면에서는 아직 충분하지 못하므로 이에 대한 개선이 요구된다. 현재 Sputtering 법의 약점을 보완한 박막 형성법으로서 MOCVD 법이 활발히 연구되고 있다. Sputtering 법에 비하여 MOCVD의 이점은 박막 조성 제어가 용이한 것, 단차 피복성이 우수한 것, 손상이 작은 것 등을 들 수 있다. 특히 단차 피복성이 좋은 점은 LSI 가 3차원적으로 복잡해짐에 따라 큰 장점이 된다.

MOCVD 법에서 중요한 것은 원료의 선택이다. 이 박막 형성에 요구되는 원료의 특성으로 증기압이 높은 것, 안정된 것, 취급이 용이한 것, 기상 중에서 반응하지 않은 것 등을 들 수 있다. 특히 납계 원료는 독성이 높은 경우가 많은 것이 문제시되고 있다. 또한 통상 원료가 액체로 되는 온도에서 Ar 등을 캐리어 가스로 하여 완충 챔버 (Buffering Chamber) 내에 가스를 주입하는데 이런 주입 방식에서는 배관을 원료와 동일한 온도로 유지하지 않으면 안 되고 역으로 온도가 높아지면 배관 내에서 분해 될 염려가 있기 때문에 가스 배관계의 온도 관리가 어려워진다. 특히 DPM 계와 같은 고체원료를 사용하면 배관 내에 석출이 문제가 되어 박막 형성 특성의 재현성이 나빠질 염려가 있다.

따라서 이런 문제점을 해결하기 위하여 알코올 등을 용매로 한 용액 원료를 액체 상태 그대로 수송, 유량 제어하고, 기화기를 사용하여 챔버 내에 가스를 주입하는 방식이 제안되었다. 이 방법을 사용하면 박막 형성 속도의 재현성 등이 향상되나 기화기 내와 기화기와 챔버 사이의 배관은 석출에 의한 배관 막힘의 염려가 있다. MOCVD 법의 경우 원료 공급계의 안정성과 박막 형성 속도 향상이 양산화에 주요 요인이 된다 할 것이다^[48].

B. 강유전체 소자의 구조와 동작 특성

강유전체 소자는 강유전체 재료를 커패시터의 절연막으로 사용한 1T-1C 형 소자 셀과 강유전체 재료를 게이트 절연막으로서 이용한 MF(1)S-FET 형 소자 셀 등이 있다.

1. 1T-1C 형 강유전체 소자

강유전체 박막을 이용한 FeRAM 소자는 작동방식에 따라 DRO(Destructive Read Out) 방식인 분극반전 전류형(1T-1C type)과 NDRO(Nondestructive Read Out) 방식인 FET(Field Effect Transistor)형으로 나눌수 있다. 이제 까지 FeRAM 소자에 대한 연구는 대부분 분극반전 전류형으로 연구 실용화되었으나, 최근에는 내구성 향상과 고집적화를 위해 FET형 FeRAM 소자에 대한 연구가 활발히 진행되고 있다. 기존의 DRAM 구조에서 커패시터 재료를 상유전체에서 강유전체로 대체하여 DRAM과 거의 동일한 소자 구조를 가지는 분극반전 전류형의 기본구조를 나타내고 있으며 그림 6에서 보여 주는 것처럼 화학적으로 안정한 두 전극 사이에 강유전체가 쌓여있는 형태인데, 전극/강유전체/전극으로 이루어진 축전기가 CMOS 반도체 집적 회로에 대하여 옆에 위치하는 경우와 위에 위치하는 두 가지 경우가 있다. 전자의 경우는 보다 넓은 면적을 요구하게 되므로 집적도가 낮고, 후자의 경우는 고밀도의 메모리를 제조할 수 있지만 인접 축전기들끼리 간섭을 받는 Cross-talk의 문제가 발생할 수 있다.

그림 7은 1T-1C type FeRAM의 동작원리를 나타내고 있다. 여기서 P^* 는 Switched Polarization을 \hat{P} 은 Nonswitched Polarization을 나타내며, P_r^* 과 \hat{P}_r 은 각각 Switched Remanent Polarization과 Nonswitched Remanent Polarization을 의미한다. “1” State를 나타내는 P_r^* 과 “0” State를 나타내는 \hat{P}_r 의 차이가 커야만 state 구분이 확실해 진다. 즉, P^* 와 \hat{P} 의 차이가 커야 한다. “1” State에 대한 것으로서 그림 7의 (a)와 같이 음의 펄스 전압을 인가하여 음의 분극을 갖도록 하여 이를 “1” Sate로 정의한다. 그 다음 써넣은 “1” 신호를 읽어내기 위해서 그림 7의 (a)의 두번째 형태의 양의 펄스 전압을 인가해 주면 분극이 반전되어(1→4→5) 펄스인가

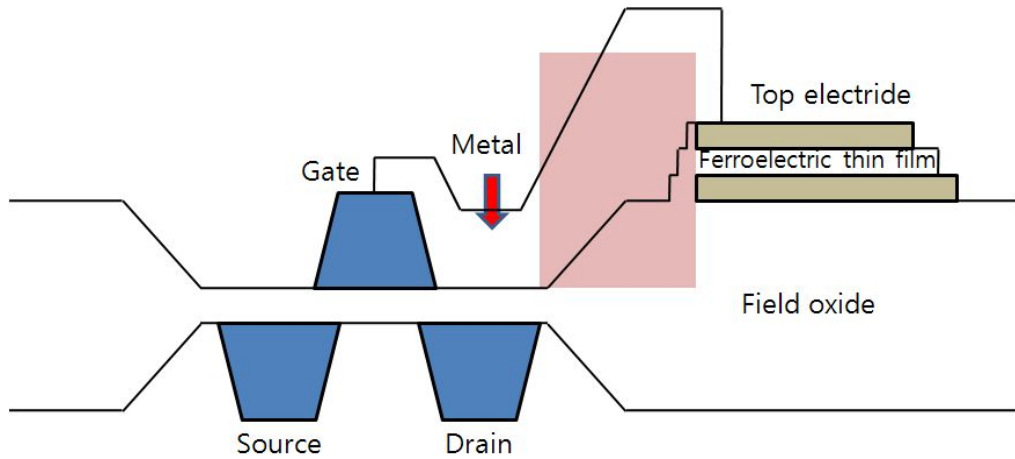
전후의 분극차는 P_r^* 값을 갖는다. 이때를 Sitching mode라고 한다. 위와 같은 방법으로 읽어낸 후에는 반전되어 있는 양의 분극을 처음 상태와 같이 음의 분극으로 써넣어 주어야 한다. “0” State에 대한 것으로서 그림 7의 (b)와 같이 양의 펄스 전압을 인가하여 양의 분극을 갖도록 하여 이를 “0” State로 정의한다. 그 다음 써넣은 “0” state를 읽어내기 위해서는 그림 7의 (b)의 두 번째 형태의 양의 펄스 전압을 인가해 주면 분극이 반전되어(6→4→5) 펄스인가 전후의 분극차는 P_r^{\wedge} 값을 갖는다. 이 때를 Nonswitching mode라 한다.

위와 같은 방법으로 읽어낸 후에는 분극이 반전되지 않기 때문에 다시 써넣어 줄 필요가 없다. “1” State를 읽어 낼 경우 분극 반전시 전하량의 변화에 기인한 전류는 저항내에 흘러 신호가 검출되어진다. 한편 “0” State의 경우에는 분극반전을 하지 않기때문에 전하량의 변화가 적어 전류가 저항에 흐르는 양도 적어 “1” State의 경우와 비교하면 출력전압이 작다. 즉, 출력의 대소에 의하여 “1”과 “0”을 구별할 수 있다^[49].

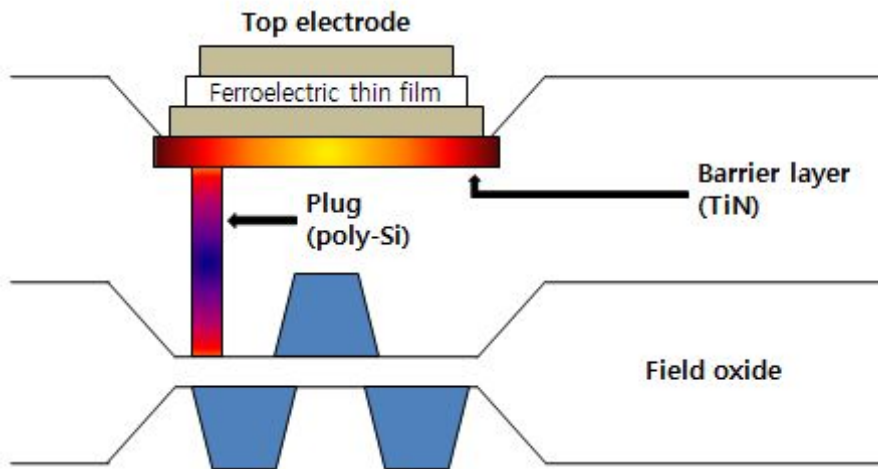
저장된 정보를 읽어내는 과정은 전압을 강유전체 축전기에 인가한 순간에 Bit line 상으로 흘러나가는 전하량을 감지하는 것으로 이루어진다. 강유전체 축전기에 양의 전압을 인가하면, 기억 정보 ‘0’이 기록되어 있을 때는 흐르는 전하량과 ‘1’이 기록되어 있을 때 전하량의 차이에 의해서 발생되어지는 전압의 차이가 발생되어지고 기준전위와 비교해서 그 차이에 의해서 ‘0’과 ‘1’을 읽는다.

이러한 FeRAM등의 기억소자에 응용되기 위해서는 다음과 같은 조건을 만족시켜야 한다.

- 1) 각형비가 우수한 P-E 이력곡선을 가져야 한다.
- 2) 항전계가 작아야 한다.
- 3) 잔류 분극량이 커야 한다.
- 4) 스위칭 속도가 빨라야 하고 피로 등의 문제가 없어야 한다.
- 5) IC 공정과 적합성을 가져야한다.



(a) Low Density Memory Device (64Kbit)



(b) High Density Memory Device (1Mbit)

Fig. 6 The Structure of 1T-1C(1transistor-1 capacitor) Type FeRAM.

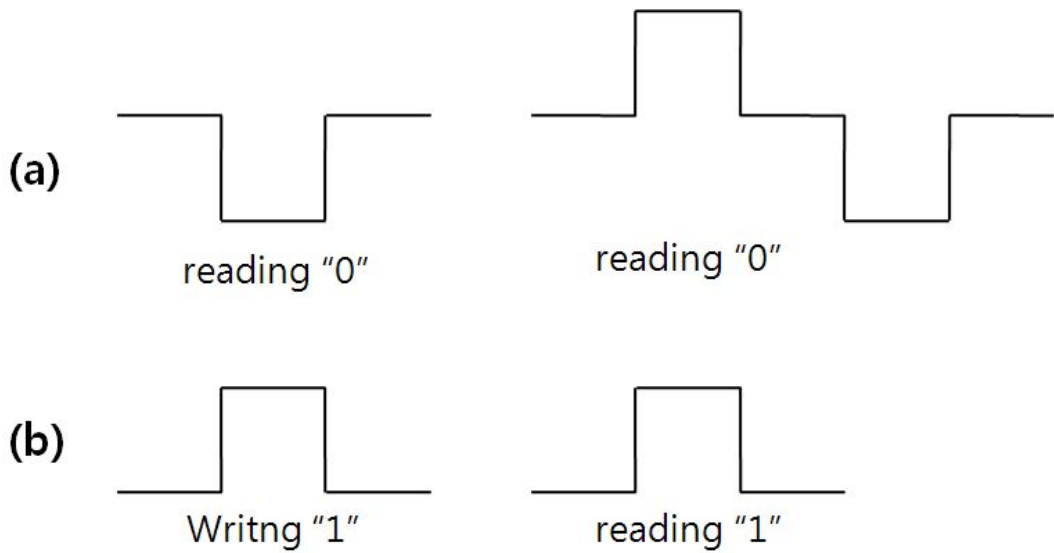
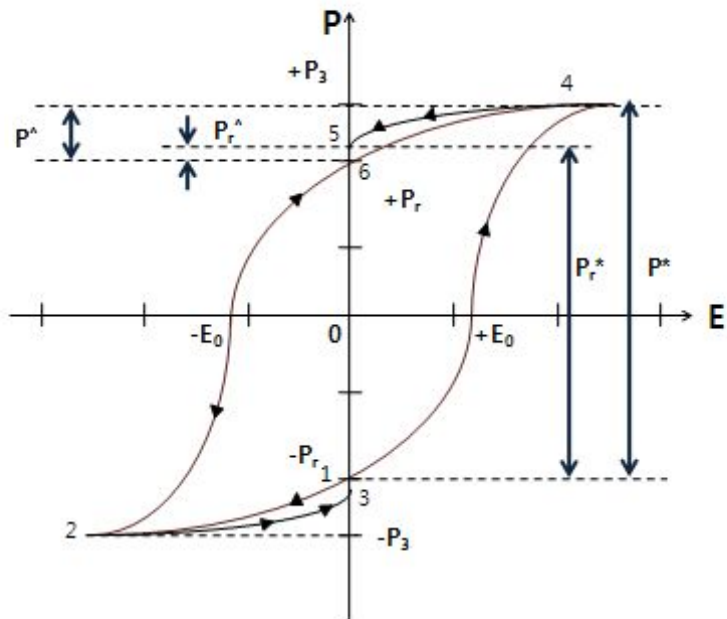


Fig. 7 P-E Relation with Pulses for Writing and Reading at (a) "1" State and (b) "0" State.

2. MF(1)S-FET 형 강유전체 소자

그림 8에서는 MFS-FET형 FeRAM에서는 게이트 절연막으로 사용되고 있는 강유전체의 분극 상태를 “0” 또는 “1”의 기억정보로 사용한다. 정보의 저장은 게이트 전극과 실리콘 기판 사이에 전압을 인가해서 강유전체의 분극 상태를 변화시키면서 행해진다. 접지 상태에 있는 실리콘 반도체에 대하여 게이트 전극에 양 또는 음의 전압을 인가하면 강유전체의 분극은 가해진 전기장의 방향을 따라 변하게 된다. 이로 인해 “0” 또는 “1”의 기억 정보가 저장된다^[50].

저장된 정보를 읽는 방법은 다음과 같다. 게이트 전압에 강유전체의 분극 상태가 변하지 않은 정도의 작은 전압을 인가하면 Field Effect에 의해 실리콘 반도체 내에 채널이 형성되고, 이 채널을 통해 Source에서 Drain으로 전류가 흐르게 된다. 이 때, 강유전체의 분극 상태에 따라 반도체에 실제로 인가되는 전압은 차이가 생기고 이 차이에 의해 반도체 내에 생성되는 채널의 폭이 달라지게 된다. 이로 인해 Source에서 Drain으로 흐르는 전류의 양이 달라지는데, 기준 전류에 대해서 Drain 전류의 크고 작음을 감지해서 저장된 정보를 읽는다. 위와 같이 저장된 정보를 읽은 후에도 강유전체의 분극상태는 변하지 않으므로 NDRO형이다.

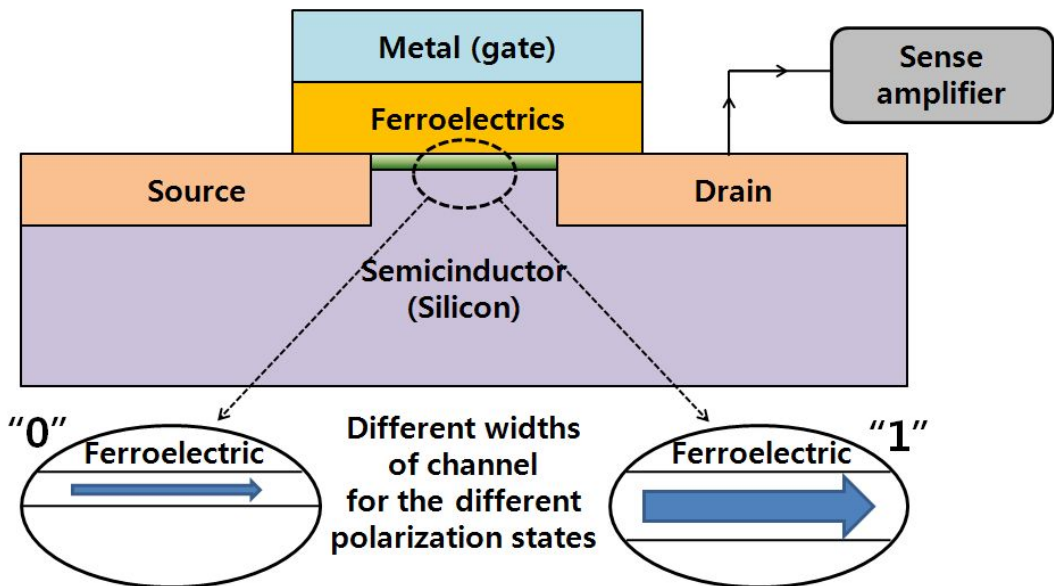


Fig. 8 The Structure and Sensing Mechanism of MFS-FET type FeRAM.

III. 화학적 기계적 연마(CMP) 공정

A. 화학적 기계적 연마(CMP) 공정의 원리

CMP 공정기술은 장비, 소모자재(Consumable), Metrology Tool 등의 기술이 화학적 반응과 기계적 반응이 결합되어 일어난다. 화학적 반응은 슬러리 내에 함유되어 있는 Chemical들과 연마하고자 하는 웨이퍼 표면간의 반응을 의미하며, 기계적 반응은 연마 장비에서 가해진 힘이 슬러리내의 입자(abrasives)에 전달되고, 이미 화학적 반응을 받은 웨이퍼 표면이 입자에 의해 기계적으로 제거된다^[51].

CMP 공정에서 웨이퍼는 패드와 슬러리에 의해서 연마되어지며, 패드가 부착되어진 연마 테이블은 단순한 회전운동을 하고 헤드부는 회전운동과 요동운동을 동시에 행하며 일정한 압력을 가한다. 웨이퍼는 표면 장력 또는 진공에 의해서 헤드부에 장착되어진다. 헤드부의 자체 하중과 인가되는 가압력에 의해 웨이퍼 표면과 패드가 접촉하게 되고, 이 접촉면 사이의 미세한 틈(패드의 기공부분)사이로 가공액인 슬러리가 유동하여 슬러리 내부에 있는 연마입자와 패드의 표면 돌기들에 의해 기계적인 제거작용이 이루어지고, 슬러리 내의 화학성분에 의해서는 화학적인 제거작용이 이루어진다.

CMP 공정에서 패드와 웨이퍼간의 가압력에 의해 디바이스 돌출부의 상부에서부터 접촉이 이루어지고, 이 부분에 압력이 집중되어 상대적으로 좁은 표면 제거 속도를 가지게 되며, 가공이 진행되어 갈수록 이러한 돌출부는 줄어들어 전 영역에 걸쳐 균일하게 제거된다. CMP는 높은 제거속도를 가지면서 안정도와 균일도를 얻기 위하여 패드 및 슬러리의 선택뿐만 아니라 캐리어 암과 연마 판의 속도, 연마판의 온도, 연마하는 동안의 압력, 그리고 패드 컨디셔닝 하는 방법 등과 같은 공정 조건들을 고려하여야 한다^[52,53].

CMP 공정의 가장 중요한 장점은 다층 구조의 내부 연결 물질(Multi-level Interconnection)을 만드는데 필수적인 광역 평탄화(Global Planarization)를 실현할 수 있는 장점이 있다^[54].

현재 반도체 제조 칩의 집적도가 증가함에 따라 다층 구조 내부 연결 물질의 층수 또한 갈수록 증가하고 있는 추세에 있다. 즉, 반도체 소자가 고집적화 되고 고속화를 필요로 하게 됨에 따라 패턴이 더욱 미세화 되고 내부 연결 물질의 금속

층수도 계속 증가할 전망이다.

그러나, 다층화로 인하여 최저층에서 부터 고층으로 올라 갈수록 단차가 점점 커지게 되어 미세 패턴 형성이 어려워 집적회로의 제조가 어려워지는 결과를 갖는다. 평탄화 되지 않은 단차들은 반복된 식각(Etching)에 의해 형성된 패턴 위에, 반복된 필름을 증착한 결과로 발생된다.

이러한 문제점을 해결하기 위해 단차를 없애고 표면을 평탄화 시키는 공정이 필요하게 되었다. CMP는 단차가 큰 표면을 광역 평탄화 하게 한다. 반도체 소자 제조 공정에서 단차의 향상과 국부적 또는 광역적 평탄화 구조를 얻기 위해서는 적절한 공정을 수행해야 하며, 현재에는 광역 평탄화 공정으로 CMP 공정이 유일한 대안으로 평가 되고 있다. CMP 공정은 메모리 분야뿐만 아니라 비메모리 분야에서 더욱 활발히 사용되고 있고 공정수가 증가하고 다양한 막을 평탄화 하는데 사용된다.

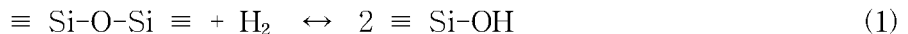
CMP는 PECVD와 식각공정과 함께 나노 스케일의 칩 제조에 있어서 반드시 필요한 공정이다. ILD(Inter Layet Dielectric ; 층간 절연막) CMP와 금속 CMP는 디바이스 층의 모든 표면에서 계속적으로 적용이 되어져야 하며, 3차원의 형상을 얻기 위해서 각층을 광역적인 평탄화를 형성하는 것이 CMP의 주된 장점이다. 이러한 CMP는 기계적인 작용과 화학적인 작용이 동시에 작용하여 서로 상호작용을 일으키는 연마공정이다.

CMP는 다른 평탄화 공정에 비해 100~1000배의 평탄화 범위를 갖는 것으로 보고 되고 있다. 현재 소자의 고속화를 실현하기 위해 다층 배선이 요구되는 논리형 소자에서 많이 적용하고 있다. 기억형 소자에서도 다층화 되어감에 따라 점차적으로 적용을 하고 있는 추세이다. 또한 CMP공정은 소자 집적화, 금속배선, 복잡한 논리회로, 층간 절연 평탄화 등 많은 응용 분야에 사용되고 있고 그 사용은 증가할 전망이다.

1. 화학적인 요소

CMP의 기본원리는 어원에서 알 수 있듯이 화학적인 요소와 기계적인 요소가 있다. 화학적인 요소로써 회전하는 탄성체 패드와의 조합에 의해 웨이퍼 표면의 물질이 벗겨져 나가게 된다. 웨이퍼가 패드 표면에서 왕복 운동함에 따라 액상속의 슬러리 입자들이 웨이퍼와 패드가 접촉한 부분에서 웨이퍼 표면에 대해 압력을 가함으로써 연마가 된다. 이와 같이 CMP는 주로 슬러리 입자들에 의한 화학적인 요소와 패드의 재료에 의한 기계적인 요소에 의해 연마한다^[55].

연마하는 동안 표면의 상호 작용은 슬러리 안에 물의 존재에 따라 즉, pH농도에 따라 큰 영향을 받는다. 그러나 물이 유기 용매로 대체되면 그 영향은 무시된다. 그림 9와 같이 슬러리에 의해 연마되는 동안 화학적 작용 과정을 나타낸 것이다. 슬러리 내의 용매와 웨이퍼 표면과의 수소결합, 슬러리 입자와 웨이퍼 표면의 수소결합, 슬러리 입자들이 움직이면서 결합되었던 웨이퍼 표면이 제거된다. 슬러리에 의한 연마의 최종 화학식을 식(1)에 나타내었다.



연마는 반응속도가 일반속도 보다 빠를 때 이루어지는데 때때로 산화막의 재증착이 더 크다. 슬러리 입자와 웨이퍼 표면 사이의 결합력은 연마하는 동안의 동적 마찰 계수를 정한다. 따라서 슬러리의 화학적인 성질은 제거 속도를 좌우하는 중요한 요소이다. 현재 가장 높은 제거속도를 가지는 슬러리 재료는 CeO_2 이다. 그러나 평탄화에서는 제거속도에 기초를 둔 슬러리의 선택뿐만 아니라 슬러리 입자 콜로이드 분포도 중요하다. 물은 산화막의 여러 성질에 영향을 미치게 된다. 산화막내에서 수소 확산이 크게 되면 이는 하이드록실 결합의 깨짐에 영향을 주어 결과적으로 제거되는 입자의 크기도 영향을 주게 된다.

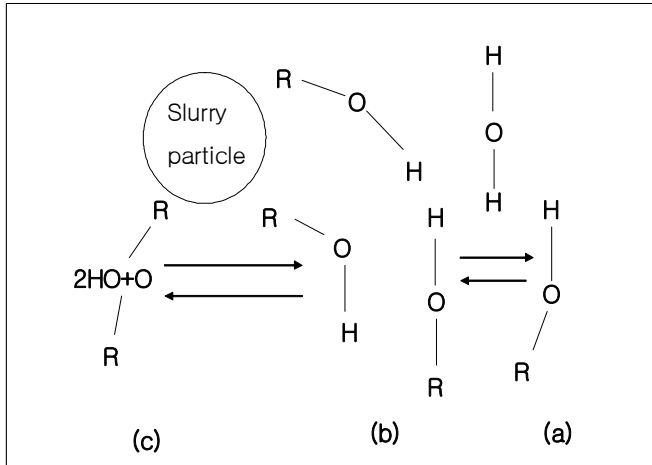


Fig. 9 Sequence of Chemical Reaction During Polishing Process.

슬러리는 피가공물이 웨이퍼의 표면으로부터 또는 표면으로 연마입자와 화학물질을 전달하는 매개체이다. 패드의 재질과 함께 슬러리의 선택은 연마하려고 하는 막의 종류에 따라 다르게 선택된다. 슬러리의 pH 정도에 따라 막의 화학반응 정도가 다르므로 알맞은 pH의 슬러리를 선택하는 것이 필요하다. 또한 슬러리속의 파티클(Particle)의 입자크기에 따라서 연마되는 정도가 다르다. 즉, 다결정 실리콘용 슬러리는 입자가 크고 약 알칼리성이고, 산화막용 슬러리는 입자가 작고, 약 알칼리인데 반하여 금속용 슬러리는 강한 산성의 슬러리를 사용한다. 또한 다결정 실리콘용 슬러리는 입자 형태가 콜로이드 형태로 존재하는 반면, 산화막용 슬러리는 폼드(Fumed) 형태인 슬러리를 사용한다. 일반적으로 슬러리 내부에 포함되는 연마입자는 $10\sim 1000\text{\AA}$ 의 크기를 가지며 경도는 피가공물의 경도와 비슷한 경도를 가지는 것으로 기계적인 제거 작용을 행한다. 슬러리는 가공 대상체에 의해 그 성분을 달리하는데 이것은 크게 다음과 같이 분류 할 수 있다.

- (1) ILD CMP : 층간 절연막인 SiO_2 용 슬러리로는 폼드 실리카(Fumed Silica)에 알칼리를 첨가 한 것이 일반적이며, pH를 안정시키기 위하여 완충제를 첨가하거나 세정성 향상을 위한 첨가제를 첨가한다.
- (2) Metal CMP : 금속의 CMP에 사용되는 슬러리는 기본적으로 금속을 산화 또는

에칭시키는 첨가제와 기계적 가공을 하는 Al_2O_3 등의 연마입자로 구성되어 있으나 각 공정마다 원조성의 슬러리를 사용한다.

- (3) Poly-Si CMP : Poly-Si CMP에 사용되는 슬러리는 폼드 실리카 또는 Bare 웨이퍼를 CMP하는 데에는 콜로이드(Colloid)상 실리카에 알칼리 수용액을 첨가한 것이 일반적이다. 연마 속도로는 폼드 실리카가 우위이나 연마면에 미치는 손상 면에 있어서는 콜로이드 상 실리카가 더 좋다.
- (4) STI CMP : 현재 STI 공정에서는 CeO_2 계열의 슬러리가 주로 사용이 되고 있다. 이는 STI 공정에 발생하는 디싱(Dishing)과 산화막 침식(Oxide Errosion) 등의 결함을 최대한 줄이고자 하는 요구에 의해 높은 선택비를 가지는 슬러리가 필요함에 따라 생겨난 결과이다. 즉, 절연막과 질화물, Poly-Si와의 선택비에 대한 요구 정도를 향상시키는 결과를 가진다. 그러나 아직도 많은 부분이 해결되어야 하며, 특히 CMP 후 표면의 스크래치(Scratch) 저감에 대한 해결방안이 필요하다.

Fumed Silica(SiO_2)는 CMP 연마제에 가장 일반적인 것이고, 비교적 저가의 고순도이며, 다른 연마제에 비교하여 연마입자가 침전되지 않는 등의 이유에 의하여 처음부터 ILD CMP에 사용되고 있다. 폼드 실리카(Fumed Silica)는 기상법 실리카라고 불리는데, 사염화규소를 탄수 소염에서 연소시켜 얻는다. 제조공정은 각각의 원료인 사염화규소, 수소, 공기를 반응버너에 공급하고, $1000^{\circ}C$ 이상의 고온반응에 의하여 실리카를 발생시킨다.

유기규소화합물을 습식으로 가수분해하면 반도체 제조공정에 있어서의 CVD 산화막에 준하는 품위의 초고순도 콜로이드 실리카(Colloidal Silica)가 얻어진다. 이것은 원료의 유기규소화합물이 증류에 의한 제조가 가능하게 하기 위한 것이다 제조공정은 원료인 유기규소화합물은 용매에 넣어 반응조에 도입하고 가수분해 반응이 개시된다.

일반적인 Alumina(Al_2O_3) 연마제는 용매 알루미늄을 분쇄한 것이지만 여기에서 서술하는 연마입자 알루미늄은 알루미늄 수산화물을 소성하여 얻어지는 것이며, 미세한 1차 입자가 복수 회합하여 2차 입자를 형성하고 있다. 소성과 정에는 알루미늄은 각종의 결정구조를 가지므로 $Y \rightarrow \delta \rightarrow \theta$ 로 변화하여 최종적으로 안정한 α

형의 알루미늄으로 된다. 또, 소성온도에 의하여 1차 입자 직경도 변화하고, 소성조건을 제어하는 것에 의하여 연마용 연마입자로서의 연마력을 조정하는 것이 가능하다. Al과 Cu 등 연질금속의 연마에는 δ 결정 또는 θ 결정의 알루미늄이 이용되어지고, 컴퓨터의 하드 디스크의 연마에는 θ 와 α 의 공동 결정의 알루미늄이 사용되어진다. 소성된 알루미늄은 분쇄, 분급 공정을 거치고 최종적으로 필요한 첨가제를 혼합하여 제품화된다. CMP에서 알루미늄의 연마입자를 사용하는 경우의 문제점으로는 실리카계 연마제에 비교하여 스크래치(Scratch)가 일어나는 점, 연마입자가 침전하기 때문에 침강방지제의 첨가가 필요하다.

Cerium Oxide(CeO_2)은 유리(Glass)에 대하여 높은 가공능률을 나타내는 것은 이미 알려진 사실이고, CMP에 있어서는 산화막을 고능률로 가공하기 때문에 그 적용이 검토되고 있다. 유리연마용의 산화 세립은 순도 50~90%로 조정되어 제조되는 것이고, CMP 용도로서는 이것을 용매 추출법에 의해 다시 한번 제조되어 순도를 5N(99.9999%)이상으로 높여주는 것이 검토되고 있다. 슬러리는 현재 안정적이며 제조하기가 쉬운 실리카를 가장 많이 사용하고 있으며 국내에서도 제조 가능하다. 차세대 슬러리로 는 지르코니아(Zirconia)와 산화망간(MnO_2)을 이용한 슬러리카발이 주목받을 것이다.

슬러리내에 함유되어 있는 화학성분들은 크게 다음의 몇 가지로 나누어진다. 분산제는 슬러리 내부의 연마입자의 분산성을 높여준다. 현탁액은 슬러리 내의 화학액이 매우 고르게 혼합될 수 있도록 도와준다. 소포제는 가공시 발생하는 기포를 억제시켜 균일한 제거를 유도한다. Buffer Solution는 완충제로 가공 중의 pH shock 방지하여 주며 일정한 pH값을 유지시켜준다. Bulk solution는 일반적인 화학반응을 유도시켜주는 작용을 하는 성분이다. 산화제(Oxidizer)는 금속 CMP용 슬러리에 있어서 매우 중요한 요소이며, 이것의 선정에 의해 CMP 특성이 상당한 영향을 받게된다. 반응 억제제(Inhibitor)는 금속표면이 산화 될 때 얼마만큼 균일하게 원하는 양만큼 형성되는가가 중요하다. 이를 조절하기 위한 요소이다.

이러한 많은 요소들이 슬러리 내부에 존재하고 있으며 각각의 역할을 담당하고 있다. 분산, 현탁 및 특수한 기능(세정성 또는 pH 안정성)을 유지시키거나 증가시키는 첨가제들은 불순물로 볼수 있지만 이러한 첨가제들의 첨가는 필수적인 것이

므로 슬러리의 순도를 높이거나 가공 후의 오염을 저감시키기 위해서는 이러한 첨가제들의 개선 또는 기타의 불순물들을 줄인다.

연마용 슬러리에 있어 화학적 조성 외에도 연마 입자의 슬러리 용액에서의 입자 크기, 균일성 및 분산 안정성 정도가 연마 특성 및 효율에 큰 영향을 미친다. 이러한 연마 입자의 특성은 슬러리의 제조 공정에서 조절할 수 있다. 슬러리를 제조하기 위해서는 먼저 연마 입자 분체를 수계 용매에 초기 분산시켜야 하는데, 이때의 효율에 의해 초기 분산액의 안정성, 후공정 진행의 용이성, 후공정에 의한 미립화 정도, 2차 입자 분포의 다분산도 및 거대 입자 수의 분포 정도 등이 결정된다. 슬러리 용액에서의 입자 크기, 균일성 및 분산 안정성 정도를 조절하는 데 있어 가장 중요한 공정은 밀링 공정이라 할 수 있다. 밀링은 덩어리 상태로 비교적 약하게 응집되어 있는 2차 입자를 원하는 입경으로 깨줌과 동시에 연마 입자가 용액 중에 고르게 퍼지게 해주는 것이다. 대표적인 밀링 방법으로는 Bead 밀링, 초음파 밀링, Jet 밀링 등이 있다. Bead 밀링은 사용한 Bead 및 용기로부터 갈려 나오는 물질에 의한 오염 정도가 크며, 초미립화, 다분산도 등 밀링 효율 및 생산성이 떨어진다. 초음파 밀링은 원하는 정도로 초미립화가 어렵고, 밀링된 이차입자가 다시 응집하려는 경향이 강해 안정성이 떨어진다. 또한 초음파 처리 장치에서 금속 불순물이 발생될 위험이 크다. 이러한 종래 밀링 방법들에 의해서는 다분산도를 충분히 줄일 수 없어 분산액 중에 다양한 크기의 응집 이차입자가 존재하게 되고, 따라서 평탄성 등의 연마 효율이 나쁘고 연마 성능의 재현성 확보가 어렵게 된다. Jet 밀링은 오염의 원인이 적고, 전체적으로 균일한 충격량을 줄 수 있어 다분산도를 줄일 수 있으며, 생산성이 좋다는 장점이 있다.

2. 기계적 요소

CMP의 기계적인 요소로는 연마 공정 시 웨이퍼와 패드와의 물리적인 운동과 패드재료 특성을 들 수 있는데, CMP의 기계적인 성질을 이해하는데 식(2)과 같이 Preston의 유리에 대한 연마 방정식을 사용한다.

$$dr / dt = K P ds / dt \quad (2)$$

여기서, P : 압력

ds / dt : 유리 표면과 패드와의 상대속도

dr / dt: 기계적인 제거 속도

T : 유리막의 두께

K : Preston 상수

어떤 재료를 제거한다고 하는 것은 거시적으로 큰덩어리 제거와 수십 나노 영역의 상호 작용이 있다. Preston의 방정식은 슬러리 입자 직경에 따른 제거 속도를 나타내지는 않는다. 연구에 의하면 어떤 임계값 이상의 슬러리 입자 직경은 제거 속도에 거의 영향이 없으나, 다만 입자들의 균일한 정도가 중요하다. 웨이퍼의 표면 제거 속도는 원래 국부적인 압력에 따라 다른데 Preston 방정식에서 알 수 있듯이 가해지는 압력, 접촉 면적 및 패드의 움직이는 속도에 의해 구해진다. 따라서, 국부적인 면을 생각하면 높게 솟은 부분은 낮은 부분보다 높은 압력을 받게 되므로 빠른 표면 제거 속도를 갖는다. 또한 계속해서 연마하면 패드와 웨이퍼와의 접촉 면적을 증가하므로 높은 부분의 제거 속도는 감소한다. 그러나 전체속도 즉, 웨이퍼 표면전체의 제거 속도는 일정하게 된다.

그럼 10에서 패드의 기계적인 특성을 알 수 있다. 사용하는 패드는 웨이퍼 표면을 따라서 굽어져 있지 않고 오히려 존재하는 슬러리 입자, 패드의 휘는 정도, 경도, 거칠기에 따라 어떤 부위에 대해서 불규칙적이다.

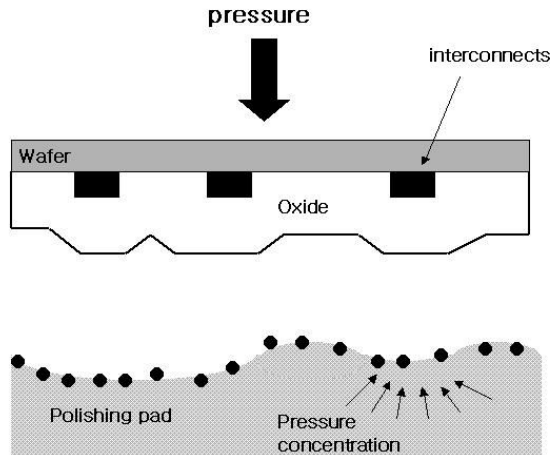


Fig. 10 Mechanical Characteristic of Pad.

높게 솟은 부분이 연마되는 동안 패드의 특성 변형길이 수평변형 길이와 수직 변형 길이 내에 직접적으로 패드와 접촉되지 않는 부분이 생긴다. 만약 소자 내의 높은 부분들 사이의 간격보다 변형 길이가 길 경우 솟은 부분만이 연마되고 평탄화 속도는 높을 것이다. 높게 솟은 부분이 패드의 거칠기와 같은 높이 슬러리 입자의 직경과 같은 만큼 같이 없어진다면 연마는 솟은 부분이나 낮은 부분 둘 다 일어난다. 그러므로 딱딱한 패드 즉 수평변형 영역이 큰 패드는 다이(Die)내의 평탄도는 나쁘지만 연마 균일도는 좋다. 여기서 연마 균일도는 막의 제거 균일도이고, 평탄도는 연마후의 평탄도이다. 따라서 서로 상관관계에 있다.

CMP 공정은 다른 평탄화 기술에 비해 공정이 간단하지만 웨이퍼 내의 연마 균일도를 만족하면서 빠르고 안정된 제거 속도를 얻어야 한다. 또한 패드가 노화되면 제거 속도가 변한다.

따라서 연마 균일도나 평탄도가 변한다. 왜냐하면 연마를 매끄럽게 하면 웨이퍼와 패드와의 접촉 면적이 넓어져서 효과적인 연마 압력이 감소하고, 슬러리 공급 통로가 줄어든다.

한편, 제거 속도에 영향을 미치는 요소들 중에서 원활한 슬러리의 공급은 중요한

요소이고, 그 외에 패드의 노화를 방지하기 위해 주기적인 보완 장치나 패드의 교환이 필요하다. 이러한 패드의 오래된 부분들을 깎아 내고 새로운 표면이 드러나게 하는 것이다. 이러한 패드 컨디셔닝은 방법에 따라 제거 속도와 균일도에 큰 영향을 미치므로 이에 대한 연구 또한 활발히 진행된다.

패드 컨디셔너는 계속되는 연마로 인하여 슬러리의 각종 연마 입자나 웨이퍼 불순물들이 패드 모공에 흡착되어 후속 공정에 영향을 미치는 것을 방지하고 패드 손상과 변형을 제거시켜 슬러리 공급이 원활하게 하여 연마 시 웨이퍼에 지속적인 연마율을 유지하도록 다이아몬드로 패드 기공의 초기화를 연마 도중 현장에서 진행하고 있다. 연마 패드는 CMP의 기계적인 요소를 좌우하는 요소로써 패드의 재질과 웨이퍼를 잡고 있는 캐리어 암과 연마 패드의 회전 운동이다.

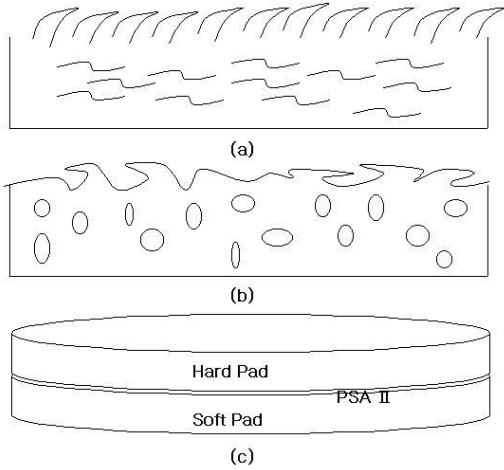


Fig. 11 Some Kinds of Pad.

이 중에서 패드의 재질은 그 특성상 종류에 따라 막이 제거되는 속도가 다르고 입자 발생 여부도 다르다. 그림 11에서 나타낸 것처럼 패드는 크게 나누어서 그림 11에 (a)의 부드러운 것과 그림 11에 (b)의 단단한 것이 있는데 부드러운 패드는 우레탄이 함유된 펠트 패드이고 단단한 패드는 다공성의 우레탄 패드이다. 앞서 말한 것처럼 부드러운 패드는 연마 균일도가 좋고 쿠션이 좋은 반면에 높은 압력으로 연마할 때 전체적인 평탄도가 좋지 않다. 반면에 단단한 패드는 좋은 평탄도를

얻을수 있지만 연마 균일도가 나쁘기 때문에 사용하고자 하는 막의 종류 및 용도에 따라 다르게 선택될 수 있다. 그림 9의 (c)에서 보듯 현재 산화막 연마용으로는 PSA II접착제를 이용하여 두 가지를 겹쳐서 이중 패드를 사용한다. 즉, 상층에는 단단한 패드를 사용하고 하층에는 부드러운 패드를 사용하여 서로의 단점을 보완해야한다. 또한 재질에 따라 입자 발생정도가 다르며 연마패드 구조 및 재료 성질은 연마 속도 및 CMP공정으로 이루어진다. 패드 특성 및 연마 능력 사이의 직접적인 상관관계는 아직도 발견되고 있지 않으며 패드의 수명에 따른 성능을 유지하는 것이 컨디TU닝 기술이다. 이러한 기술은 경험적으로 이루어 졌으며 CMP 공정에 패드가 얼마나 영향을 줄 것인지, 패드 특성이 연마 능력에 중요하게 작용한다

[56]

B. 화학적 기계적 연마(CMP) 공정의 개요

반도체 공정중 CMP의 필요성은 웨이퍼의 평탄화에만 독자적으로 적용되는 것은 아니다. 렌즈 제조시 유리연마를 할 목적으로 사용되었고, 이 유리 연마의 기초부분이 광범위하게 산화막 CMP에 적용되었던 것이다.

IC 제조에서, 초기 웨이퍼 준비의 마지막공정으로서 실리콘 연마는 수십 년 동안 사용되고 있다. 그러나 평탄화를 위해 사용되는 CMP는 웨이퍼의 준비 단계에서의 실리콘 연마나 렌즈 제조 등과는 다른 것이다. 물론, 이 세 가지 모두 높은 평탄도나 균일도가 요구되고 있다. 그러나 CMP에서는 훨씬 적은 양의 물질 제거량을 가지고 달성되어야 한다. 또한 물질 제거에 대한 허용 범위도 실리콘 연마 보다 훨씬 더 최적화된 공정 조건이 요구된다. 따라서 평탄화에 대해 사용되는 CMP는 훨씬 더 치밀한 공정 조건이 요구된다.^[57-59].

그림 12는 기본적인 CMP 연마 장비의 개략도를 나타내었다. 웨이퍼 이송장치의 하단부에 고정되는 웨이퍼는 고분자재질의 연마패드표면에 대해 가압되고, 웨이퍼와 패드는 일정한 rpm속도로 회전한다. 미세한 연마입자와 수용액으로 구성되는 연마슬러리는 패드의 중심으로 연마의 종료시점까지 일정한 슬러리 공급 속도로 지속적인 분사가 이루어지며, 패드 장착부의 원심력은 패드 위에 형성된 슬러리의 유동층을 패드표면에 분산시킨다. 따라서 연마입자에 적용된 힘과 회전력에 의한 기계적인 연마와 웨이퍼와 슬러리에 의한 화학적 연마의 조화에 의하여 CMP 공정에 의한 웨이퍼표면의 광역평탄화가 이루어진다.

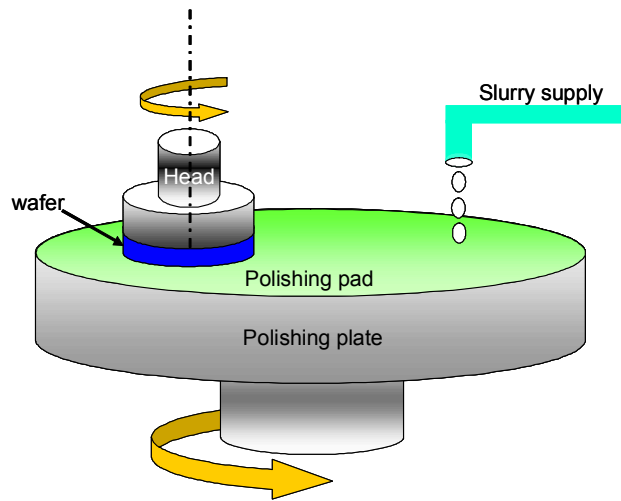


Fig. 12 Schematic Diagram of CMP Equipment.

1. Damascene 공정

Damascene 공정은 고대의 상감기법을 응용한 기술로 현재의 집적회로 공정에 있어 금속배선에 주된 핵심공정으로 주목받고 있다. Damascene은 우리나라말로 상감이라고 한다. 이는 중세 시리아의 수도 Damascene의 금속기술가와 그들에 의해 이루어진 상감세공기술을 일컫는 말에서 유래한 것이다. 이 기술은 글자그대로 어떤 재료의 한 부분을 파낸 후 그 곳에 다른 재료를 채워 넣는 기술을 말한다. 실제로 반도체 기술에서 적용되는 Damascene 공정은 SiO₂ 같은 절연체에 배선이 형성될 부분을 에칭하고 배선 금속을 채운 다음 CMP 등을 통해 불필요한 금속을 제거하는 순서로 이루어진다. 그림 13에서 알루미늄의 Plug and Pattern 공정과 구리의 이중 상감 공정(Dual Damascene) 을 비교해 놓았다^[60].

Damascene 공정은 구리전기도금을 위해서 개발된 공정이 아니라 원래는 미세한 패턴형성을 위해 개발된 공정이었으나 구리의 경우 에칭의 기술개발이 제대로 이루어지지 않았기 때문에 알루미늄에 쓰이던 기존의 Plug and Pattern 공정이 어렵다. 따라서 Damascene 공정을 구리의 배선공정에 적용하게 되었다. 구리의 경우는 직접 상감공정을 쓰기보다는 이를 응용한 이중 Damascene 공정을 이용하고 있다^[61].

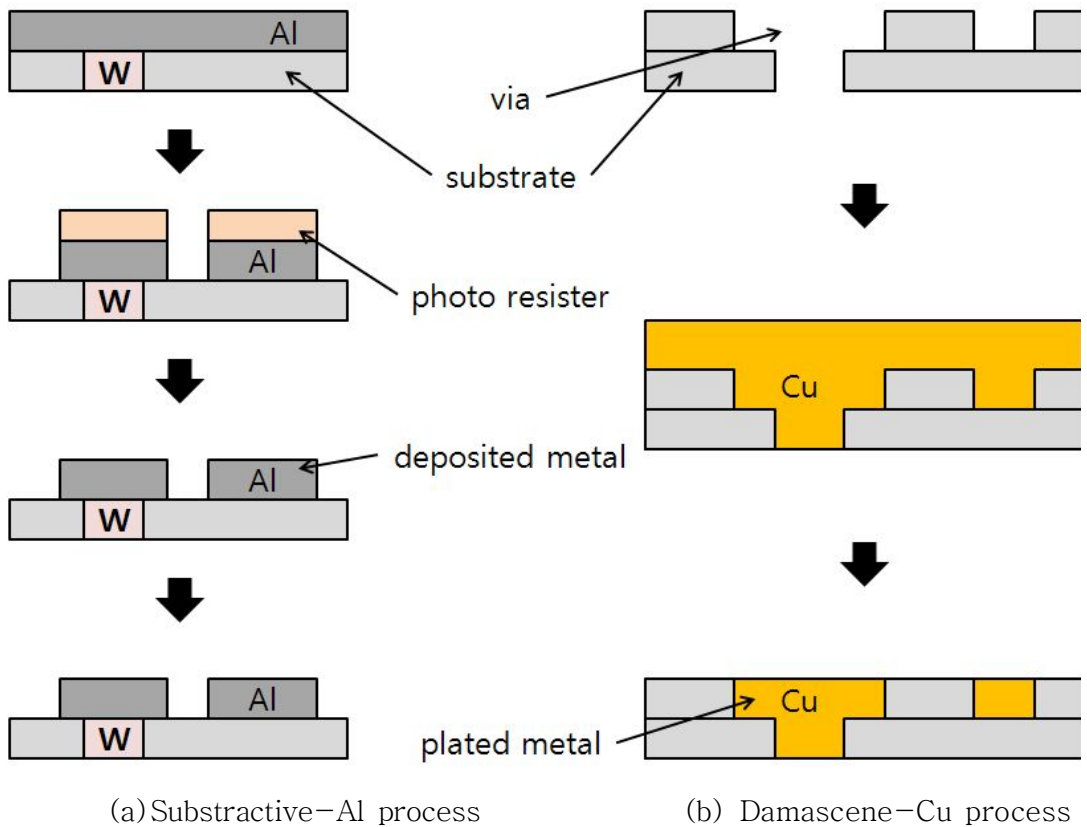


Fig. 13 Comparison of Subtractive-Al Process and Damascene-Cu Process.

C. 화학적기계적연마(CMP) 공정 변수

화학적기계적연마(CMP) 공정 중 발생하는 공정 변수들로는 연마율, 평탄화율, 패턴형태 의존성, 표면의 양질, 표면 손상, 슬러리 화학 작용, 수소 이온 농도(pH), 산화제, 화학 농도, 점성도, 슬러리 연마제 입자, 연마제의 경도, 농도, 입자 크기, 입자 형태, 슬러리 흐름 정도, 온도, 압력, 패드 속도, 패드 기질, 패드 기공크기, 패드 압축도, 패드 탄력성, 패드의 경도, 패드 두께, 패드 컨디셔닝, 연마패드, 마찰력과 윤활력, 웨이퍼 속도, 웨이퍼 굴곡, 웨이퍼 마운팅, 박막의 경도, 웨이퍼 크기, 세정 기술 등이 있다.

CMP란 화학적으로 연마하고자 하는 물체의 표면을 연화시키고 연화된 면을 기계적인 힘으로 제거해야 한다. 기본 공정 절차는 캐리어 암이 진공으로 웨이퍼를 잡고 이를 1차 연마 장소에서 캐리어 암과 연마판 간에 슬러리가 투입되고, 캐리어 암과 연마판 간에 기계적인 연마가 이루어진다. 1차 연마된 것은 2차 연마 장소에서 미세 연마하게 되고 미세 연마된 웨이퍼는 초순수내에서 세정하게 된다.

CMP는 높은 제거속도를 가지면서 안정된 균일도를 얻기 위하여 패드 및 슬러리의 선택 뿐아니라 캐리어 암과 연마 판의 속도, 연마판의 온도, 연마하는 동안의 압력 그리고, 패드 컨디셔닝하는 방법 등과 같은 공정 동안 파티클(Particle) 발생 등이 ULSI에 지대한 영향을 미치므로 CMP 공정에 미치는 여러 공정 변수들의 상호 관계를 이해하는 것이 대단히 중요하다.

1. 압력 및 속도

압력이 증가하면 실접촉 면적(Real Contact Area)이 증가하고, 속도가 증가하면 연마 입자 또는 패드와 웨이퍼간의 단위 시간당 미끄러지는 거리의 증가로 인한 연마량이 증가한다.

2. 슬러리 공급량

슬러리 공급량이 증가할수록 Fresh Slurry의 공급량이 증가하기 때문에 연마량이 증가하고, 적절한 공급 위치 또한 연마량을 변화시키는 중요한 요소이다.

3. 입자 함유량, 입자 크기, pH

입자 함유량이 증가하면 가공에 참여하는 입자수가 증가하므로, 연마량이 증가한다. SiO₂의 CMP가공에서 연마 입자의 크기가 증가하면 물의 OH⁻와 Si의 결합 반응층(Si-OH)이 증가하여 SiO₂의 박막의 경도를 떨어뜨리므로 연마량이 증가한다. 그리고 이러한 반응속도를 최대화시켜 연마량을 향상시킬 수 있는 최적의 pH 값이 존재한다.

4. 연마 패드(Polishing Pad)

일반적으로 연마패드(Polishing Pad)는 고분자계열의 경질 폴리우레탄이나 폴리우레탄(Polyurethane)이 함침 혹은 코팅된 부직 폴리에스테르 펠트가 주류를 이루고 있으며 크게 2 가지 기능을 한다. 먼저 패드 표면에 약 1.445mm 크기의 기공들이 있어 슬러리의 유동을 원활하게 해주고 두 번째로 pore wall은 웨이퍼 표면으로부터 반응물을 제거하는 기능을 갖고 있다^[63].

연마패드는 경도에 따라 경질과 연질로 분류되는데, 경질패드(hard pad)의 경우는 보다 단단하고 비압축성이기 때문에 패드의 굽힘이 작아져 결국 연마표면에 비해서 요부에서의 연마율 감소로 인해 평탄화를 향상시킨다. 그러나 Metal CMP의 경우에는 가공 후 스크래치(Scratch) 등의 표면 결함을 남기게 된다. 연질 패드(Soft pad)의 경우는 웨이퍼 전면의 가공을 편차가 작으나 패턴 민감도가 낮은 특성 때문에 평탄화도가 나쁘다. 따라서 최근에는 위와 같은 문제를 최소화하기 위해서 연질(Soft)의 SUBA계열 패드 위에 경질(Hard)의 Polyurethane 계열의 패드를 적층한 2 중 패드를 많이 사용하고 있다^[64].

가공 기구로서 사용되는 패드는 웨이퍼와 접촉하여 연마작용을 일으키는 기능을 하며 연마에 가장 직접적인 영향을 미친다. 또한 연마패드는 가공 대상물의 압착에서 기인한 가공압력을 지지해주며 가공액 전달체의 역할로서 가공지점까지 슬러리를 수송함과 동시에 가공물에 대해서 유체에 의한 전달력을 전달하는 역할을 한다. 동시에 미시적인 관점에서 패드가 웨이퍼 표면위를 이동할 때 접촉면에서 연마입자가 가공대상물에 대하여 수직으로 가압하고 수평방향으로 구름 또는 미끄럼을 일으키도록 하여 활발한 연마작용이 일어날 수 있도록 한다. 이러한 기능을 가지는 응력-변형(Stress-strain) 특성에서 패드는 고분자 고유의 성질인 점탄성 거동과 탄성적 거동을 동시에 보이게 되며 연마가 일어나는 동안 웨이퍼S와 접촉관계에 의

하여 패드의 거동특성이 웨이퍼의 연마결과에 영향을 미치게 된다. 이때 패드표면의 기공들은 이렇게 공급된 연마액을 순간적으로 지지하여 웨이퍼 가공에 참여하게 한다.^[65,66]

그러나 연마공정이 장시간 진행될 경우에는 연마액 속에 현탁되어 있는 연마 입자와 연마액 속의 화학 성분이 폴리우레탄 재질의 패드 미공들을 막게 되어 결국에는 연마패드가 새로운 연마액을 담아 두는 역할을 잃게 되는 패드표면의 미공막힘(Glazing) 현상이 일어나게 된다. 그러므로 패드의 잃어버린 기능을 재생하기 위해 매 공정마다 패드 컨디셔닝을 해줌으로써 패드 표면의 미세 구멍에 가공 잔류물 및 반응생성물 등으로 미공막힘이 생겼을 때에 패드의 표면을 깎아내어 패드의 기능을 재생시켜 가공 중 발생하는 이러한 모든 문제점들을 해결하게 되는 것이다.^[67]

5. 슬러리

슬러리(Slurry)는 피가공물인 웨이퍼의 표면으로부터 또는 표면으로 연마입자와 화학물질을 전달하는 매개체라고 볼 수 있다. 슬러리의 선택은 연마하려고 하는 막의 종류에 따라 다르게 선택되는데, 슬러리의 pH 정도에 따라 막의 화학 반응 정도가 다르므로 알맞은 pH의 슬러리를 선택하는 것이 중요하다. 그리고 슬러리 속의 입자 크기에 따라 연마되는 정도가 다르다. 즉 다결정 실리콘용 슬러리는 입자가 크고 약 알칼리성이고 산화막용 슬러리는 입자가 작고 약 알칼리인데 반하여 금속막용 슬러리는 강한 산성의 슬러리를 사용한다.

다결정 실리콘용 슬러리는 입자 형태가 콜로이드 형태로 존재하는 반면, 산화막용 슬러리는 폼드(Fumed) 형태인 슬러리를 사용한다. 일반적으로 슬러리 내부에 포함되는 연마입자는 10 ~ 1000Å의 크기를 가지며 정도는 피가공물의 정도와 비슷한 정도를 가지는 것으로 기계적인 제거 작용을 행하게 된다.^[68-71]

슬러리 내에 함유되어 있는 화학성분들

- 1) 분산제 : 슬러리 내부의 연마입자의 분산성을 높여준다.
- 2) 현탁액 : 슬러리 내의 화학액이 매우 고르게 혼합될 수 있도록 도와준다.
- 3) 소포제 : 가공 시 발생하는 기포를 억제시켜 균일한 제거를 유도한다.
- 4) pH 조절제(Buffer Solution) : 완충제로 가공 중의 pH Shock를 방지하여 주며, 일정한 pH 값을 유지시켜준다.

- 5) 산화제(Oxidizer) : Metal CMP용 슬러리에 있어서 매우 중요한 요소이며, 이것의 선정에 의해 CMP 특성이 상당한 영향을 받게 된다.
- 6) 반응억제제(Inhibitor) : 금속표면이 산화될 때 얼마만큼 균일하게 원하는 양만큼 형성되는가가 중요한데, 반응억제제는 이를 조절하기 위한 요소이다.

이러한 많은 성분들이 슬러리 내부에 존재하고 있으며, 각각의 역할을 담당하고 있다. 이중 pH 조절제는 용액의 pH를 조절하여 연마 입자들의 제타전위(Zeta Potential)의 절대값을 높여 입자 상호간의 전기적 반발력을 크게 함으로써 입자들의 분산 안정성을 향상시키고 입자 분산액의 점도를 낮추어 슬러리 제조를 용이하게 한다. 분산, 현탁, 세정성 그리고 pH 안정성과 같은 특수한 기능을 유지시키거나 증가시키는 첨가제들은 불순물로 볼 수 있지만, 이러한 첨가제들의 첨가는 필수적인 것이므로 슬러리의 순도를 높이거나 가공후의 오염을 저감시키기 위해서는 이러한 첨가제들의 개선 또는 기타의 불순물들을 줄여야 한다^[72].

IV. 실험 및 측정

A. 강유전 Capacitor 소자 제작

1. BLT 박막 증착

본 실험에서는 6-inch 웨이퍼로 Pt(120nm)/Ti(30nm)/SiO₂/Si 기판 위에 Sol-gel을 이용하여 BLT 박막을 증착시켰다. BLT 박막의 제조를 위해 스핀코팅 (Spin Coating)법을 사용하였으며, 스핀코팅 과정을 그림 14에 나타내었다. 일반적으로 스핀코팅법은 Deposition, Spin-up, Spin-off, Evaporation의 4단계로 나타낼 수 있다. 코팅 용액이 Newtonian 거동을 한다면 기판 전체에 균일한 박막을 얻을 수 있으며, 코팅 용액의 농도 및 점도, Deposition시 사용되는 코팅 용액의 양 및 Spinner의 회전속도(Rpm) 등에 의하여 박막의 두께 조절이 용이한 장점이 있다^[73].

BLT Sol-gel Precursor의 합성은 출발 원료로 용액의 전구체로서 bismuth (III)-acetate [Bi(CH₃CO₂)₃], lanthanum-acetate hydrate [(CH₃CO₂)La · H₂O], titanium(IV) iso-propoxide {Ti[OCH(CH₃)₂]₄}을 사용하였다. 용매로는 2-메톡시에탄올 (2-methoxyethanol) [CH₃OCH₂CH₂OH]을 사용하고 아세트산 (acetic acid) [CH₃CO₂H]을 촉매로 사용하였다. 최종적으로 Bi_{3.25}La_{0.75}Ti₃O₁₂ (BLT) Sol-gel 용액을 이용하였다.

기판은 H₂SO₄:H₂O₂(1:4), D₂O:HF (DHF;10:1), De-ionized Water (DIW), 세척하였다. BLT Sol-gel은 Bi_{3.25}La_{0.75}Ti₃O₁₂의 조성을 가지고 있다. BLT Sol-gel을 Spin-coat에서 3000rpm에서 30초 동안 도포하였다. 박막 내에 존재하는 유기물을 제거하기 위해 400℃로 유지된 Hot plate를 사용하여 공기 중에서 1분 동안 건조하였다. 이러한 과정을 5회 반복하여 두께를 조절하였다. 건조된 BLT 박막은 결정성을 위하여 다시 전기로에서 700℃로 1시간 동안 열처리 하였다. BLT 박막은 열처리 온도에 따라 결정의 성장으로 표면이 거칠어 질 수 있으며, 또한 열처리 온도에 따라 박막의 치밀성이 결여될 수 있으므로 강유전 BLT 용액의 적정 열처리 온도인 700℃에서 열처리 하였다^[74].

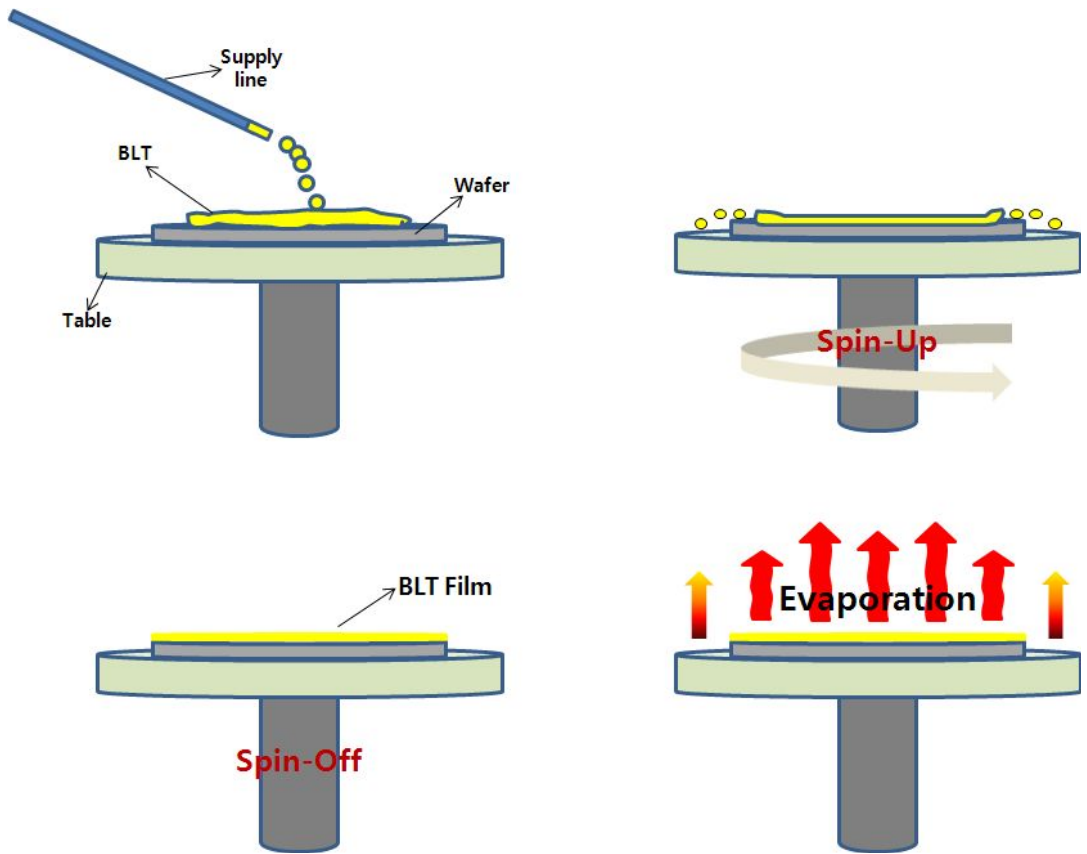


Fig. 14 The Stage of the Spin-coating Process.

2. 화학적 기계적 연마(CMP) 공정

i) 화학적 기계적 연마(CMP) 공정

BLT 박막 증착 후 연마 공정은 G&P Technology사의 POLI-450 장비로 진행하였다. 연마패드는 R&H사의 IC-1400을 사용하였다. 공정 변수로 헤드 속도는 50rpm, 슬러리 유속은 90ml/min, 연마 시간은 30초로 고정하였으며, 테이블 속도는 20, 40, 60rpm, 헤드 압력은 9.8, 19.6, 29.4kPa로 가변하여 연마를 진행하였다. 또한 패드 컨디셔닝(Pad Conditioning) 압력은 2kgf/cm²으로 고정하였고, 연마 패드는 교체 없이 사용하였다. 슬러리의 에이징(Aging) 현상을 방지하기 위하여 연마 전에 Sonic Tech사의 초음파 교반기로 충분히 교반시켜 주었다. CMP 공정 후 웨이퍼 세정은 3분 동안 NH₄OH : H₂O₂ : H₂O를 1:2:7의 비율로 제조된 SC-1 용액에서 3분간, 1:10의 DHF 용액에서 2분, 마지막으로 초음파 세척기를 이용하여 4분 동안 세척하였다. 슬러리는 상업적으로 판매되는 Silica 슬러리(pH 11.3)를 사용하였다.

연마율을 계산할 때 측정에 따른 오차를 방지하기 위해 J.A. Woollam사의 M-2000V 엘립소미터(Spectroscopic Ellipsometer)를 이용하여 측정하고, CMP 후의 BLT 표면 형상을 알아보기 위해 AFM(Atomic Force Microscope, PSIA, XE-100)을 측정하였다. BLT 박막의 결정구조는 XRD(X-ray Diffraction)을 이용하여 분석하였고, 박막 표면과 내부의 특성 및 박막의 두께는 FE-SEM(Field Emission Scanning Electron Microscope)을 이용하여 관찰하였다.

CMP Parameter	CMP Process
Wafer	6 " Pt(120nm)/Ti(30nm)/SiO ₂ /Si
Pad	IC-1400
Slurry	Silica Slurry pH(10.3, 10.8 11.3, 11.8, 12.3)
Slurry Flow Rate	90ml/min
Head Speed	50rpm
Down Force	9.8, 19.6, 29.4kPa
Table Speed	20, 40, 60rpm
Polishing Time	30sec

Table 3. CMP Process Parameters.



Fig. 15 CMP Equipment(POLI-450).

ii) 강유전 Capacitor 소자 제작

열처리가 끝난 BLT박막 시료는 전기적 특성을 측정하기 위하여 Sputtering 장비를 사용하여 Au 상부전극을 증착하였다. Au 상부전극과 BLT 박막간의 Contact를 향상시키기 위하여 고온로 장치에서 470℃의 온도로 산소분위기에서 10분간 열처리하여 최종적으로 강유전 Capacitor를 제작하였다. 그림 16과 17은 본 실험에서 제작된 BLT 박막 커패시터의 단면 구조도를 보여주고 있다. 그림 18은 BLT 박막 커패시터의 제작 공정도를 나타내고 있다.

제작된 Au/BLT/Pt Capacitor의 P-V 및 누설전류 특성은 RT-66A(Radiant Technologies Co.)를 이용하여 관찰하였다.

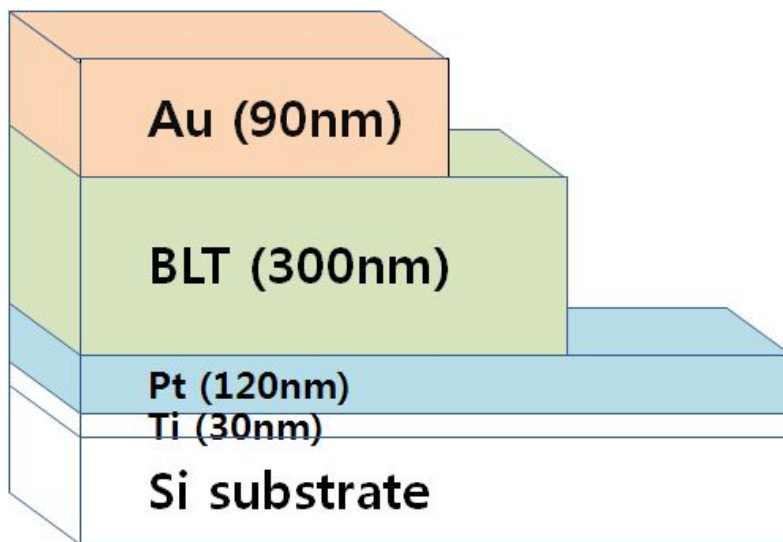


Fig. 16 MFM Substrate.

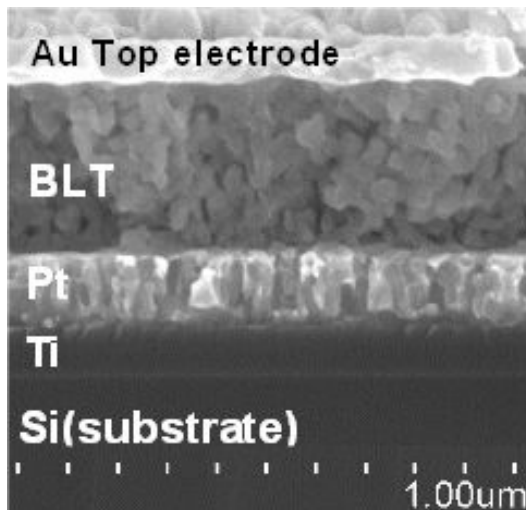


Fig. 17 MFM Substrate (FE-SEM Image of BLT Thin Ffilm Capacitor).

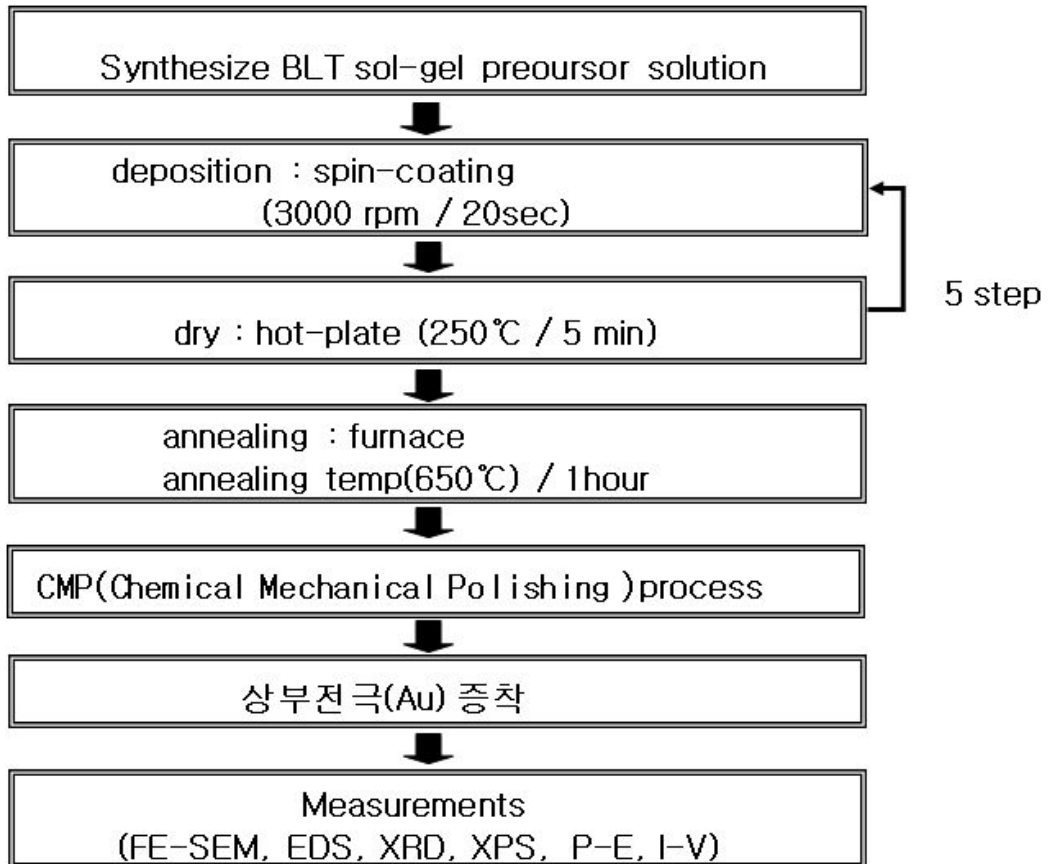


Fig. 18 Fabrication and Measurements of BLT Capacitor.

B. BLT 박막의 특성 측정

1. 두께 측정

박막의 두께는 박막의 성질을 나타낼 때 가장 먼저 인용되는 항목으로 박막의 특성 등이 두께에 의존한다. 대부분의 마이크로 일렉트로닉 응용에서는 박막 두께의 정확하고 재현성 있는 조절이 요구 된다. 다양한 종류의 박막과 그들의 어플리케이션 적용은 박막의 측정기술에 있어서도 다양한 방법을 요구하고 있다. 광학적 응용에서 막의 적용은 높은 정확도로 막의 두께를 측정하는 기술이 개발의 원동력이 된다.

그림 19는 BLT 박막의 CMP 전과 후 박막 두께를 측정한 J.A Woollam 사의 엘립소미터(M-2000V) 장비이다. 레이저빔을 사용하며 레이저빔은 편광(Polarization)되어 있는데, 편광된 빔은 BLT 박막이 증착되어진 시료에 특정한 각도로 입사하게 되고, 그 빔은 BLT 박막을 통과하여 하부층과 BLT 박막의 경계에서 반사된다. 박막에 빛이 입사하고 있을 때에 빔의 면이 회전하면, 이때 빔이 회전하는 두께와 굴절률을 계산하여 측정한다.

그림 20은 엘립소미터의 측정원리를 나타낸 모식도이다.

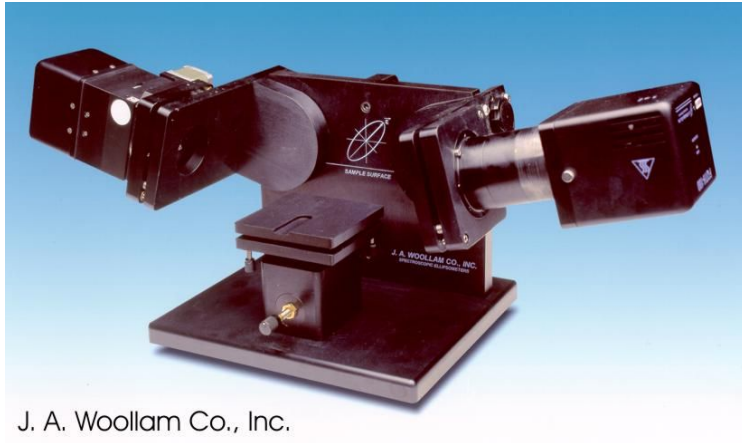


Fig. 19 Ellipsometer (M-2000V).

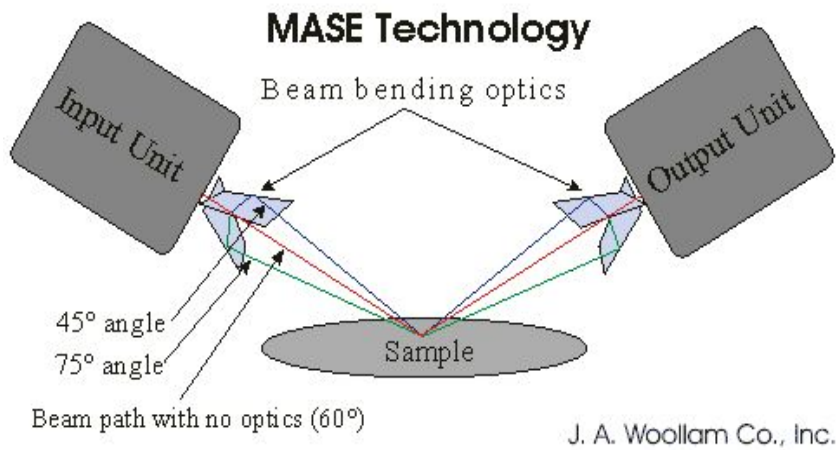


Fig. 20 Principle of Measurement with Ellipsometer.

2. 연마율과 비균일도 측정

CMP 전과 후 BLT 박막의 두께는 신뢰성 있는 두께 측정을 위하여 시료 위의 9 지점에서 측정하였다. 웨이퍼의 중심과 반경에 따라 0.5cm씩 이동하면서 각 반경에서 90°단위로 4개의 데이터를 측정하였다.

평균연마율 RR_{avg} 은 CMP 공정 전의 두께에서 CMP 공정 후의 두께를 뺀 값을 다시 연마시간으로 나눈 값으로, 단위시간(min당) 제거되어진 BLT 박막의 연마두께를 나타낸다. 비균일도는 박막 두께에 대한 표준 편차를 평균으로 나눈 값에 대해 백분율로 계산된 값으로 웨이퍼 내의 박막의 연마균일도를 나타낸다. 단위는 [%]로 나타낸다. 식 (3)은 평균연마율을 나타낸 공식이다.

$$RR_{avg} = \frac{t^{pre-CMP} - t^{post-CMP}}{T} \quad [\text{\AA} / \text{min}] \quad (3)$$

여기서, $t^{pre-CMP}$: 연마 전 산화막의 두께

$t^{post-CMP}$: 연마 후 산화막의 두께

T : 연마 시간

RR_{avg} : 평균연마율

3. 형상학적 특성 측정

Hitachi사의 S-4800 FE-SEM(Field Emission Scanning Electron Microscopy)을 통하여 BLT 박막의 CMP 공정 압력 변화에 따른 표면 및 단면 형상을 관찰하였다. AFM(Atomic Force Microscopy)를 통해 CMP 전과 후의 표면 거칠기(R_{rms} 및 R_{p-v}) 및 표면 형상을 관찰하였다.

그림 21은 FE-SEM 장비를 그림 22는 AFM 장비를 나타낸다.



Fig. 21 FE-SEM Equipment.



Fig. 22 AFM Equipment.

4. 박막 조성 및 결정학적 특성 측정

i) XRD

BLT 강유전체 박막의 결정구조 및 방향성의 특성 변화를 알아보기 위하여 XRD(X-ray Diffractometer) 분석을 실시하였다.

그림 23은 XRD 장비를 나타낸다. XRD는 독일의 물리학자 뢰트겐에 의해 1895년에 발견되었으며, 라우에의 의해 결정에도 이용할 수 있는 X-선의 회절현상이 발견되었다. 이는 계속하여 브래그 부자에 의한 X-선이 원자가 규칙적으로 배열되어 있는 평행면에서 반사된다는 생각에 기인한 유명한 법칙인 브래그 법칙($2d\sin\theta = n\lambda$)을 축으로 한 지속적인 발전을 거듭하여 오늘날에 이르게 되었다.

측정 조건은 다음과 같다.

- 1) X-ray의 파장은 1.54\AA Cu-K α 이다.
- 2) 2θ 의 범위는 $10^\circ \sim 65^\circ$ 이다.
- 3) Scan Speed는 약 $3^\circ/\text{min}$ 으로 하였다.
- 4) 가속전압과 전류는 40kV, 30mA이다.



Fig. 23 XRD Equipment.

ii) EDS 및 XPS

FE-SEM에 부착되어 있는 EDS(Energy Dispersive Spectroscopy, Horiba)를 통하여 BLT 강유전체 박막의 원소 성분을 분석하였다. 그리고 BLT 강유전체 박막의 화학적 조성 및 결합상태를 관찰하기 위해 XPS(X-ray Photoelectron Spectroscopy, MultiLab 2000, Thermo Electron Corporation)를 이용하여 분석하였다. 그림 24는 XPS 장비를 나타낸다.



Fig. 24 XPS Equipment.

C. 강유전 BLT Capacitor 소자의 전기적 특성 측정

강유전 BLT Capacitor 소자의 전기적 특성을 측정하기 위하여 RT-66A(Standardized Ferroelectric Test System, Radiant Technologies, USA)를 사용하였다. RT-66A는 P-V 이력곡선, I-V 누설전류, Fatigue(분극피로), Retention 등을 독립적으로 측정할 수 있게 프로그램화되어 있다.

그림 25-26은 RT-66A 장비를 나타내고 있다.

일반적으로 메모리가 읽기와 쓰기를 반복할 경우, 강유전체 내의 잔류 분극의 방향 역시 'Up'과 'Down'을 반복, 즉 분극 반전하게 되는데, 일정 횟수 이상 반복하면 잔류 분극의 값이 감소하는 현상을 보인다. 이러한 현상을 전기적 피로(Fatigue)라고 칭하며, 메모리의 수명을 10년으로 가정하면 적어도 10^{10} 회 이상의 분극 반전 이후에도 잔류 분극의 감소가 일어나지 않아야 FeRAM용 재료로서 사용될 수 있다. 또한 FeRAM에는 외부에서 전기장에 의해서 한 쪽으로 정렬된 잔류 분극이 시간이 지남에 따라 줄어드는 노화(Aging)로 인해 신호 저장 능력을 상실하는 Retention 등이 발생한다.

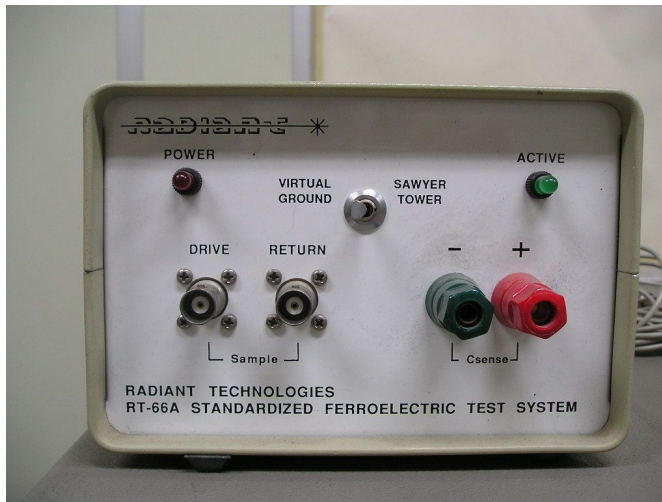


Fig. 25 RT-66A Equipment.

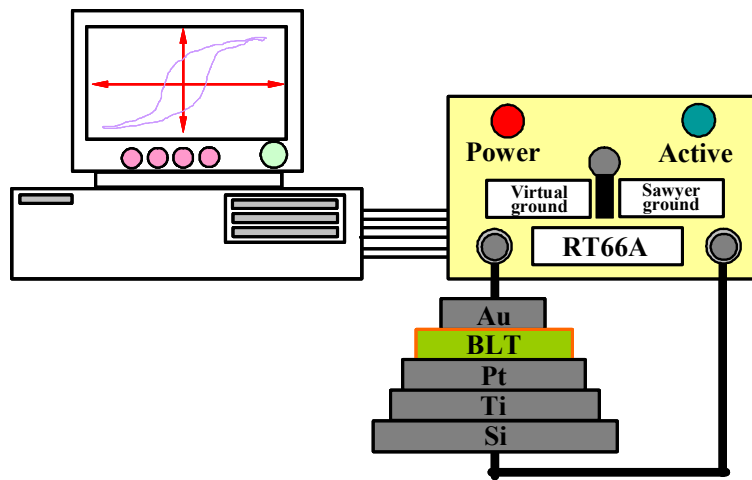


Fig. 26 Standard Ferroelectric Test RT66A System.

V. 실험결과 및 고찰

A. 연마율과 비균일도 특성 분석

고밀도 강유전 메모리 소자 적용을 위한 최적의 화학적 기계적연마(CMP) 공정 조건을 알아보기 위하여 BLT 박막의 연마율과 비균일도 특성을 분석하였다. 연마율과 비균일도는 엘립소미터 장비를 이용하여 박막의 두께를 측정 후 산정하였다.

일반적으로 박막의 연마율은 그림 27 및 28와 같이 헤드압력(Down Force)과 테이블속도(Table Speed)의 함수에 직접적인 영향을 받는다. 헤드압력과 테이블속도를 변화시키며 BLT 박막의 연마율을 측정하였을 때 BLT 박막의 최대 연마율은 116.50 [nm/min]로써 헤드압력 29.4 [kPa]와 테이블속도 60 [rpm]에서 확보할 수 있었다. 이러한 수율은 BLT 박막을 플라즈마 식각으로 패터닝할 시에 보고된 플라즈마 식각의 최대 식각율(Etching Rate) 50.8 [nm/min]과 비교해 우수한 수율임을 알 수 있다^[75].

일반적으로 박막의 연마율을 예측할 때에 적용하는 프리스톤 방정식(Preston's Equation)에 의하면 연마율은 헤드압력과 테이블속도의 선형방정식으로 표현되지만, 실제 실험결과는 프리스톤 방정식 형태(선형방정식)로 나타나지 않았다. 따라서 Hernandez *et al.* 는 프리스톤 방정식의 개선된 정리를 통하여 일반화한 공식을 식(4)와 같이 제안하였다^[76].

$$RR = kp^a v^b \quad (4)$$

여기서, RR : 연마율

p : 헤드압력

v : 테이블속도

k : 압력과 속도의 비례상수(프리스톤 상수)

지수 a, b는 정확한 연마율 측정을 위해 헤드압력과 테이블속도를 보정하는데 사용된다. 프리스톤 상수 k는 패드, 슬러리, 그리고 용액의 특성에 따라 달라지므로 그림 27 및 28로부터 헤드압력과 테이블속도의 지수 a, b는 $a = 0.36390 \pm$

0.23622 와 $b = 0.28288 \pm 0.19644$ 로 산출되었다. 이 결과는 박막의 연마율은 속도보다는 압력에 의해 보다 더 영향 받음을 알 수 있다. 오차범위가 다소 큰 것은 향후 마라톤테스트를 통하여 다수의 샘플을 측정하게 되면 충분히 줄여나갈 수 있을 것으로 판단된다. 그림 29 및 30는 헤드압력과 테이블속도의 함수로 표현될 수 있는 연마된 BLT 박막의 비균일도 [WIWNU%] 특성을 나타낸다. 일반적으로 산화막 계열 박막의 비균일도는 IC-1400 연마패드를 사용하였을 때에 압력이 증가할수록 감소하고 속도가 증가함에 따라 개선된다. 하지만 BLT의 CMP 연마 비균일도는 산화막의 비균일도 경향성과 다른 경향성을 보였다. 헤드압력 9.8kPa 및 테이블속도 20rpm의 공정조건을 제외한 모든 조건에서 비균일도 5.0% 이하의 우수한 비균일도 특성을 확보할 수 있었다.

RMS 표면거칠기가 1.0nm이하이고 Peak-to-Valley 표면거칠기가 10.0nm이하인 우수한 표면거칠기를 확보할 수 있는 BLT CMP 공정의 헤드압력과 테이블속도를 얻기 위하여 BLT박막의 표면거칠기를 AFM으로 측정하였다.

CMP 공정 전 BLT 박막의 R_{rms} 와 R_{p-v} 는 각각 3.4와 26.5nm이었다. 연마 전 BLT 박막의 R_{rms} 와 R_{p-v} 역시 크게 나쁘지 않았다. 하지만 고밀도 강유전체 메모리 소자 제작에 적용하기 위해서는 R_{rms} 와 R_{p-v} 가 더욱 향상되어야 한다. 그림 31과 32 및 33과 34는 압력과 속도의 변화에 따른 연마된 BLT 박막의 R_{rms} 와 R_{p-v} 를 나타낸다. R_{rms} 와 R_{p-v} 는 속도와 압력의 변화에 따라서 유사한 경향성을 보였다. 압력이 증가함에 따라 R_{rms} 와 R_{p-v} 는 개선되었다. 속도의 증가 또한 R_{rms} 와 R_{p-v} 를 개선시켰다. 우수한 표면거칠기 R_{rms} (0.9/0.8nm)와 R_{p-v} (6.8/7.1nm)가 헤드압력 19.6kPa과 테이블속도 60 rpm의 공정조건에서 각각 확보할 수 있었다. 소자 집적화가 진행됨에 따라서 보다 낮은 CMP 공정 압력이 요구되어지지만, 본 연구에서는 높은 연마율을 확보하기 위해 다소 낮은 R_{rms} 를 나타내는 29.4kPa와 60rpm을 최적의 헤드압력과 테이블속도 공정조건으로 선택되었다. 하지만 R_{rms} 와 R_{p-v} 가 각각 1.0nm 및 10.0nm 이하의 우수한 특성을 나타내는 조건이다.

다음으로, 식 (4)에서 고려되지 않은 BLT-CMP 공정 중 슬러리의 화학적 영향을 조사하기 위하여, 최적의 헤드압력과 테이블속도에서 슬러리의 pH 변화에 따른 연마율과 비균일도를 측정하였다.

그림 35 및 36은 슬러리 pH의 함수로 나타난 BLT 박막의 연마율을 나타낸다. 실험에서 BLT 박막은 pH를 포함한 화학적 영향에 민감하게 반응함을 알 수 있었다. 연마율은 pH가 증가함에 따라 저하됨을 알 수 있다. 슬러리 용액은 슬러리와

연마패드의 기계적 작용에 의해 산화물질의 표면을 약하게 한다. 증가된 pH는 슬러리에서 pOH의 감소를 의미한다. BLT박막의 연마율은 (OH⁻) 이온이 BLT 박막에 거의 침투하지 못했기 때문에 저하되었다. 그림 37 및 38은 pH의 변화에 따른 연마된 BLT 박막의 표면거칠기를 나타낸다. R_{rms} 와 R_{p-v} 는 pH의 변화와 유사한 경향성을 나타냈다. RMS 표면거칠기 1.0nm 이하이고 P-V 표면거칠기가 10.0nm 이하인 우수한 표면거칠기를 pH가 11.3 아래에서 측정되었다. 우수한 R_{rms} 와 R_{p-v} 의 표면거칠기 $R_{rms}(1.0/0.8nm)$ 와 $R_{p-v}(6.9/7.1nm)$ 가 pH 10.3과 11.3의 공정조건에서 각각 획득되었다. 연마율과 표면거칠기를 고려할 때 CMP의 최적의 조건은 헤드압력 29.4kPa, 테이블속도 60rpm, 그리고 pH 10.3으로 나타났다.

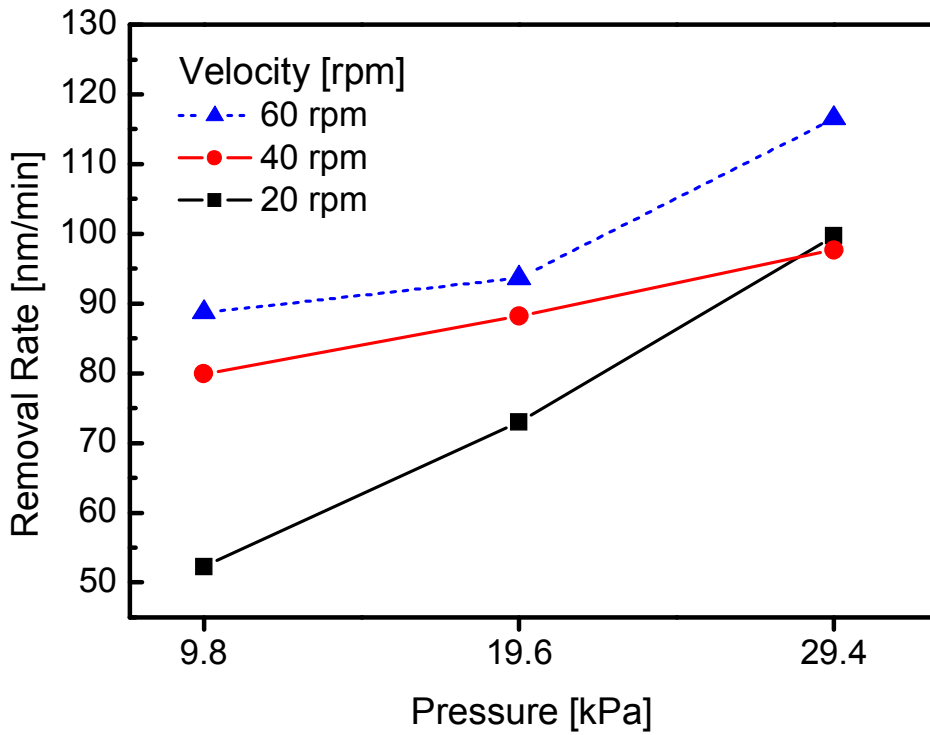


Fig. 27 Removal Rate of BLT Thin Films Polished with a Change of Pressure.

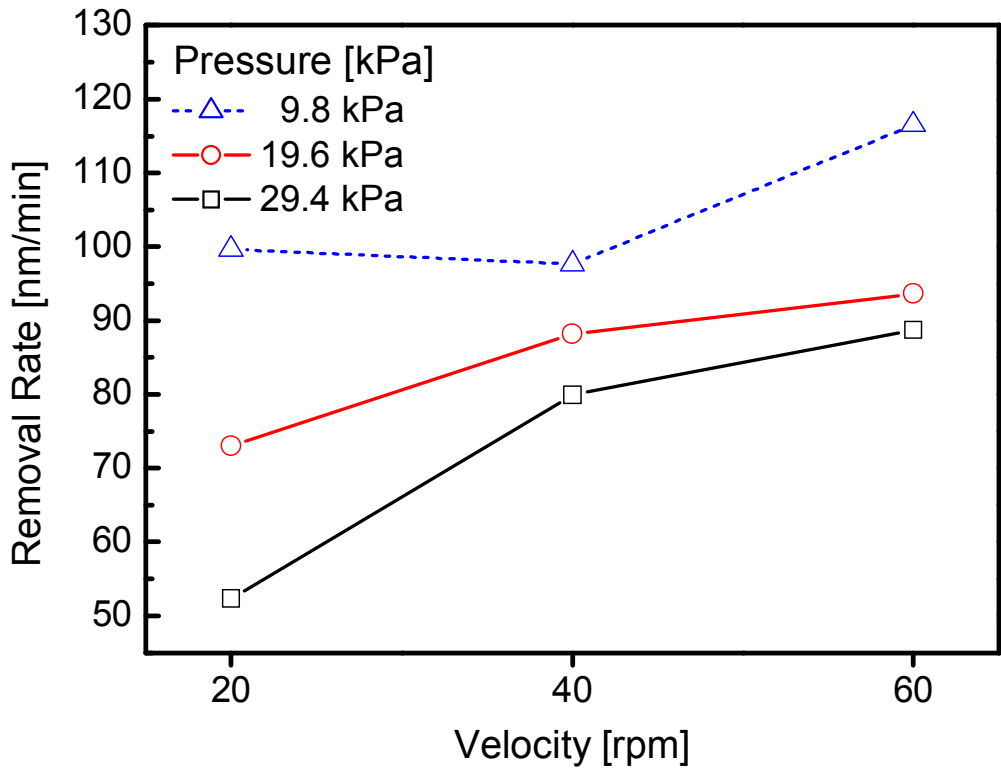


Fig. 28 Removal Rate of BLT Thin Films Polished with a Change of Velocity.

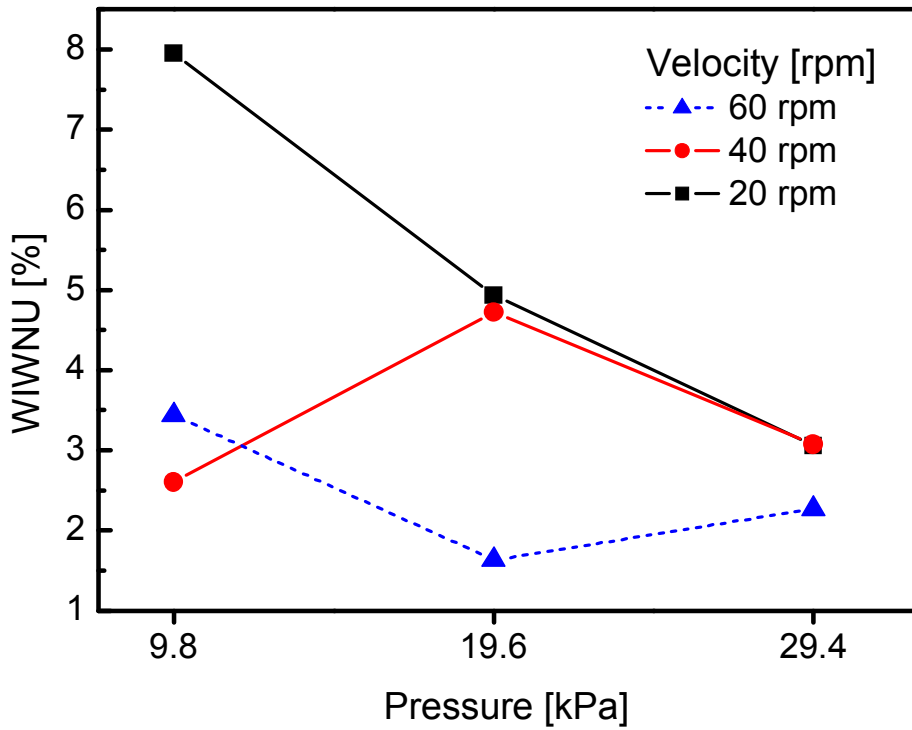


Fig. 29 Non-uniformity of BLT Thin Films Polished with a Change of Pressure.

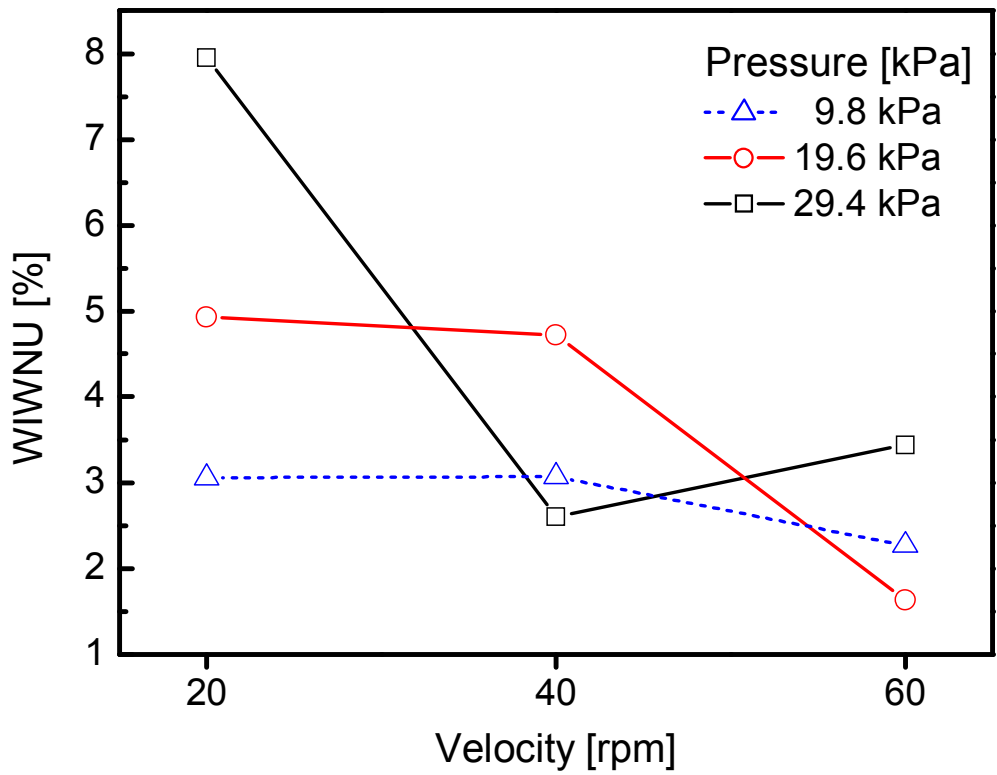


Fig. 30 Non-uniformity of BLT Thin Films Polished with a Change of Velocity.

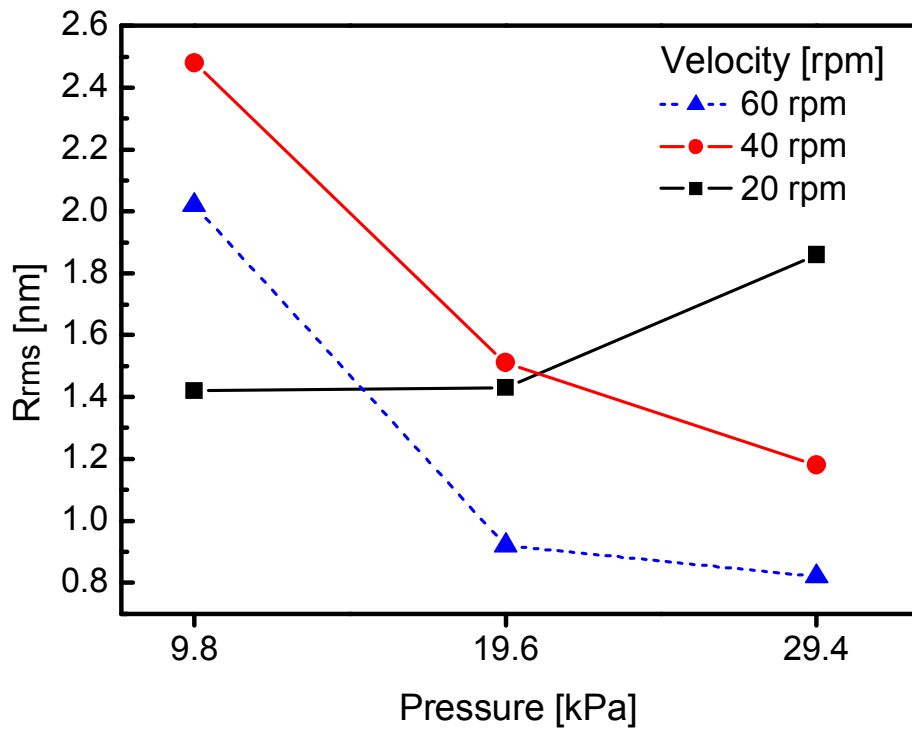


Fig. 31 RMS Surface Roughness (R_{rms}) of the Polished BLT Thin Films with a Change of Pressure.

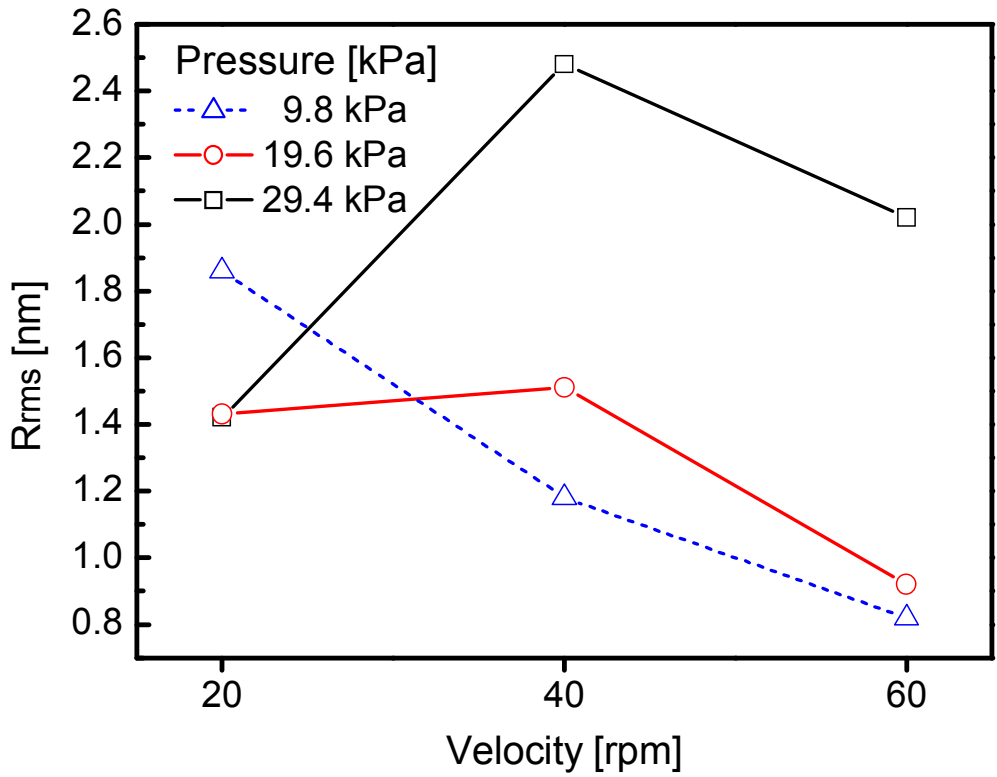


Fig. 32 RMS Surface Roughness (R_{rms}) of the Polished BLT Thin Films with a Change of Velocity.

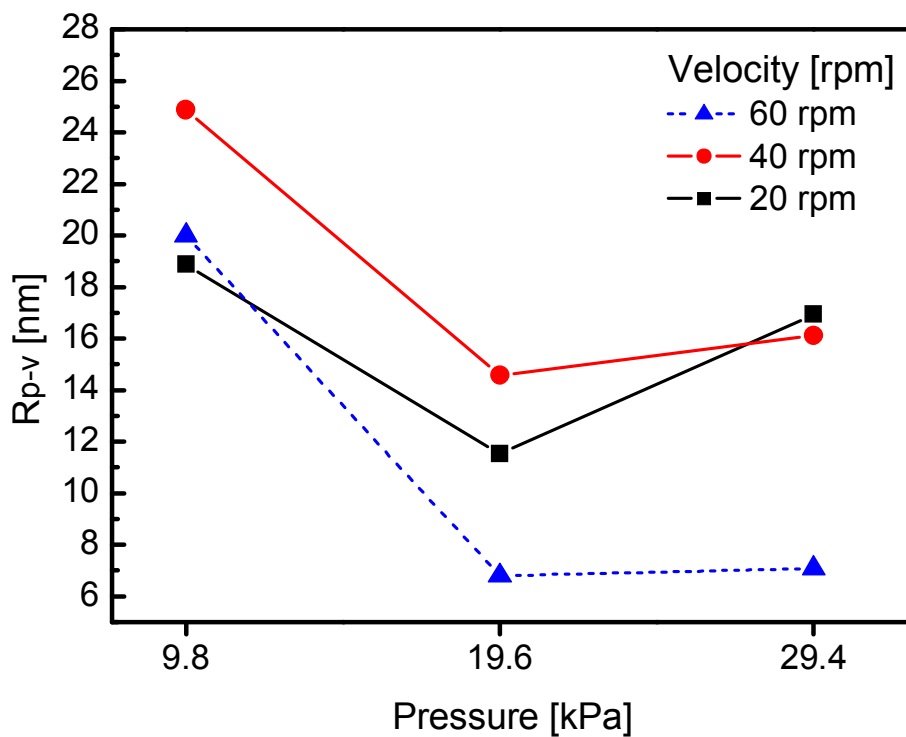


Fig. 33 Peak-to-valley Surface Roughness (R_{p-v}) of the Polished BLT Thin Films with a Change of Pressure.

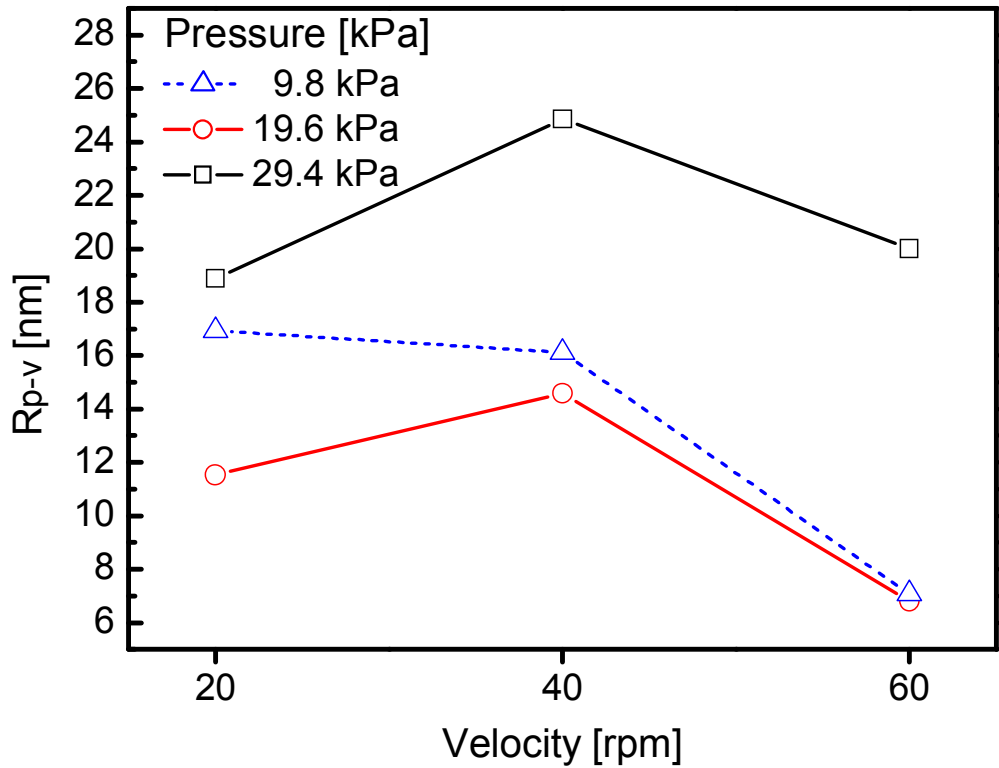


Fig. 34 Peak-to-valley Surface Roughness (R_{p-v}) of the Polished BLT Thin Films with a Change of Velocity.

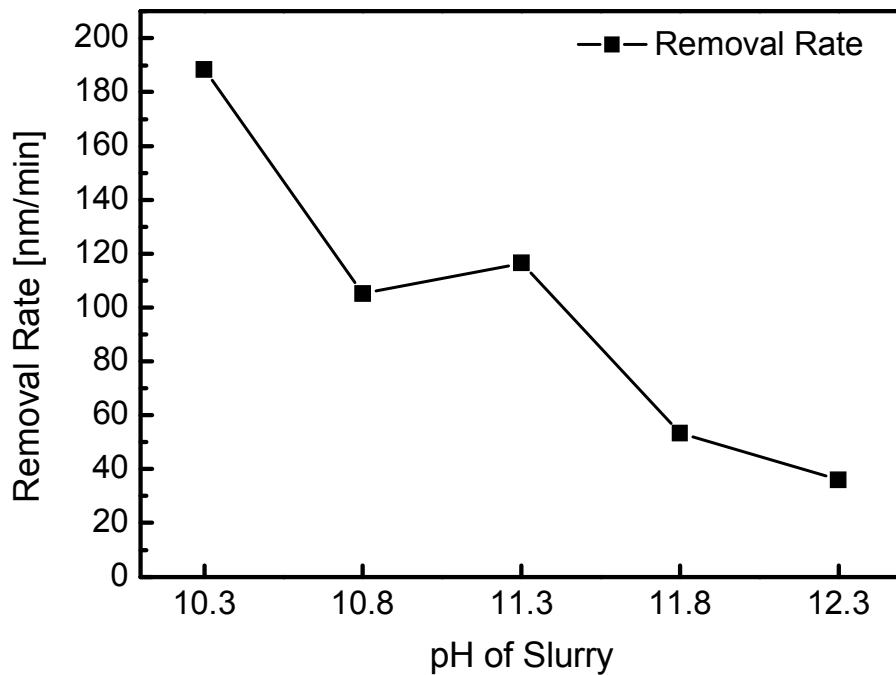


Fig. 35 Removal Rate of BLT Thin Films Polished as a Function of pH in Slurry with 29.4 kPa of Pressure and 60 rpm of Velocity.

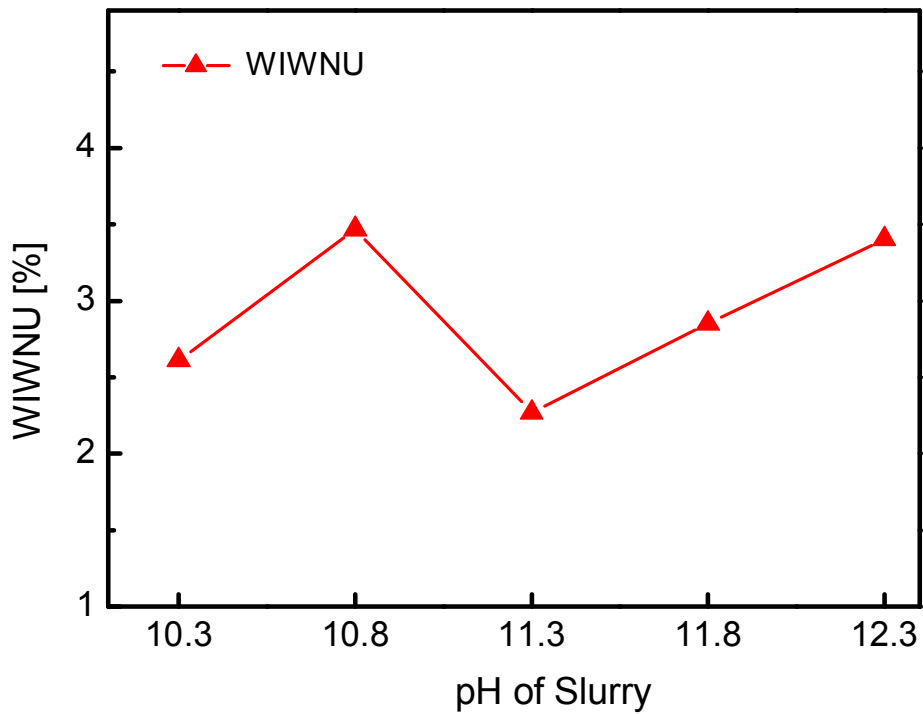


Fig. 36 Non-uniformity of BLT Thin Films Polished as a Function of pH in Slurry with 29.4 kPa of Pressure and 60 rpm of Velocity.

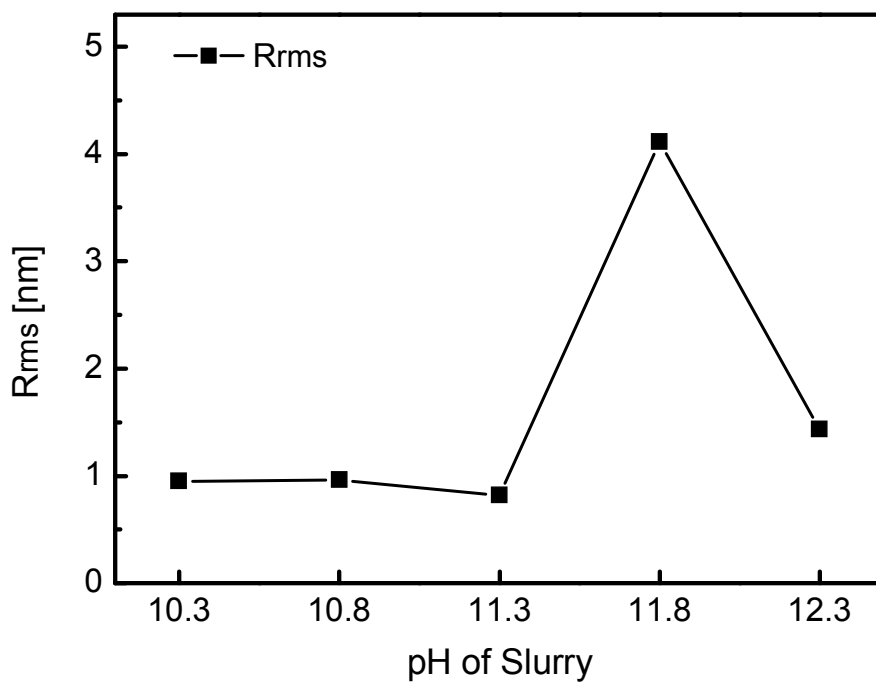


Fig. 37 R_{rms} of the Polished BLT Thin Films as a Function of pH in Slurry with 29.4 kPa of Pressure and 60 rpm of Velocity.

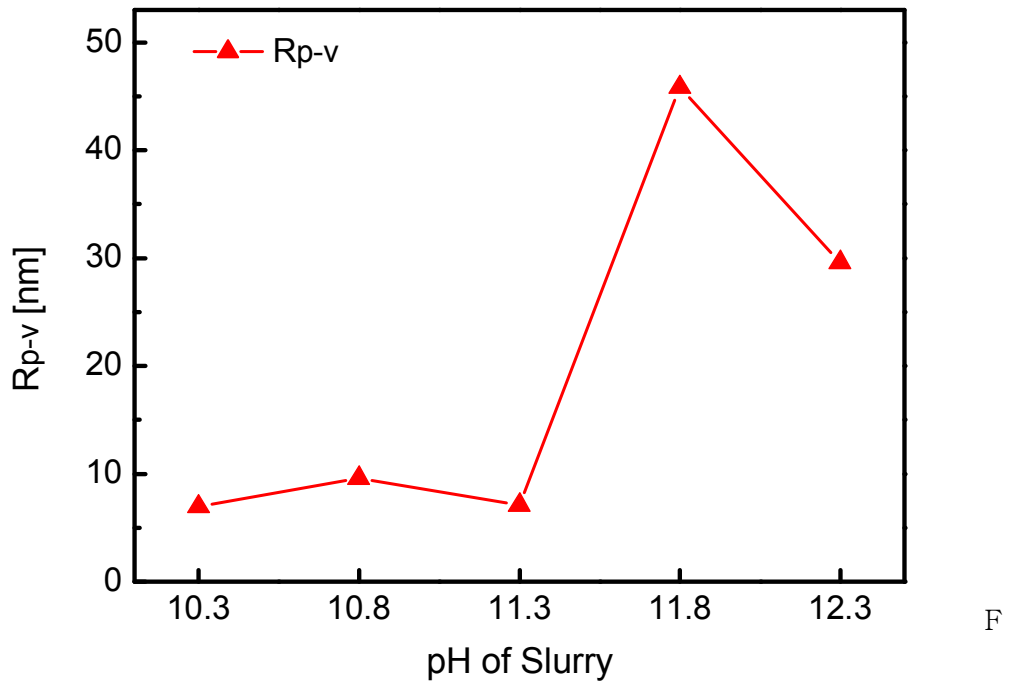


Fig. 38 R_{p-v} of the Polished BLT Thin Films as a Function of pH in Slurry with 29.4 kPa of Pressure and 60 rpm of Velocity.

B. 형상학적 특성 분석

AFM을 통해 BLT 박막의 표면거칠기를 분석하기 위해 최적의 CMP 공정조건에서와 CMP 전의 BLT 박막의 3차원 영상 및 2차원 영상, 프로파일 등을 측정하였다. 그림 39~41은 CMP 연마 전 BLT 박막의 표면 형상을 나타내고 있다. 그림에서와 같이 돌출된 형상을 나타내는 불규칙적인 표면 형상을 볼 수 있다. 그러나 헤드 압력 29.4kPa, 테이블속도 60rpm, 그리고 pH 10.3의 최적 CMP 공정조건에서는 표면 형상이 개선된 것을 확인할 수 있었다. 불규칙하게 돌출된 형상들이 그림 42~44에서는 BLT 공정 전과 비교해 거의 보이지 않는다. BLT박막의 표면 거칠기는 다층메모리 구조를 위해서 평탄화가 필요한데, CMP 공정을 통해 개선되어질 수 있음을 확인하였다.

또한, CMP 공정 중 압력조건만을 변화시켜 압력변화에 따른 BLT 박막의 표면형상을 관찰하기 위하여 FE-SEM을 이용하였다. 시편의 방전효과를 피하기 위해 시료표면에 Pt를 코팅하여 상분해를 증가시켰다. 준비된 시료는 FE-SEM을 이용하여 1만배, 5만배의 고배율로 관찰하였다.

그림 45 및 46은 BLT 박막으로 Pt/Ti/Si기판위에 Sol-gel 상태의 BLT 용액을 증착한 후 Hot plate에서 250°C로 5분 동안 건조 한 후, 건조된 시편을 전기로에서 650°C로 1시간 동안 열처리 한 후 CMP 공정을 수행한 시료의 FE-SEM 표면사진을 나타내었다. CMP 공정변수를 동일하게 하고 압력만 9.8kPa에서 29.4kPa로 증가시키며 CMP 공정을 수행하였다. CMP 공정 진행 시에 압력이 증가할수록 표면에 힐락(Hillrock), 용기(Bump) 혹은 잔류물(residue)들이 증가하는 것을 볼 수 있다.

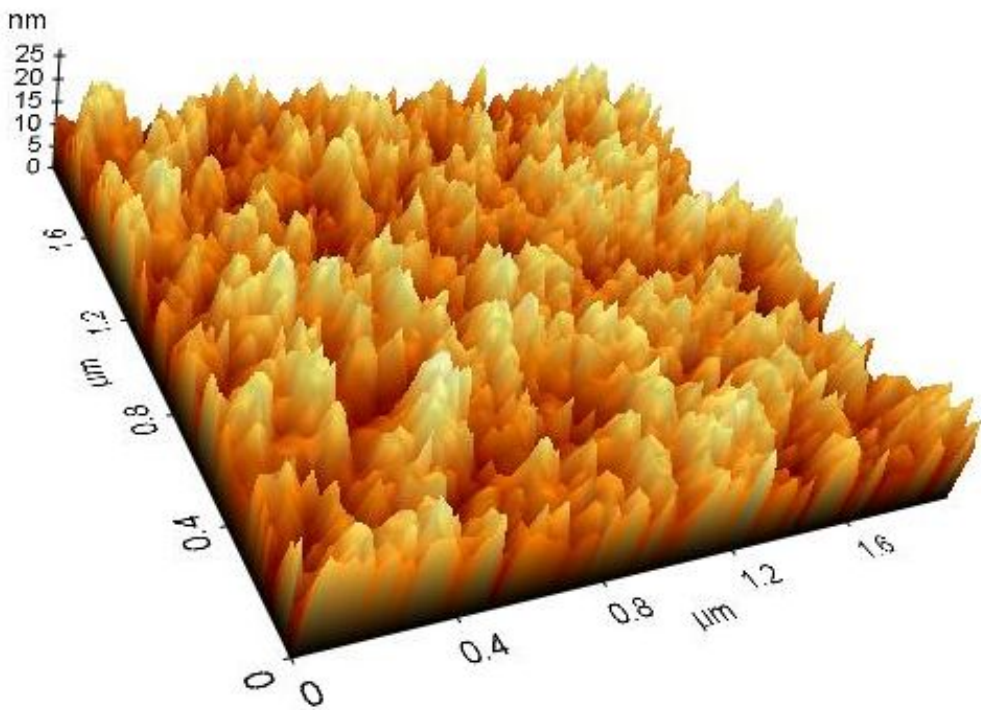


Fig. 39 AFM 3D Image of Non-polished (as-annealed) Sample.

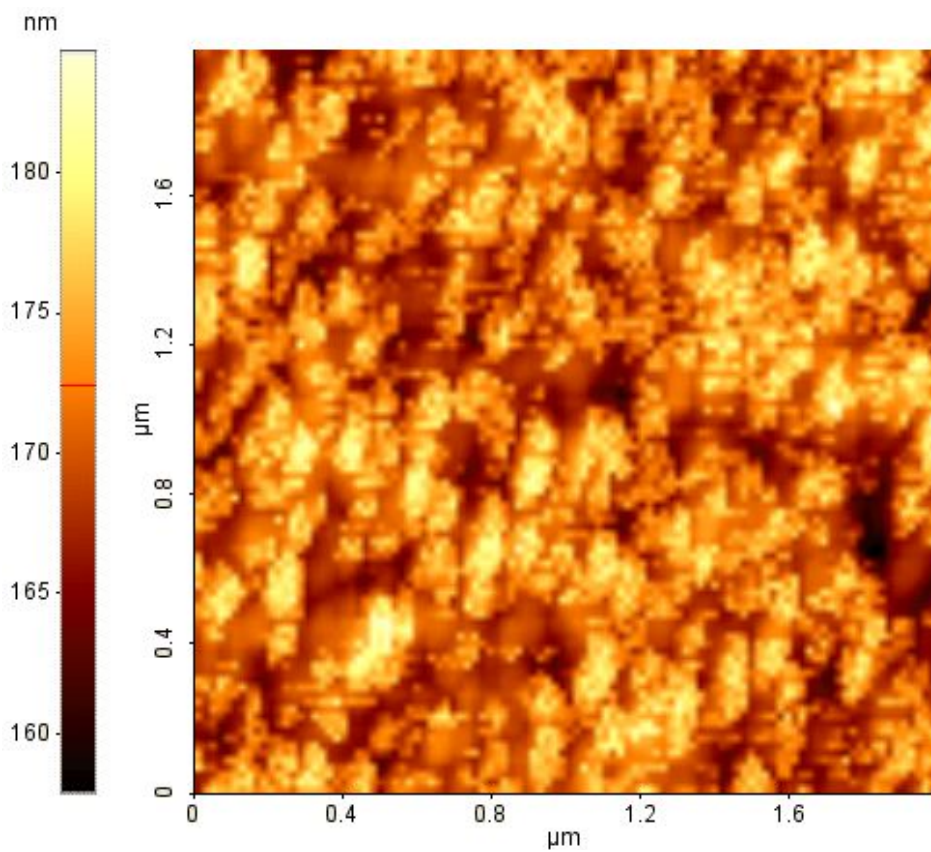


Fig. 40 AFM 2D Image of Non-polished (as-annealed) Sample.

p

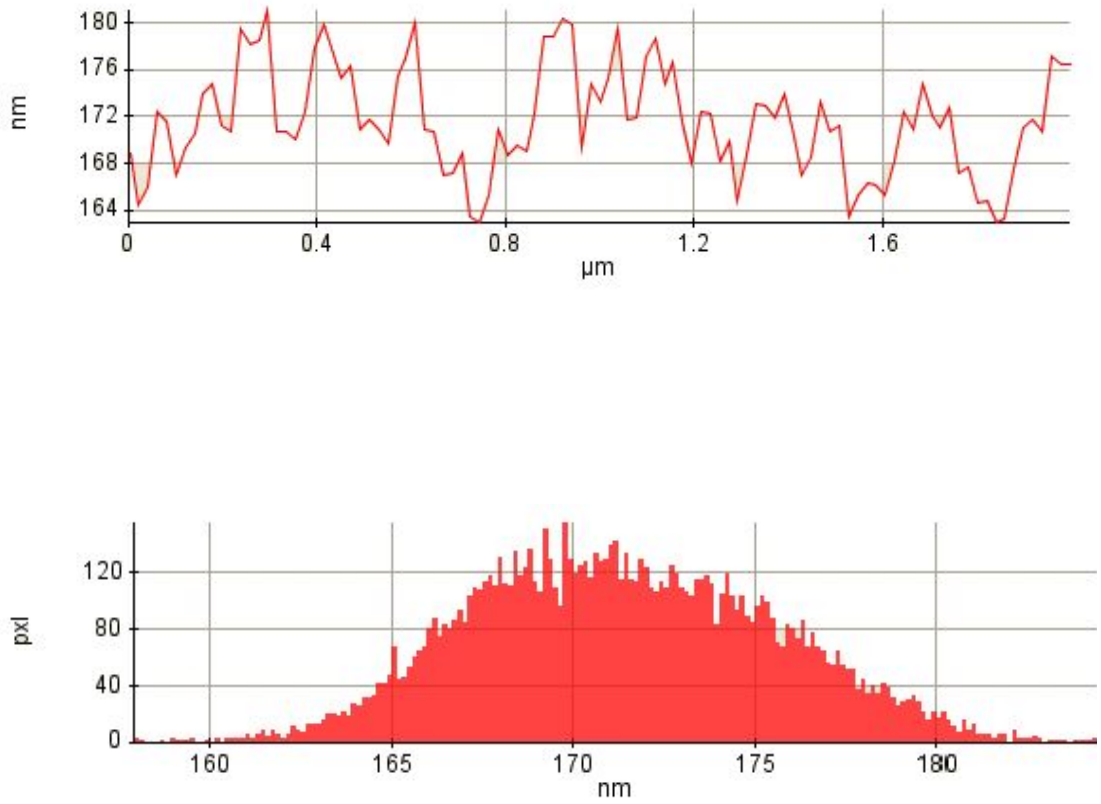


Fig. 41 AFM 1D Profile of Non-polished (as-annealed) Sample.

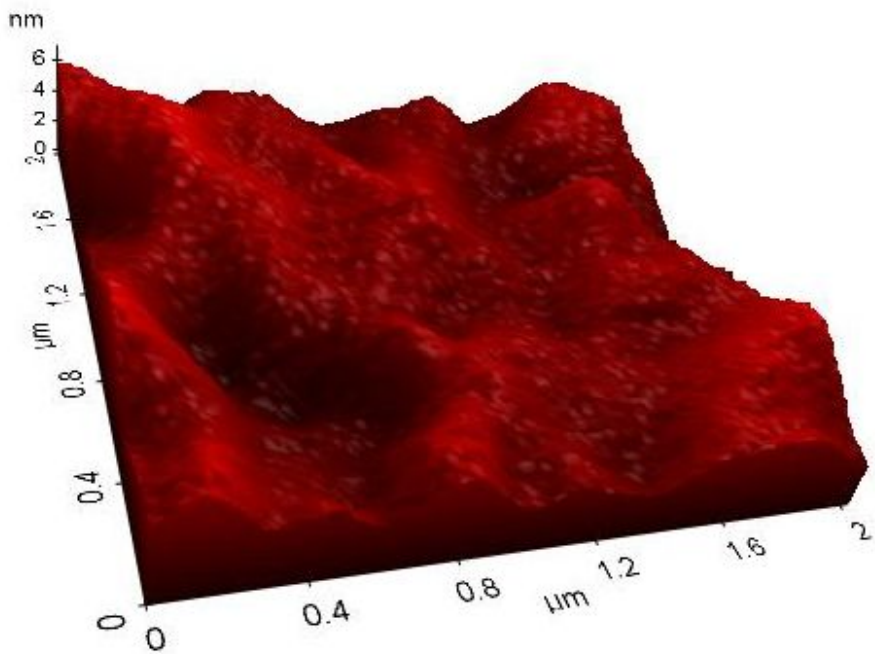


Fig. 42 AFM 3D image of Polished Sample with the Best Condition of 29.4 kPa of Pressure, 60 rpm of Velocity, and pH 10.3

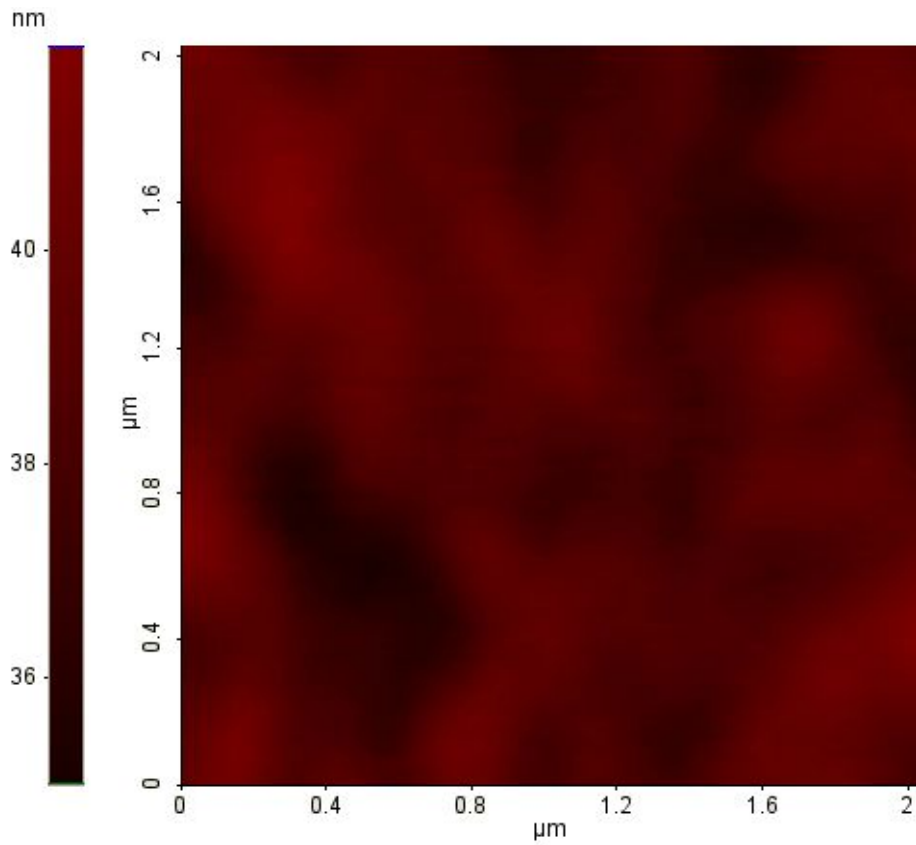


Fig. 43 AFM 2D image of Polished Sample with the Best Condition of 29.4 kPa of Pressure, 60 rpm of Velocity, and pH 10.3

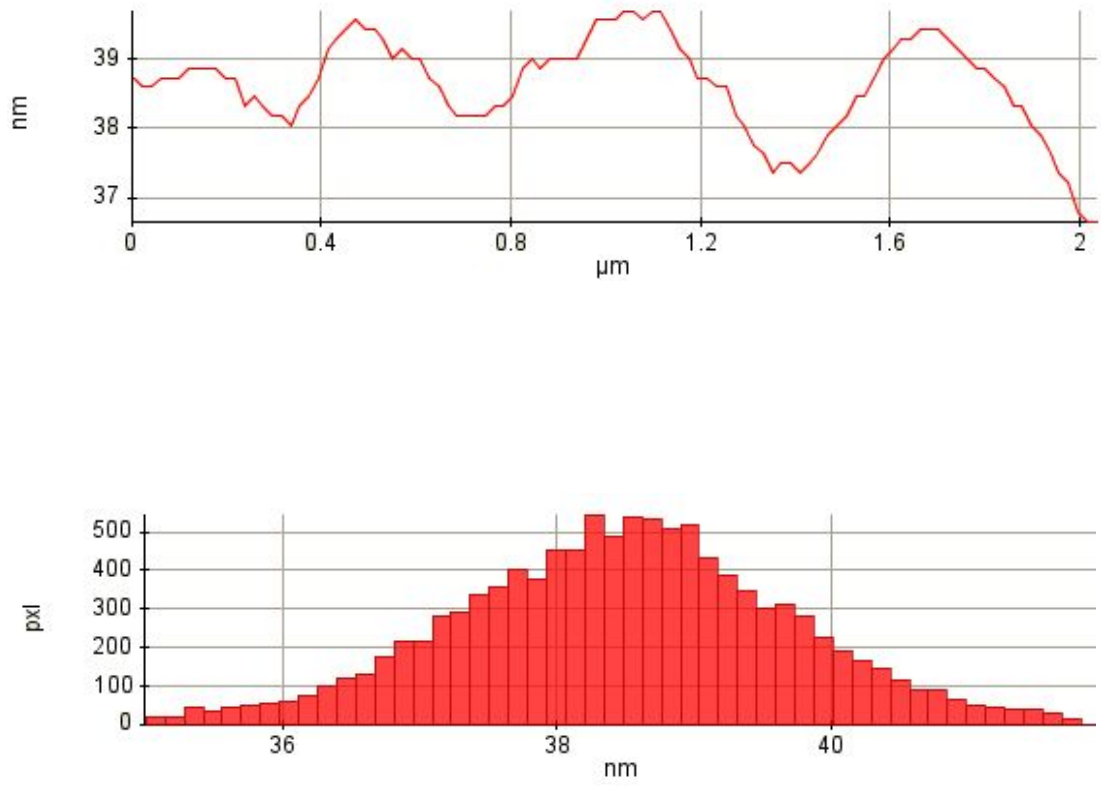
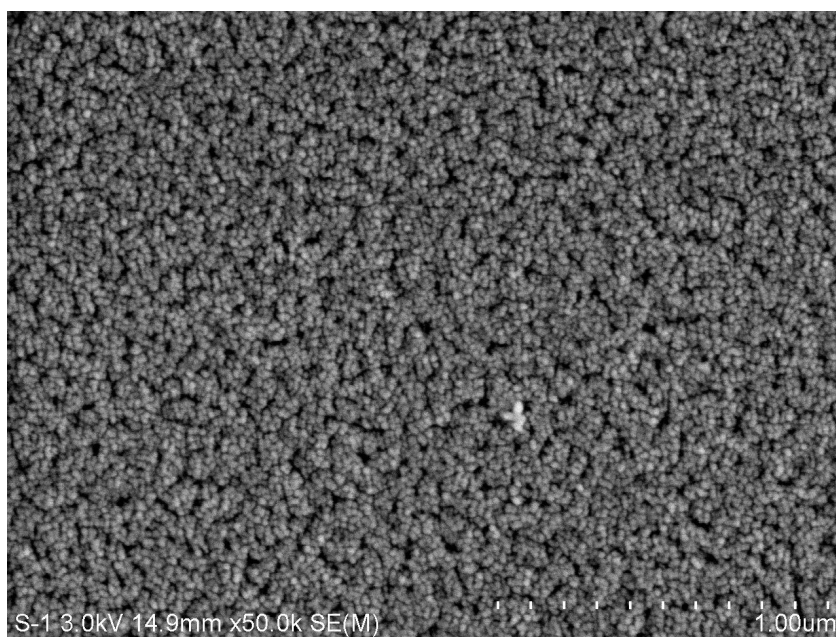
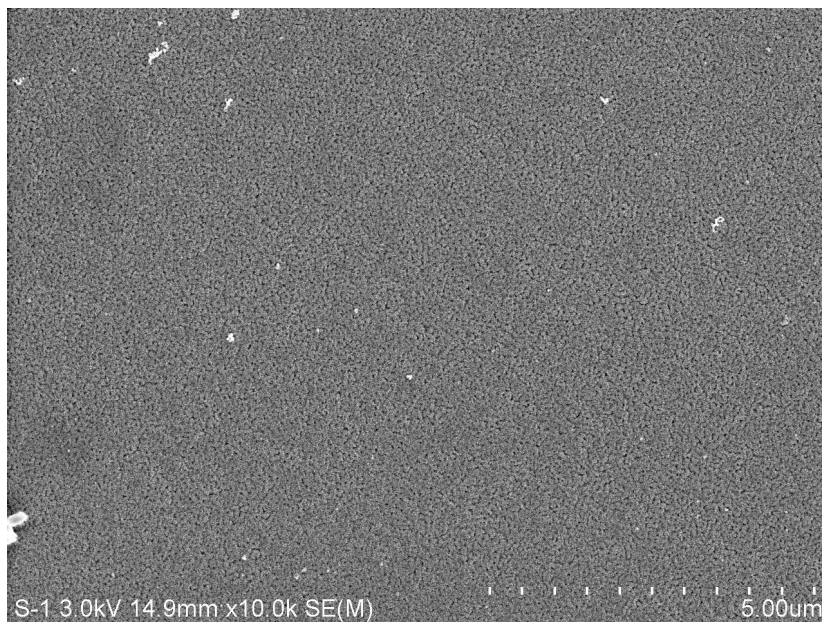
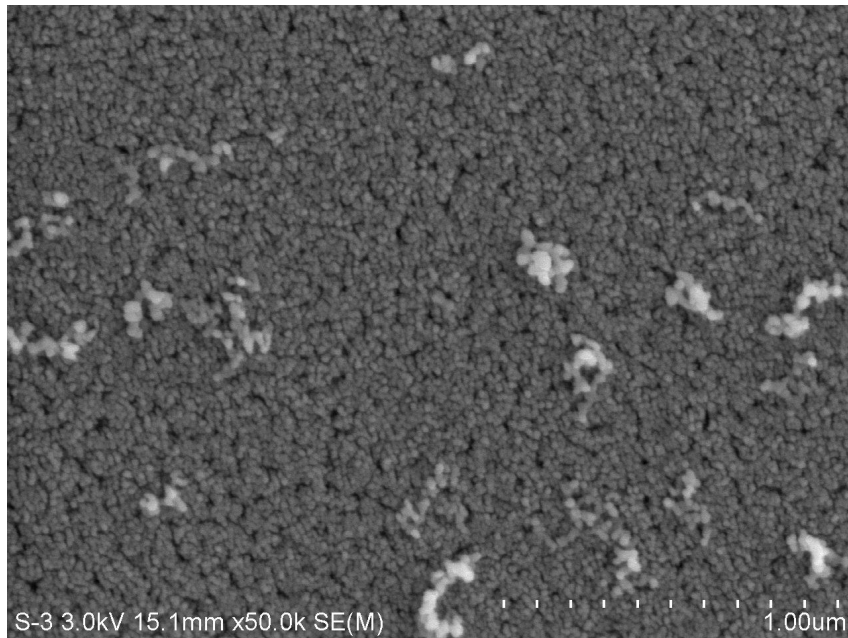
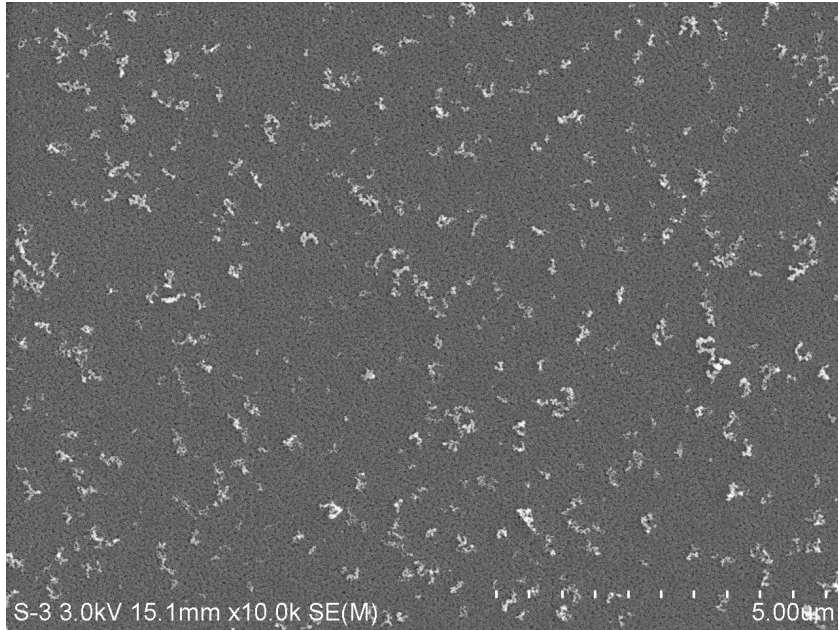


Fig. 44 AFM 1D Profile of Polished Sample with the Best Condition of 29.4 kPa of Pressure, 60 rpm of Velocity, and pH 10.3



(a) 9.8kPa

Fig. 45 FE-SEM Images of BLT Thin Film by CMP Process Pressure 9.8kPa and its Magnified Image.



(b) 29.4kPa

Fig. 46 FE-SEM Images of BLT Thin Film by CMP Process Pressure 29.4kPa and its Magnified Image.

C. 조성 및 결정학적 특성 분석

BLT 강유전 박막의 CMP 공정 압력 변화에 따른 결정성과 배향성을 알아보기 위해 X-선 회절 분석(XRD)을 수행하였다. 조건은 가속전압과 전류값이 각각 40kV, 30mA, 2θ 는 $10^\circ \sim 65^\circ$ 로 하였다. 그림 47의 (a)는 CMP 공정 전, (b)는 9.8kPa, (c)는 29.4kPa 압력으로 CMP 공정 수행 후 박막 결정성을 나타내고 있으며, 모든 조건에서 BLT의 전형적인 페롭스카이트 구조를 보여주고 있다. 저압에서 CMP 공정을 수행하였을 때에는 (117), (200) 및 (0016) 방향이 주된 회절 피크였지만, 그림 47 (c)에서와 같이 고압에서의 CMP 공정 후의 BLT 박막의 경우에는 (117), (200) 및 (1110) 회절 피크가 주된 피크이고 (0016) 피크 값이 급격히 감소하는 것을 볼 수 있다.

그림 45~46의 FE-SEM 사진 표면에서 발견되는 형상에 대해 조사하기 위하여 화학적기계적연마(CMP) 공정의 최적 조건을 동일하게 하고 압력만 9.8kPa에서 29.4kPa로 증가시켜 BLT 박막의 표면을 EDS로 분석하였다. 그림 48의 BLT 강유전박막의 EDS 분석결과에서 압력이 증가할수록 표면의 Si, Bi의 상대적 비율이 증가하는 것을 볼 수 있었다. 또한 La는 압력이 증가할수록 상대적 비율이 감소하는 경향을 보이고 있는데, 이는 BLT 박막이 CMP 공정 중 압력의 영향에 따라 특정 원소가 상대적으로 쉽게 제거되어지는 것으로 판단된다. 즉 La가 압력에 직접적인 영향을 받는 기계적 연마 메커니즘에 의해 쉽게 제거되어지고, Bi가 상대적으로 기계적 연마 메커니즘에 의해 제거가 용이하지 않음에 따라서 표면에 Bi 성분들이 상대적으로 많이 남아 있게 됨으로써 BLT 박막의 비화학양론적인 상태를 형성하는 것으로 판단된다.

또한, 화학적기계적연마(CMP) 공정 시 압력 증가에 따른 보다 면밀한 BLT 표면의 화학조성거동을 조사하기 위해 XPS 분석을 수행하였다. XPS는 시료표면으로부터 10nm의 깊이에 관한 정보를 얻을 수 있는 표면 분석 장비로 시료 표면에 X-선 및 전자빔을 입사하여, 방출하는 광전자들의 운동 에너지를 측정함으로써 시료표면의 화학적 조성 및 결합상태에 대한 정보를 분석하는 기기이다. X-선이 에너지원으로 사용되므로 도체 및 반도체 절연박막의 분석이 가능하며, 이온빔으로 표면을 식각하여 깊이에 대한 분포도도 측정이 가능하다. XPS의 원리는 전자의 결

합 에너지보다 큰 X-선을 입사할 때 방출되는 광전자(photoelectron)의 운동 에너지를 측정하여 원자 내의 핵과 전자간의 결합 에너지로부터 구성 원소의 결합 상태 및 농도를 분석하는 방법이다.

압력변화에 따라 증착된 $\text{Bi}_{3.25}\text{La}_{0.75}\text{Ti}_3\text{O}_{12}$ 박막의 XPS Wide Scan 분석 결과는 그림 49 및 50, 51과 같다. 압력변화에 따른 Bi, La, Ti, Si, C, O의 각각의 성분비는 Atomic %로 나타내었다. CMP전 샘플은 Bi 18.53, La 2.74, Ti 8.23, Si 3.52, C 8.89, O 58.08%를 보였으며, 9.8kPa 샘플은 Bi 17.47, La 3.37, Ti 5.35, Si 14.28, C 8.56, O 50.96%를 보였으며, 29.4kPa는 Bi 18.29, La 2.81, Ti 7.02, Si 3.76, C 10.91, O 57.20%를 보였다. 그림 52에서와 같이 압력이 증가 할수록 Bi, Si의 함량은 증가하였으며, La의 함량은 감소하고 있다. 이는 앞의 EDS의 결과와 동일한 결과임을 확인할 수 있었다.

XPS 분석결과, CMP 공정 압력의 변화에 따라서 BLT 표면에서 각각의 원소들이 동일한 비율로 제거되어지지 않고 CMP 공정 압력에 의한 기계적 제거 방식에 민감한 원소가 보다 쉽게 제거되어지는 것을 확인할 수 있었다. 해당 원소들이 동일하지 않은 비율로 제거되어짐에 따라서 BLT 박막의 결정성이 BLT 강유전 Capacitor 소자의 전기적 특성에 영향을 미칠 수 있음을 예상할 수 있다.

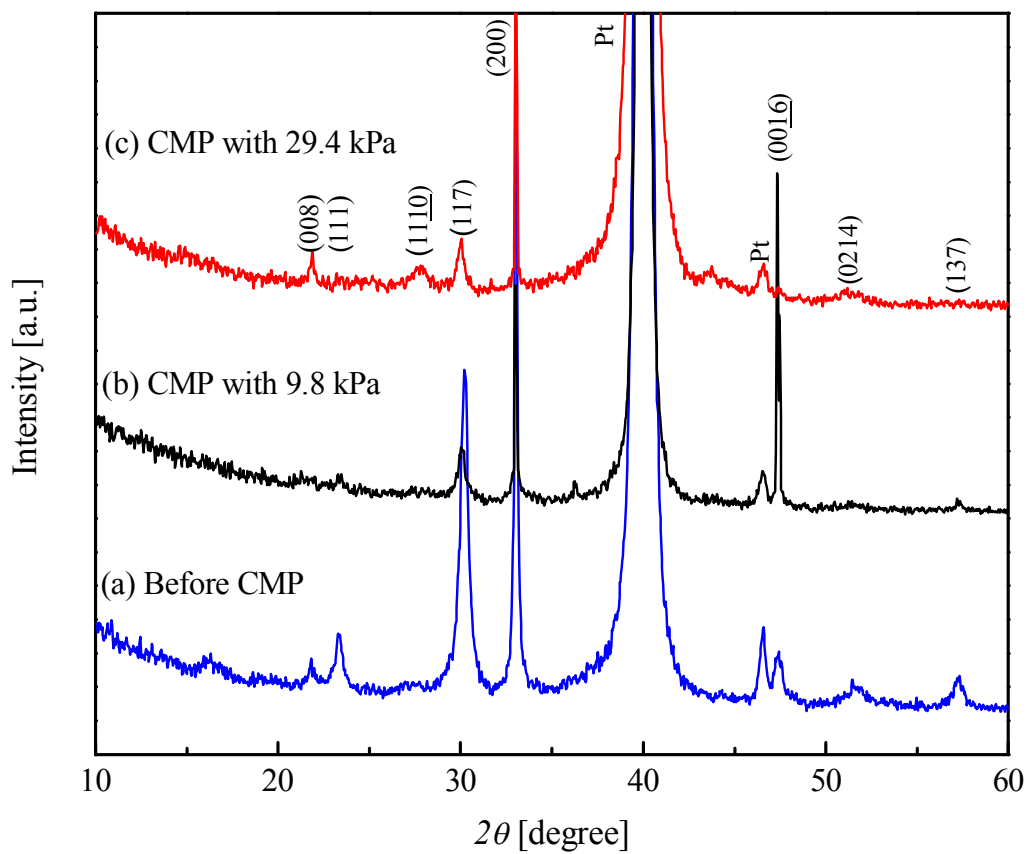
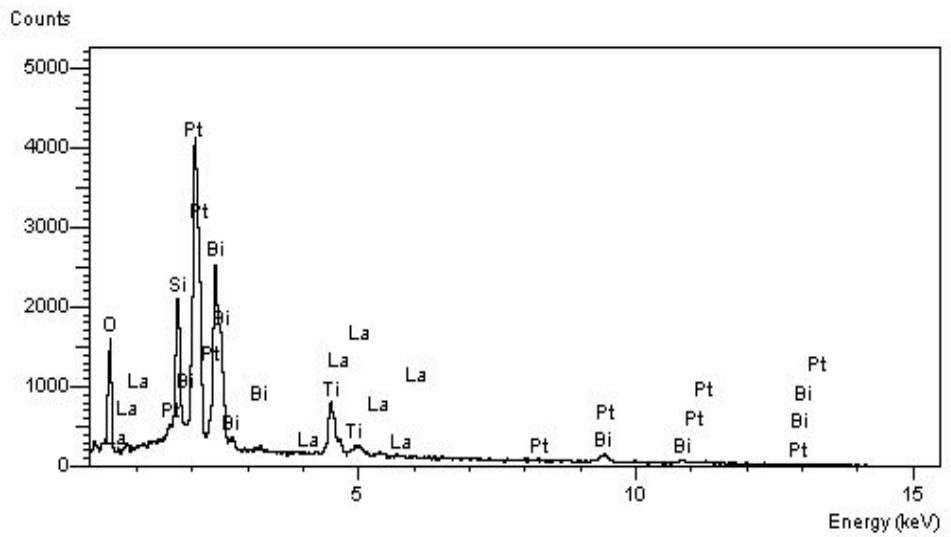
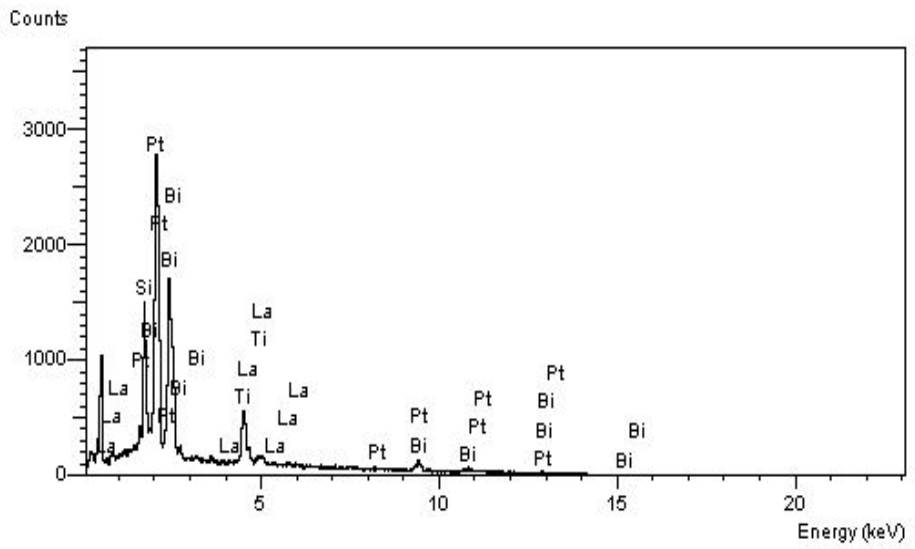


Fig. 47 X-Ray Diffraction of BLT Thin Film by CMP Process Pressure.



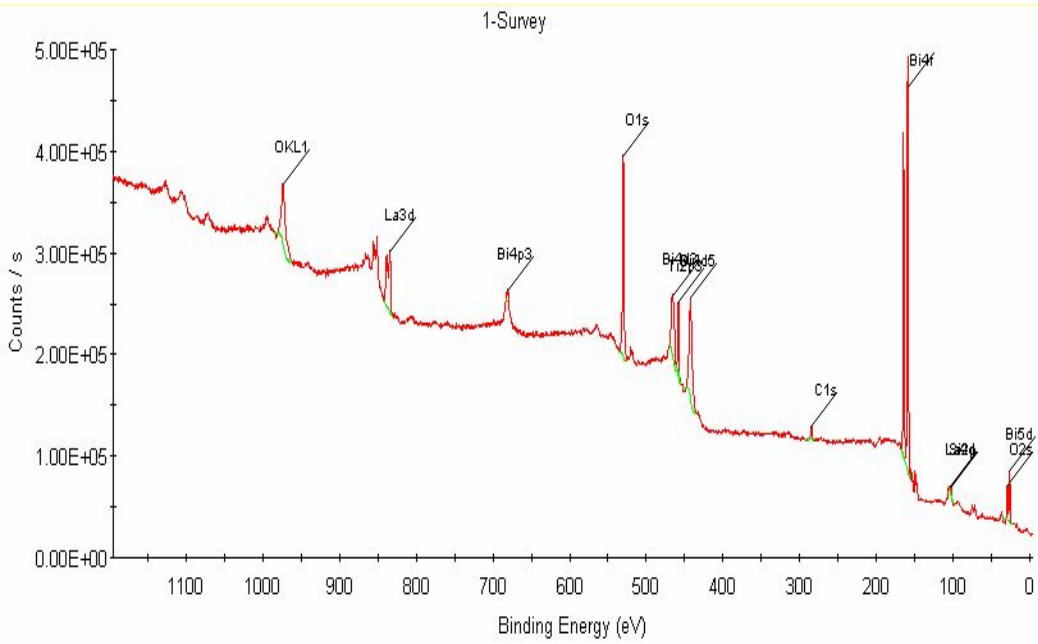
(a) 9.8kPa

Fig. 48 EDS of BLT Thin Film by CMP Process Pressure.



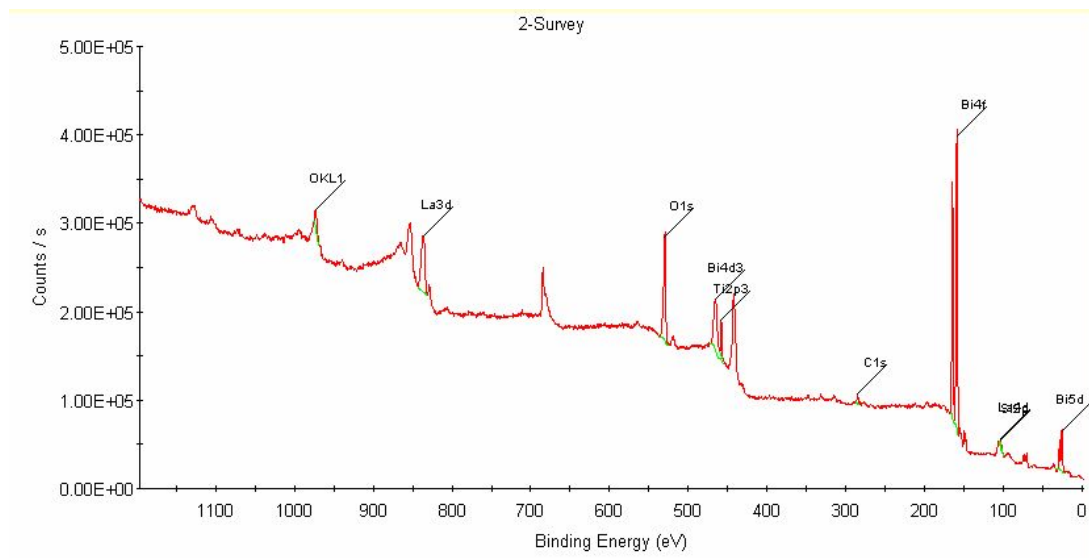
(b) 29.4kPa

Fig. 48 EDS of BLT Thin Film by CMP Process Pressure.



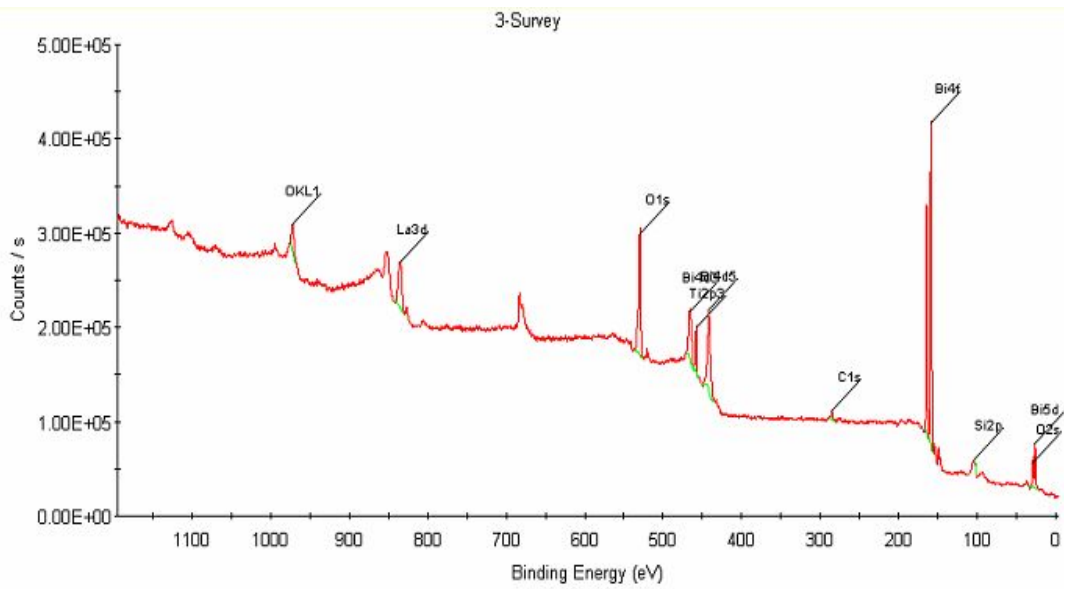
(a) Before CMP

Fig. 49 XPS wide scan of BLT Thin Film by CMP Process Pressure.



(b) CMP with 9.8kPa

Fig. 49 XPS wide scan of BLT Thin Film by CMP Process Pressure.



(c) CMP with 29.4kPa

Fig. 49 XPS wide scan of BLT Thin Film by CMP Process Pressure.

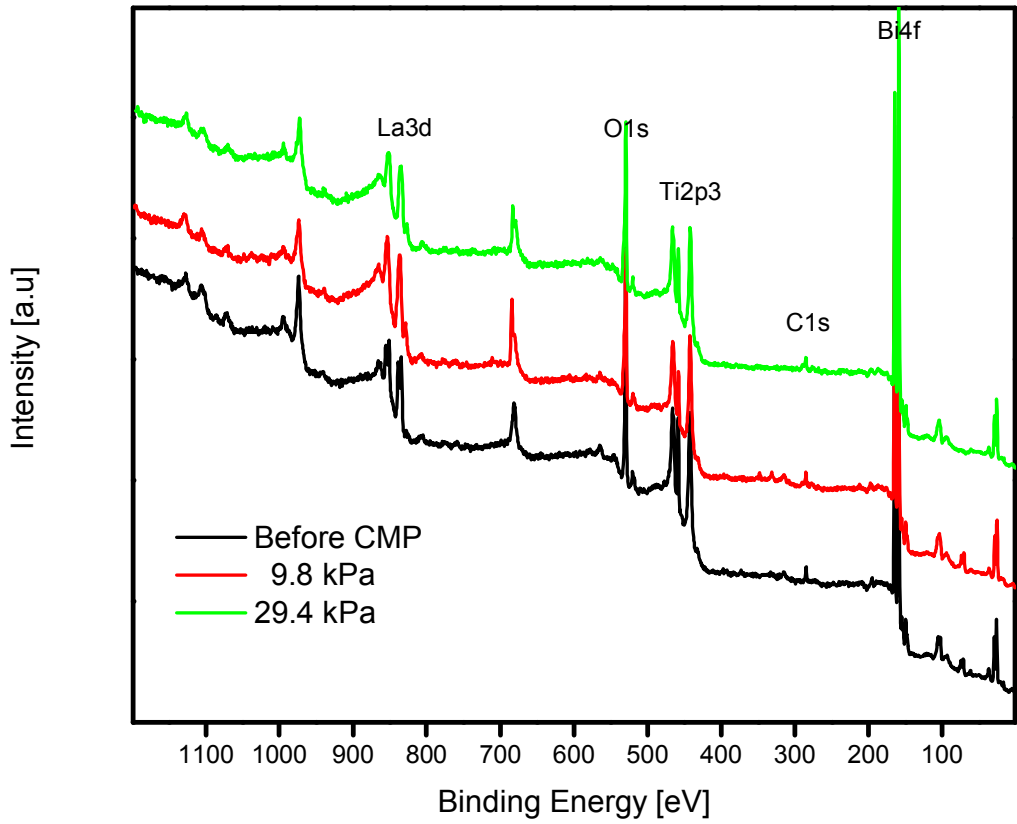
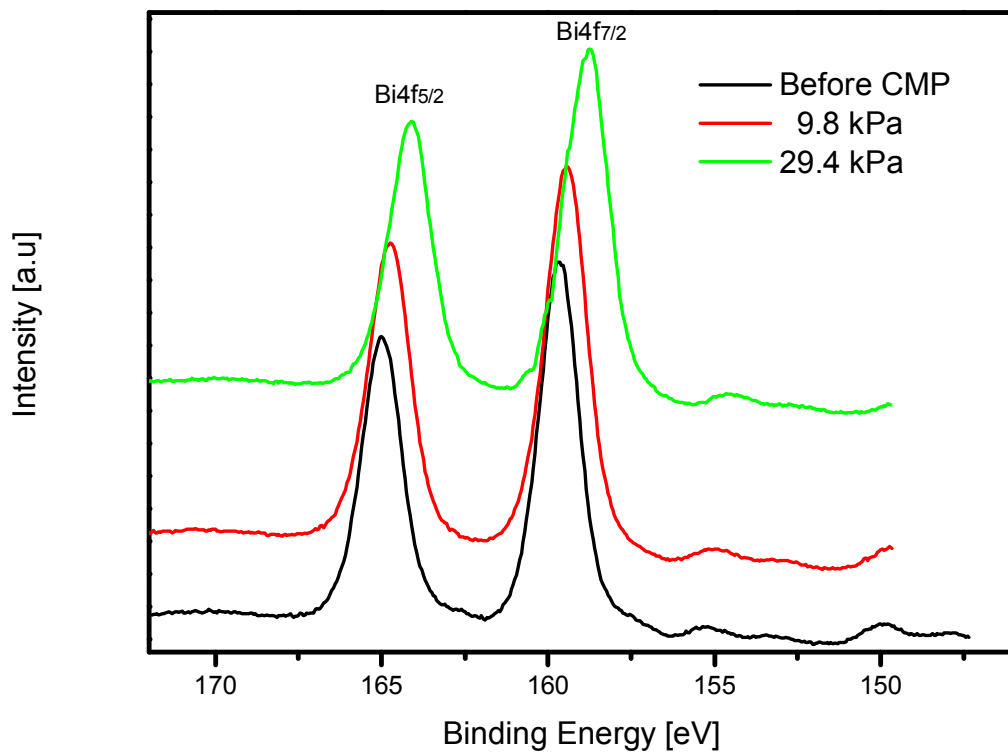
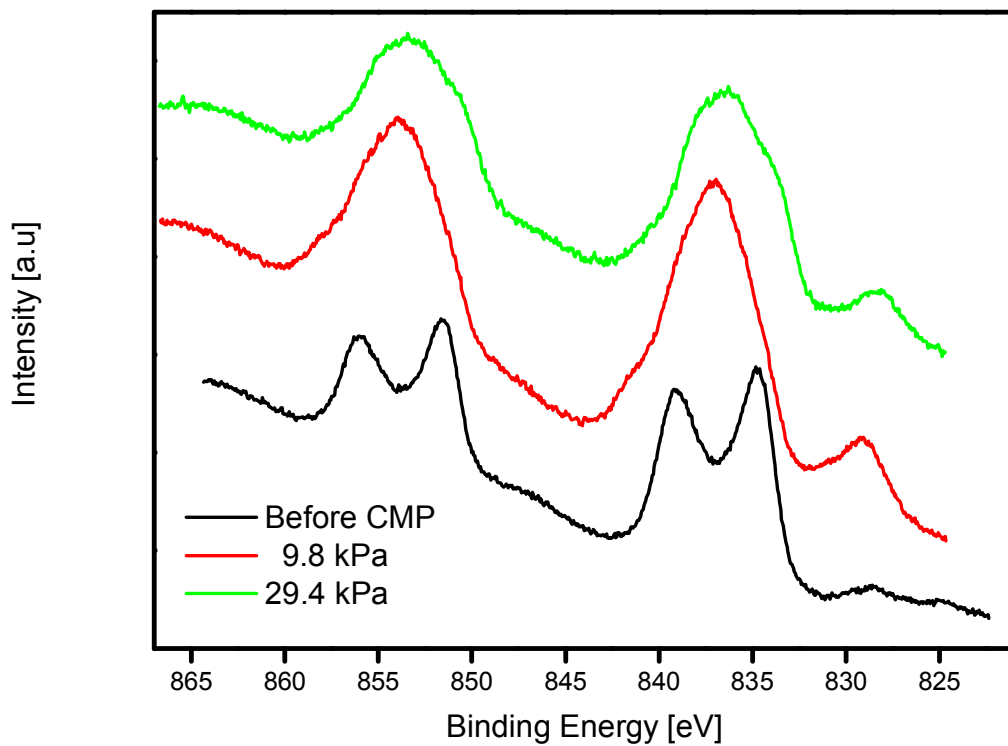


Fig. 50 XPS (Sample Survey) of BLT Thin Film by CMP Process Pressure.



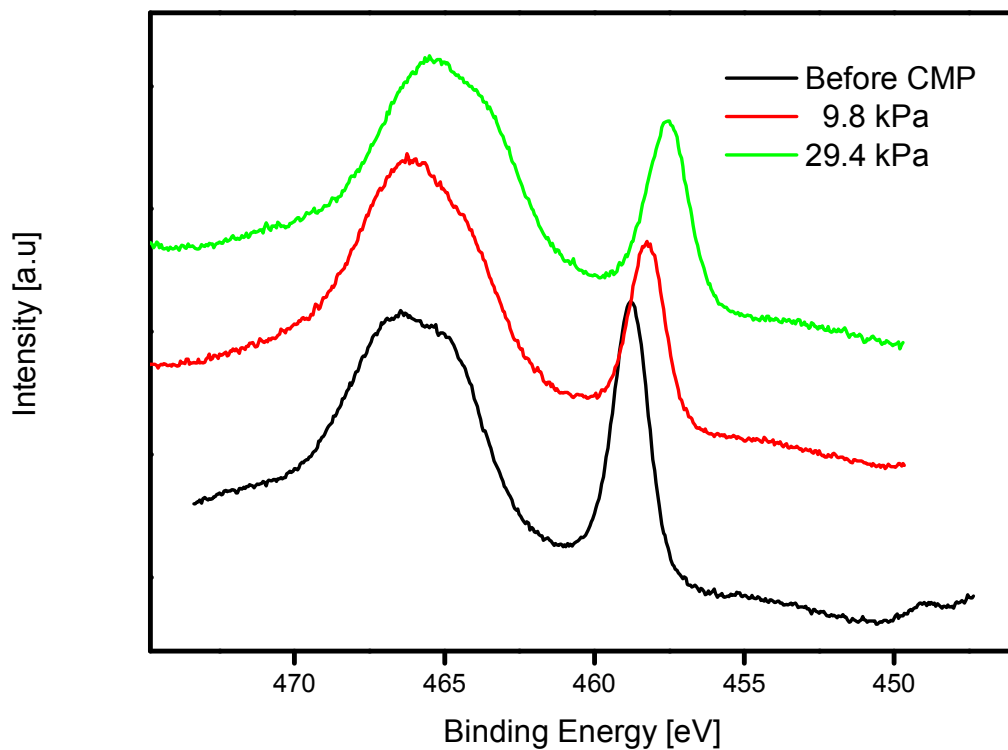
(a) Bi4f Narrow scan

Fig. 51 XPS (Narrow) of BLT Thin Film by CMP Process Pressure.



(b) La_{3d} Narrow scan

Fig. 51 XPS (Narrow) of BLT Thin Film by CMP Process Pressure.



(c) Ti2p Narrow scan

Fig. 51 XPS (Narrow) of BLT Thin Film by CMP Process Pressure.

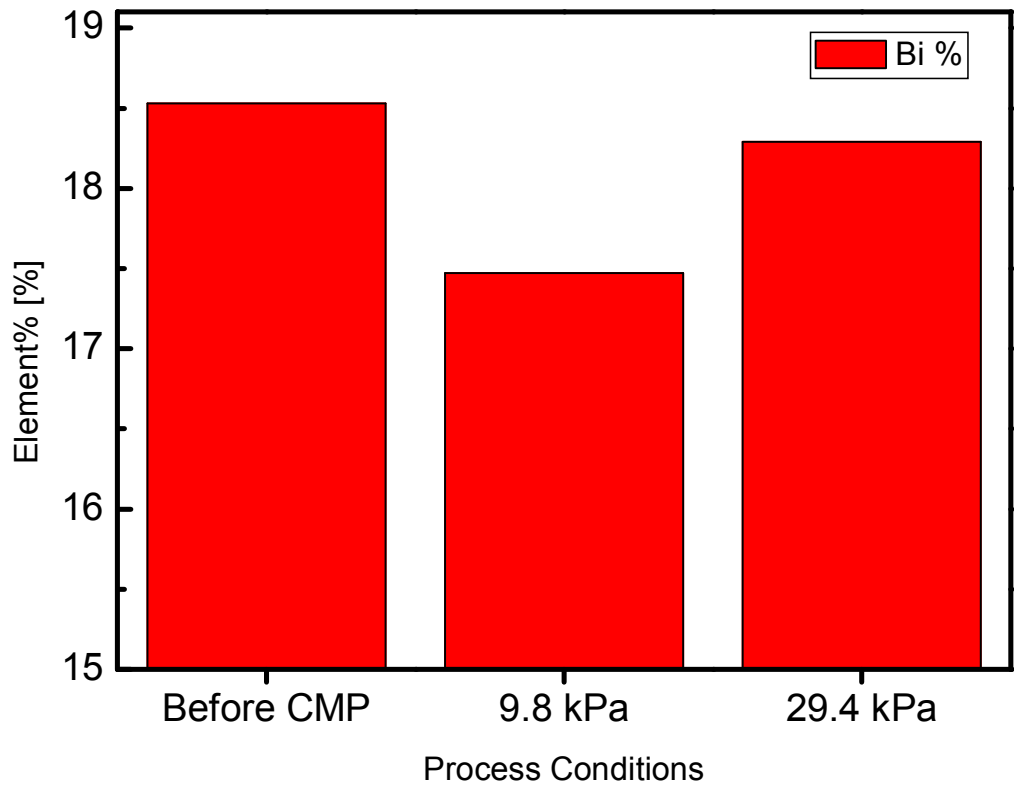


Fig. 52 Elements% of BLT Thin Film by CMP Process Pressure.

D. 전기적 특성 분석

본 논문에서는 BLT 박막의 연마율과 비균일도를 향상시킬 수 있는 최적의 화학적기계적연마(CMP) 공정 조건으로 높은 공정 압력(Down Force) 및 빠른 테이블 속도를 도출하였다. 이러한 CMP 공정 조건이 실제 BLT 강유전 Capacitor 소자 제작 시에 소자 특성에 어떠한 영향을 미치는지 분석하기 위해 BLT 강유전 Capacitor 소자를 제작하여 전기적 특성(P-V 특성 및 I-V 특성)을 분석하였다.

1. P-V 특성

Pt/Ti/Si 기판위에 BLT 박막을 증착시킨 후, 상부전극은 스퍼터링 방법에 의하여 Shadow mask를 사용하여 0.5x0.5mm 크기를 갖는 Au 전극을 증착하며, 하부전극은 Pt와 함께 MFM Capacitor 구조를 형성하였다. 이는 강유전체 BLT의 CMP 공정 압력에 따른 BLT 강유전 Capacitor의 P-V 이력특성을 알아보기 위한 것으로 그림 53에서 확인할 수 있다. P-V 이력특성 곡선은 -20V ~ +20V까지 전압을 변화시켜가며 1kHz에서 각각 측정하였다.

9.8kPa에서는 P_r 값은 $5.57[\mu\text{C}/\text{cm}^2]$, V_c 값은 2.96V를 나타내고 있으며 29.4kPa에서는 P_r 값은 $1.77[\mu\text{C}/\text{cm}^2]$, V_c 값은 7.12V를 나타내고 있다. P-V 특성은 CMP 공정 중 압력이 증가할수록 P_r 값이 감소하는 현상을 보여주고 있다. 9.8kPa의 자기력곡선은 BLT 박막의 전형적인 이력곡선의 형태를 보이고 있다. 그러나 29.4kPa의 이력곡선은 CMP 공정 중 압력이 높아지면서 박막의 비화학양론적 조성 변화에 따라 XRD 결과를 통해서 확인하였던 것과 같이 구조적 또는 화학적인 변화를 야기하여 P-V 이력특성이 감소한 것으로 판단된다.

또한 9.8kPa에서 CMP 공정을 수행한 시료의 P-V 특성은 Close-shape을 보이지만 29.4kPa로 수행한 시료의 P-V 특성은 Open-shape을 보이며 포화되지 않았는데, 이는 구조적, 화학적 결함에 의해 누설전류가 증가함에 기인한 것으로 판단된다.

2. I-V 특성

또한, 강유전체 BLT의 CMP 공정 압력에 따른 BLT 강유전 Capacitor 소자의 I-V 특성(누설전류 특성)을 분석하였다. 누설전류란 박막의 단위면적당 누설되는 전류의 양으로 정의되며, 물질의 고유한 전도특성과 제조된 박막의 균일성에 관련된 특성이다. 두 전극 사이에 전압을 걸어줄 때 누설전류는 작을수록 바람직하다. 그림 54은 BLT 박막을 공정 압력의 변화에 따라서 CMP 공정을 수행한 이후에 제작한 MFM 구조 Capacitor 소자의 전류와 전압 특성을 나타내고 있다. 9.8kPa의 경우 전형적인 I-V 특성을 보이며, 인가전압 +3v에서의 누설전류는 1×10^{-6} [A/cm²]이었다. 절연파괴(Dielectric Breakdown)는 측정범위인 -10v ~ +10v 영역에서 발생하지 않았으며, 측정범위 내에서 누설전류는 $10^{-8} \sim 10^{-5}$ [A/cm²] 범위에 있었다. 29.4kPa의 경우 인가전압 +3v에서의 누설전류는 5×10^{-7} [A/cm²]이었으나, 인가전압 +4v부터 누설전류는 급격하게 증가하고 있다. 또한 I-V 특성은 전압극성에 따라 Negative Bias에서의 누설전류는 측정범위 내에서 $10^{-8} \sim 10^{-3}$ A/cm² 범위에 있으나, Positive Bias에서는 $10^{-8} \sim 10^{-4}$ [A/cm²] 범위에 있었다. 누설전류의 발생 원인은 CMP 공정 후 BLT 박막의 구조상 또는 화학적 손상으로 인한 것으로 판단된다.

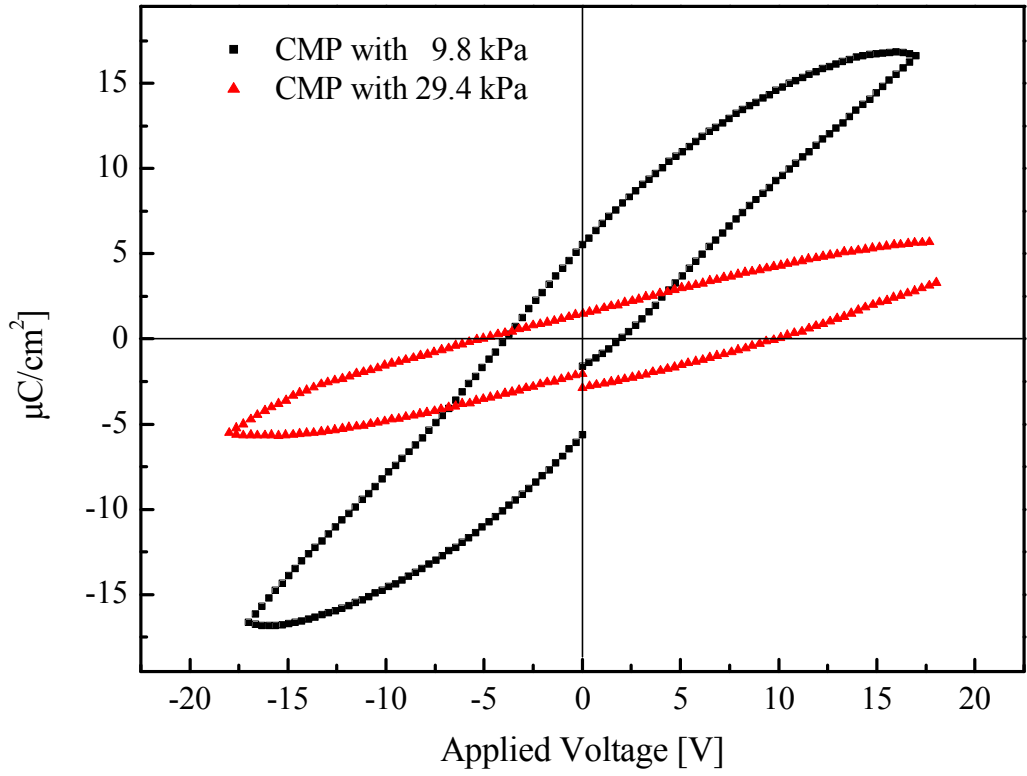


Fig. 53 P–V Characteristics Analysis.

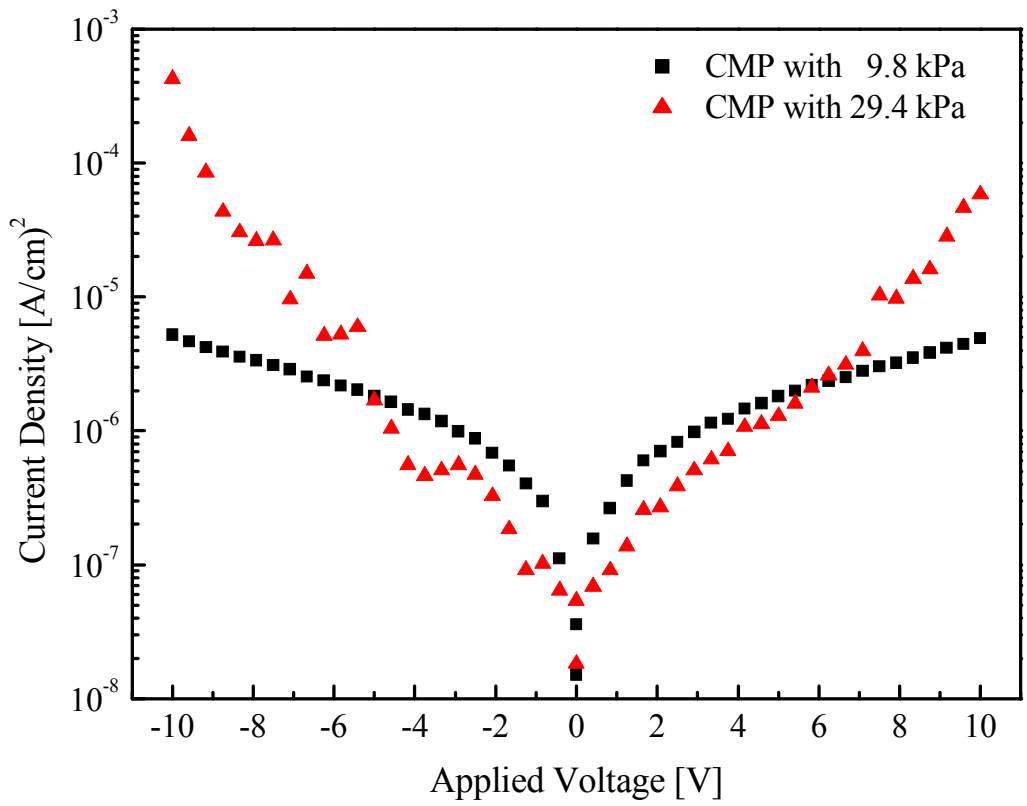


Fig. 54 I-V Characteristics Analysis.

VI. 결 론

본 논문에서는 플라즈마 Damage를 배제하고 수직 형상을 실현하기 위해서 비휘발성 강유전 소자 제작에 BLT-CMP 방법을 최초로 적용하여 BLT 강유전 Capacitor를 제작하였다. 기존 플라즈마 공정의 문제점을 해결하는 것뿐만 아니라, 수율에 있어서도 획기적으로 개선할 수 있는 장점이 있는 것으로 판단된다.

본 논문에서는 BLT 박막의 패터닝 공정에 CMP 공정을 적용하여 BLT 강유전 Capacitor를 제작하였고, 연마율 및 비균일도 등을 고려한 BLT 박막의 CMP 최적 공정 조건을 도출하였다. 제작된 BLT 강유전 Capacitor의 전기적 특성과 BLT 박막의 형상학적, 조성 및 결정학적 특성을 분석하여, 제작 공정이 BLT 강유전 Capacitor의 전기적 특성에 미치는 영향을 분석하였다. 최종적으로 BLT 강유전 Capacitor의 전기적 특성을 고려한 최적 공정조건 확보하였다. 기존 제작 공정보다 우수한 수율 조건에서 CMP 공정 적용에 기인한 Damage없이 집적도를 향상시킬 수 있고 따라서 우수한 전기특성을 확보할 수 있는 최적 공정을 개발하였으며, 본 연구를 통해 다음과 같은 결론을 확보하였다.

1. 고밀도 강유전 메모리 소자 적용을 위한 최적의 CMP 공정 조건을 확보하기 위하여 BLT 박막의 연마율과 비균일도 특성을 분석하였다. 연마율과 비균일도는 제안된 헤르난데스의 정리에 따라 헤드압력과 테이블속도의 함수로 나타나고, 특히 박막의 연마율은 속도보다는 압력에 의한 영향이 컸고, 비균일도는 대부분의 공정 조건에서 우수하였다.
2. RMS 표면거칠기(R_{rms})와 Peak-to-Valley 표면거칠기(R_{p-v})는 속도와 압력의 변화에 유사한 경향성을 보였다. 최적화된 압력 및 속도 조건에서 슬러리의 pH가 증가함에 따라 연마율이 더욱 향상되었고 연마율, 비균일도 및 표면거칠기를 고려할 때 CMP의 최적조건은 헤드압력 29.4kPa, 테이블속도 60rpm 그리고 pH 10.3이었다. 즉 CMP의 공정압력이 증가할수록 높은 연마율과 낮은 비균일도를 확보하였다.
3. BLT-CMP의 최적 공정 조건에서 FE-SEM 표면 형상은 9.8kPa에서 29.4kPa로 압력이 증가할수록 표면에 힐락(Hillrock), 융기(Bump) 또는 잔류물(residue)들이 생성되었고, 생성 원인을 알아보기 위한 EDS 및 XPS 표면

조성 분석 결과 CMP 공정 압력이 증가할수록 Bi는 상대적인 비율이 증가하고, La 및 Ti는 상대적인 비율이 감소함을 알았다. 이는 CMP 공정 압력이 증가함에 따라 기계적 제거 메커니즘의 영향을 더욱 많이 받는 원소 [La, Ti]들이 비교적 쉽게 제거되어지는 이유에 기인한 것으로 판단된다.

4. CMP 공정 압력의 변화에 따른 BLT 박막의 화학적 조성 변화의 발생은 XRD 분석 결과 증착 직후 및 낮은 압력공정조건에서는 페롭스카이트 구조를 보여주고 있지만, CMP 공정 압력이 증가함에 따라서 BLT 박막의 비화학양론적 조성 변화에 따라 화학적 및 구조적 변화가 발생함을 확인하였다.
5. 최적 공정 조건으로 제작된 BLT 강유전체 Capacitor의 전기적 특성(P-V 및 I-V)을 관찰하였을 때, 29.4kPa의 높은 공정 압력으로 제작한 Capacitor의 경우에는 불완전한 Shape뿐만 아니라 낮은 잔류분극 값과 높은 항전계 값을 보이는 반면에 9.8kPa의 낮은 공정 압력으로 제작한 Capacitor의 경우에는 완전한 Shape 및 높은 잔류분극 값과 낮은 항전계 값을 보이는 우수한 특성을 나타내었다, 또한 29.4kPa로 제작한 Capacitor의 경우에는 높은 누설전류 특성을 보였으나, 9.8kPa로 제작한 Capacitor의 경우에는 낮고 안정적인 누설전류 특성을 나타내었다. 이는 높은 압력으로 제작된 강유전체 Capacitor는 XRD 분석결과와 같이 페롭스카이트 구조에 변화가 발생하여 강유전 특성이 저감되는 이유로 전기적 특성이 열화되는 결과를 확인하였다.
6. 소자의 전기적 특성 및 전기적 열화 특성을 고려한 최적의 공정조건은 헤드압력 9.8kPa, 테이블속도 60rpm 그리고 pH 10.3이며, 이때 확보한 항전계는 $V_c = 7.12[V]$, 잔류분극 $Pr = 1.77[\mu c/cm^2]$ 로 우수한 특성을 확보하였다.

본 연구를 통해서 우수한 수율 116.50[nm/min]을 확보할 수 있고 낮은 비균일도를 갖는 BLT-CMP 공정 조건인 높은 공정 압력에서 CMP 공정을 적용한 BLT 강유전체 소자 제작 시에는 화학적 및 구조적 결함을 발생시킴에 따라서 실제 소자 제작에는 적용할 수 없음을 확인할 수 있었다. 따라서 비교적 제작 수율 90[nm/min]은 떨어질 수 있으나, 안정적이고 우수한 소자 특성을 나타내는 낮은 공정 압력에서의 BLT Capacitor의 제작이 최적의 공정 조건으로 판단된다. 하지

만 이때의 수율 및 패턴 형상은 플라즈마 식각으로 제작한 플라즈마 식각의 식각
율 50.8[nm/min]보다 우수한 연마율을 확보할 수 있어 수율 향상이 가능하며, 수
직한 형상의 구현이 가능함에 따라 플라즈마 Damage를 제거할 수 있는 획기적인
공정으로 판단된다.

위와 같은 결론을 통해 BLT 강유전 Capacitor 소자의 전기적 특성을 고려한
최적의 공정조건을 도출하였고, CMP 공정 적용 시에 공정 압력이 제작된 소자의
전기적 특성에 미치는 영향을 규명하여 향후 고밀도 BLT 강유전 메모리 소자 제
작에 획기적으로 기여할 것으로 기대된다.

참 고 문 헌

- [1] ‘미래의 메모리’ FRAM, 유희준, 김시호, 유병곤, 시그마프레스, pp. 265, 2000.
- [2] Y.J. Song, H.J. JOO, S.K. Kang, H.H. Kim, J.H. Park, Y.M. Kang, E.Y.Kang, S.Y.Lee, K. Kim, *Microelectron. Reliab.* 45, pp.1150–1153 (2005).
- [3] D.Bondurant, F. Gnadinger, *IEEE Spectrum* pp. 26~30 (1989).
- [4] J.F Scott and C. A. Paz de Araujo, "Ferro–electric memories", *Science* 246, 1400 (1989).
- [5] C. A. Araujo, L. D. McMillan, B. M. Melnick, J. D. Cuchjaro and J. F. Scott, *Ferroelectrics* 104, 241(1990).
- [6] D. Wu, A. Li, T. Zhu, Z. Liu, and N. Ming, "Effect of Processing on The Characteristics of SrBi₂Ta₂O₉ Fillms Prepared by Metalorganic Decomposition" , *J. Appl. Phys.*, 88, 5941 (2000).
- [7] 김혜인, 윤진구, 정지원, "강유전체 Bi_{3.25}La_{0.75}Ti₃O₁₂ 박막의 증착에 대한 결정화 공정의 영향", *J.Korean Ind. Eng. Chem.*, Vol. 14, No. 3, pp. 287–290. (2003).
- [8] Di Wu, Aidong Li, and Tao Zhu "Ferro–lectric properties of Bi_{3.25}La_{0.75}Ti₃O₁₂ thin films prepared by chemical solution depo–sition", *J. Appl. Phys.*, Vol. 88, pp. 5941, (2001).

- [9] K. Amanuma, T. Hase, and Y. Miyasaka, "Preparation and ferroelectric properties of SrBi₂Ta₂O₉ thin films", Appl. Phys. Lett., Vol. 66, pp. 221, (1995).
- [10] 이재형, 문병무, 고중혁, 구상모, "PLD 기법에 의한 강유전체 SBT/YBO/LaAlO₃ 헤테로 박막의 제작 및 특성", 전기전자재료학회논문지, 12권, 2호, pp. 165, (1999).
- [11] B. H. Park, S. J. Hyun, C. R. Moon, B. D. Choe, J. Lee, C. Y. Kim, W. Jo, and T. W. Noh, "Imprint failures and asymmetric electrical properties induced by thermal processes in epitaxial Bi₄Ti₃O₁₂ thin films", J. Appl. Phys., Vol. 84, pp. 4428, (1998).
- [12] 김태훈, 김병호, 송석표, "MOD 법으로 제조한 강유전성 SBT 박막에서 하부전극이 유전 및 전기적 특성에 미치는 영향", 전기전자재료학회 논문지, 13권, 8호, pp. 694, (2000).
- [13] Y. Igarashi, K. Tani, M. Kasai, K. Ashikaga, T. Ito, Jpn.J.Appl.Phys.39. 2083 (2000).
- [14] N.H. Kim, P.J. Ko, Y.J. Soo, W.S. Lee, Thin Solid Films 504. 261(2006).
- [15] Nam-Hoon Kim, Pil-Ju Ko, Gwon-Woo Choi, Yong-Jin Seo, "Chemical Mechanical Polishing (CMP) Mechanisms of Thermal SiO₂ Film after High-Temperature Pad Conditioning" Thin Solid Films , Vol. 1, pp 166-169 (2006).
- [16] P. Singer, Semiconductor International, Vol. 6, pp. 90, (1998).

- [15] 박기현, 박범영, 김형재, 정해도, “연마불균일도에 영향을 미치는 패드 표면 특성에 관한 연구” Journal of the Korea Institute of Electrical and Electronic Material Engineers, Vol. 19, No. 4, pp.309,(2006).
- [19] S. H. Li, "Chemical Mechanical Polishing in Silicon Processing", Academic Press, pp. 186, (2000).
- [20] Yong-Jin Seo, Woo-Sun Lee, Sang-Yong Kim, Jin-Sung Park, Eui-Goo Chang, J. Mater. Sci.-Mater. El. 12, 411 (2001).
- [21] N. Setter and E. L. Colla, Ferroelectrics Ceramics, Berlin, Birkhauser, 53, 189 (1993).
- [22] M. E. Lines and A. M. Glass, "Principle and Application of Ferroelectrics and Related Materials" Oxford University Press, 28, (1982).
- [23] B. Easterp, J. MacWilliams-Brooks, J. Humes and S. Mitra, " A demonstration of low voltage performance, from scaled PLZT films on a fully integrated 64k FRAM," Integrated Ferroelectrics, 27, pp. 315-324 (1999).
- [24] R. E.Jones, JR P. Zurcher, P. Chu, D. J. Taylor, S. Zafar, B. Jiang and S. J. Gillespie, "Performance of SrBi₂Ta₂O₉ thinfor low-voltage, non-volatile memory application," Integrated Ferroelectrics, 15, pp.199-210 (1997).
- [25] K. Amanuma, T. Kunio and Joe Cuchiaro, "SrBi₂Ta₂O₉ Capacitors for Mega-bit Ferroelectric Non-volatile Memory," Mat. Res. Soc. Symp. Proc., 433, pp. 85-89 (1996).

- [26] K. N. Kim, "Technology perspective for 1T/1C FRAM," *Integrated Ferroelectrics*, 25, pp. 149–167 (1999).
- [27] C. D. Gutleben, "The Evaluation of SrBi₂Ta₂O₉ Films for Ferroelectric Memories," *Mat. Res. Soc. Symp. Proc.*, 433, pp. 109–118 (1996).
- [28] M. Keijser, and G. J. M. Dormans, *MRS Bull.* 21, 37(1996).
- [29] T. Okamura, M. Adachi, T. Shiosaki and A. Kawabata, *Jpn. J. Appl. Phys.* 30, 1034 (1991).
- [30] R. Ramesh, A. Inam, W. K. Chan, T. Tillerot, B. Wikens, C. C. cang, T. Sands, J. M. Tarascon, and V. G. Keramidas, *Appl. Phys. Lett.* 59, 3542 (1991).
- [31] C. A. Paz-de Araujo, J. K. Cuchiaro, L. D. Mcmillan, M. C. Scott, and J. F. Scott, *Nature* 374, 627 (1995).
- [32] B. Aurivillius, *Arkiv Kemi.*, 1, pp. 499 (1949).
- [33] R. E. Newnham, R. W. Wolfe and J. F. Dorrian, "Structural basis of ferroelectricity in the bismuth titanate family," *Mater. Res. Bull.*, 6(10), pp. 1029 (1971).
- [34] D. Dimos, P. Claudhari, J. Mannhart and F. K. Legoues, "Orientation dependence of grain-boundary critical currents in YBa₂Cu₃O_{7-δ} bicrystals," *Phys. Rev. Lett.*, 61, pp. 219 (1988).
- [35] H. Buhay. S. Sinharoy, W. H. Kasner and M. H. Francombe "Pulsed laser deposition and ferroelectric characterization of bismuth titanate films", *Appl. Phys. Lett.*, 58, pp.1470 (1991)

- [36] R. W. Wolfe and R. E. Newnham, "Lanthanum doped calcium titanates: synthesis, crystal structure, thermal expansion and transport properties," *J. Electrochem. Soc.*, 116, pp. 832 (1969).
- [37] T. Takenaka and K. Sakata, *Inte. Ferroelec.*, 38, pp. 769–771 (1981).
- [38] B. H. Park, S. J. Hyun, S. D. Bu and T. W. Noh, "Effect of La doping on structural and electrical properties of ferroelectric $\text{Bi}_{4-x}\text{La}_x\text{Ti}_3\text{O}_{12}$ thin films prepared by chemical solution deposition," *Appl. Phys. Lett.*, 74, pp. 1907–1909 (1999).
- [39] B. S. Kang, B. H. Park, S. D. Bu, S. H. Kang and T. W. Noh, "Dielectric and ferroelectric properties of in-plane lead lanthanum titanate thin films," *Appl. Phys. Lett.* 75, pp. 2644 (1999).
- [40] S. E. Yun, S. G. Lee, S. M. Pank, Y. H. Lee, "Structural properties of PZT multilayer thick films of improved densification" *Proceeding of the 37th the KIEE Summer Annual Conference*, Vol. pp. 1705–17061 (2006).
- [41] M. Node, H. Sugiyama and M. Okuyama, *Jpn. Phys.* 38, 5432(1999).
- [42] N. H. Kim, Y. J. Seo, P. J. Ko, W. S. Lee, "Polishing Mechanism of TEOS– CMP with High–temperatuer Slurry by Surface Analysis" *Transactions on Electrical and Electronic Materials*, Vol. 6, No. 4, August (2005).
- [43] S. H. Shin, P. J. Ko, N. H. Kim, W. S. Lee, "A Study on CMP Mechanism of $\text{Bi}_{3.25}\text{La}_{0.75}\text{Ti}_3\text{O}_{12}$ (BLT) Thin Films" *Proceeding of the 37th the KIEE Summer Annual Conference*, Vol. pp. 1450–1451

- (2006).
- [44] C.J. Brinker and G.W. Scherer, "Sol-gel Science," Wiley, New-York, (1990).
- [45] I.I. Hench and D.R. Ulrich, "Science of Ceramic Chemical Processing," Wiley, New-York, pp. 52-64 (1990).
- [45] B. H. Park, B. S. Kang, S. D. Bu, T. W. Noh, J. Lee and W. Jo, "Lanthanum-substituted bismuth titanate for use in non-volatile memories," Nature, 401, pp. 682 (1999).
- [46] T. Okamura, M. Adachi, T. Shiosaki and A. Kawabata, Jpn. J. Appl. Phys. 30, 1034 (1991).
- [47] 김상용, 서용진, 김태형, 이우선, 김창일, 장의구, "Chemical mechanical polishing(CMP)공정을 이용한 multilevel metal 구조의 광역평탄화에 관한 연구," Journal of KIEEME, Vol.12, No.2, pp.1084-1089 (1998).
- [48] 이충훈, 송형수, 명중재, 박진구, "반도체 평탄화 CMP기술," (주)북스힐 (2001).
- [49] K. Kikuta, et al., "Multilevel planarized-Trench-Aluminum (PTA) interconnection using reflow sputtering and chemical mechanical polishing." IEDM, pp.285 (1993).
- [50] K Kikuta et al., "Aluminum-Germanium-Copper Multilevel Damascene Process using Low Temperature Reflow sputtering and chemical mechanical polishing," IEDM, pp.101 (1994).
- [51] S. Sjvaram, et al., "Measurement and Modeling of pattern sensitivity during chemical mechanical polishing of interlevel dielectrics," CMP Seminar, westech system inc. pp.88-94.

- [52] M. C. Pohl and D. A. Griffpphs, "The Importance of Particle Size to the Performance of Abrasive Particle in the CMP Process", *Journal of Electric Materials*, Vol.25, No.10, pp.1612–1616, 1996.
- [53] M. E. Gross, C. Lingk, W. L. Brown, R. Drese, *Solid State Tech.*, 42, 8, 47(1999).
- [54] M. M. Chow, J. E. Cronin, W. L. Guthrie, W. Kaanta, B. Luther, W. J. Patrick, K. A. Perry, and C. L. Standley, US Patent, No.4, 789, 648 (6 Dec.1988).
- [55] C. K. Hu and J. M. E. Harper, *Mater. Chem. Phys.*, 52, 5 (1998).
- [56] 문중수, 경남대학교출판부, “졸겔법의 과학” (1998)
- [57] S.H. Li, V. Bucha, and K. Woolridge, in S.H. Li and R.O. Miller (Eds.), *Chemical Mechanical Polishing in Silicon Processing*, Vol.63, Academic Press, San Diego, 2000, p. 250.
- [58] D. R. Evans, in: M. R. Oliver (Ed.), *Chemical–Mechanical Planarization of Semiconductor Materials*, Springer–Verlag, Heidelberg, 2004, p. 63.
- [59] K. Robinson, in: M. R. Oliver (Ed.), *Chemical–Mechanical Planarization of Semiconductor Materials*, Springer–Verlag, Heidelberg, 2004, p. 218.
- [60] N.H. Kim, Y.J. Seo, and W.S. Lee, *Microelectron. Eng.* 83 (2006) 362.

- [61] N.H. Kim, P.J. Ko, Y.J. Seo, and W.S. Lee, *Microelectron. Eng.* 83 (2006) 286.
- [62] 유희준, 김시호, 유병곤, *미래의 메모리 FRAM*, 시그마프레스 (2000).
- [63] N. Abt, *Mater. Res. Soc. Symp. Proc.* 200, 303 (1990).
- [64] S. Y. Wu, *IEEE Trans. Electron Devices* ED-21, 499 (1974).
- [65] I. Kim, K. Murella, and J. Schlueter, "A detailed look at oxide CMP pad to- 66 -pad consistency," *CMP- MIC proceeding*, pp.335- 338 (1997).
- [66] H. Nojo, M. Kodera and R. Nakata, "Slurry Engineering For Self-stopping, Dishing Free SiO₂-CMP", *Proc. IEEE iedm*, pp.349-352 (1996).
- [67] S. Kishii et al, "Polishing pads effects for tungsten polishing," 1995 VMIC Conference, pp.498-502 (1995).
- [69] A. Jindal et al, "Chemical mechanical polishing using mixed abrasive slurries," *Electrochem. Solid-State Lett.*, 5, G48-G50 (2002).
- [70] U. Mahajan, M. Biemann and R. K. Singh, "Abrasive effects in oxide chemical mechanical polishing," *Materials Research society, Symp. proc.*, vol.566, pp.27-32 (2000).
- [71] 이종규, 김익범, 김진두 "CMP 공정용 슬러리의 제조 및 기술 개발 현황," *공업화학 전망*, Vol. 5, No. 2, pp.22-29 (2002).
- [72] 김형곤, 김철복, 김상용외 4인, "CMP 공정의 Defect 및 Scratch의 유형분석," *한국전기전자재료학회, 추계학술대회 논문집*, pp.189-192 (2001).

- [73] S. Kishii, R. Suzuki, A. Ohishi and Y. Arimoto : IEDM Technical Digest, P.465, 1995.
- [74] P. Singer, Semiconductor International 17, 48 (1994).
- [75] Jong-Gyu Kim, Gwan-ha Kim, Kyoung-Tae Kim, Chang-Il Kim, "Etch damage evaluation On BTO thin films during the etching process using inductively coupled plasma sources" Material Science in Semiconductor Processing 9 , Vol. 1, pp 1108-1114 (2006).
- [76] I. All, and S. R. Roy, Solid State Technology 40, 185 (1997).

감사의 글

학위과정동안

2010년 2월
신상현 올림

저작물 이용 허락서

학 과	전기공학과	학 번	20057408	과 정	박사
성 명	한글 신 상 헌 한문 申 尙 憲 영문 Shin Sang Hun				
주 소	광주광역시 동구 산수동 두암타운 106동 1004호				
연락처	E-mail : shinsh@chosun.ac.kr				
논문제목	한글 : CMP 공정을 적용한 BLT 강유전 Capacitor의 전기적 특성				
	영문 : Electrical Properties of BLT Capacitor Fabricated by using CMP Process				

본인이 저작한 위의 저작물에 대하여 다음과 같은 조건 아래 조선대학교가 저작물을 이용할 수 있도록 허락하고 동의합니다.

- 다 음 -

1. 저작물의 DB구축 및 인터넷을 포함한 정보통신망에의 공개를 위한 저작물의 복제, 기억 장치에의 저장, 전송 등을 허락함.
2. 위의 목적을 위하여 필요한 범위 내에서의 편집과 형식상의 변경을 허락함. 다만, 저작물의 내용변경은 금지함.
3. 배포·전송된 저작물의 영리적 목적을 위한 복제, 저장, 전송 등은 금지함.
4. 저작물에 대한 이용기간은 5년으로 하고, 기간종료 3개월 이내에 별도의 의사 표시가 없을 경우에는 저작물의 이용기간을 계속 연장함.
5. 해당 저작물의 저작권을 타인에게 양도하거나 출판을 허락을 하였을 경우에는 1개월 이내에 대학에 이를 통보함.
6. 조선대학교는 저작물 이용의 허락 이후 해당 저작물로 인하여 발생하는 타인에 의한 권리 침해에 대하여 일체의 법적 책임을 지지 않음.
7. 소속 대학의 협정기관에 저작물의 제공 및 인터넷 등 정보통신망을 이용한 저작물의 전송·출력을 허락함.

동의여부 : 동의(○) 반대()

2010년 2월

저작자: 신 상 헌 (인)

조선대학교 총장 귀하