



저작자표시-비영리-변경금지 2.0 대한민국

이용자는 아래의 조건을 따르는 경우에 한하여 자유롭게

- 이 저작물을 복제, 배포, 전송, 전시, 공연 및 방송할 수 있습니다.

다음과 같은 조건을 따라야 합니다:



저작자표시. 귀하는 원저작자를 표시하여야 합니다.



비영리. 귀하는 이 저작물을 영리 목적으로 이용할 수 없습니다.



변경금지. 귀하는 이 저작물을 개작, 변형 또는 가공할 수 없습니다.

- 귀하는, 이 저작물의 재이용이나 배포의 경우, 이 저작물에 적용된 이용허락조건을 명확하게 나타내어야 합니다.
- 저작권자로부터 별도의 허가를 받으면 이러한 조건들은 적용되지 않습니다.

저작권법에 따른 이용자의 권리는 위의 내용에 의하여 영향을 받지 않습니다.

이것은 [이용허락규약\(Legal Code\)](#)을 이해하기 쉽게 요약한 것입니다.

[Disclaimer](#)

2024년 2월
석사학위 논문

Multi-terminal DC 시스템의
초전도 LC 공진 DC 차단기에
관한 연구

조선대학교 대학원

전기공학과

김 지 혜

Multi-terminal DC 시스템의
초전도 LC 공진 DC 차단기에
관한 연구

A study on the Superconducting LC Resonant DC
Circuit Breaker in Multi-terminal DC Systems

2024년 2월 23일

조선대학교 대학원

전기공학과

김 지 혜

Multi-terminal DC 시스템의
초전도 LC 공진 DC 차단기에
관한 연구

지도교수 최 효 상

이 논문을 공학 석사학위신청 논문으로 제출함

2023년 10월

조선대학교 대학원

전기공학과

김 지 혜

김지혜의 석사학위논문을 인준함

위원장 최연옥 (인)

위 원 손윤국 (인)

위 원 최효상 (인)

2023년 12월

조선대학교 대학원

목 차

I. 서론	01
A. 연구 필요성 및 목적	01
B. 연구내용 및 방법	03
II. 이론적 배경	04
A. Multi-terminal DC 시스템	04
B. 초전도 한류 모듈	19
C. LC 공진 DC 차단 모듈	20
III. VSC-HVDC 기반의 MTDC 시스템 모델링	27
A. 계통 모델링	27
B. 시뮬레이션	28
IV. 초전도 LC 공진 DC 차단기 모델링을 위한 기초실험	31
A. 실험 설계	31
B. 실험 결과	32
V. PSCAD/EMTDC 설계 및 해석	39
A. 시뮬레이션 모델 적용성 검증	39
B. 종합 시뮬레이션	41
VI. 결론	45
참 고 문 헌	47

List of Tables

Table 1. IGBT 스위칭에 따른 SM 동작	12
Table 2. 4-terminal Zhangbei HVDC grid 파라미터	27
Table 3. 초전도 선재의 사양	33
Table 4. 공진 주파수별 인덕턴스와 커패시턴스	37
Table 5. 공진 주파수에 따른 main 주파수	37
Table 6. 인덕턴스 고정에 따른 공진 주파수 및 main 주파수	38
Table 7. 커패시턴스 고정에 따른 공진 주파수 및 main 주파수	38

List of Figures

Fig. 1-1. 지역별 태양광 발전량	02
Fig. 2-1. Point-to-Point 방식	04
Fig. 2-2. Back-to-Back 방식	05
Fig. 2-3. Multi-terminal 방식	05
Fig. 2-4. 모노폴 방식 구조	06
Fig. 2-5. 모노폴 연결 방식	06
Fig. 2-6. 바이폴 방식 구조	07
Fig. 2-7. 바이폴 연결 방식	07
Fig. 2-8. 멀티폴 연결 방식	07
Fig. 2-9. 3상 MMC 시스템의 개략도	09
Fig. 2-10. 2레벨 컨버터를 이용한 셀 구성 방법	10
Fig. 2-11. 3레벨 컨버터를 이용한 셀 구성 방법	10
Fig. 2-12. 암 전류 방향에 따른 커패시터 충·방전 (초기충전)	11
Fig. 2-13. 4레벨 MMC의 작동 원리 및 파형	14
Fig. 2-14. NLC 변조기법의 control diagram	15
Fig. 2-15. NLC 변조기법의 합성 파형	15
Fig. 2-16. 정상상태에서 각 변환기의 선간전압	16
Fig. 2-17. AC 전원에 의한 SM 커패시터 충전경로	17
Fig. 2-18. MMC 시스템의 DC 선간 단락 process 등가회로	18
Fig. 2-19. 초전도체의 임계곡면	19
Fig. 2-20. 초전도 한류 모듈의 저항 변화	19
Fig. 2-21. SFCL의 켄치 특성	20
Fig. 2-22. LC 공진 DC 차단 모듈의 구조	21
Fig. 2-23. LC 공진 DC 차단 모듈의 차단 메커니즘	22
Fig. 2-24. LC 공진 DC 차단기의 차단 메커니즘 구간별 파형	22
Fig. 2-25. 표본화된 2가지 유형의 신호	25
Fig. 2-26. low-pass 필터의 주파수 응답	25
Fig. 2-27. 푸리에 변환	26

Fig. 3-1. MMC 기반의 4-terminal Zhangbei HVDC grid의 개략도	28
Fig. 3-2. PSCAD/EMTDC로 모델링한 4-terminal Zhangbei HVDC grid	28
Fig. 3-3. 정상상태일 때 각 변환기의 전력 흐름	29
Fig. 3-4. 정상상태일 때 각 SM 커패시터의 전압	29
Fig. 3-5. 각 station에 흐르는 사고전류	30
Fig. 4-1. Scale-down DC test-bed	31
Fig. 4-2. 실험실에 구축된 scale-down DC test-bed	32
Fig. 4-3. 초전도 한류 모듈에 사용된 초전도 선재 내부 구조도	33
Fig. 4-4. 초전도 한류 모듈의 저항	34
Fig. 4-5. LC 공진 DC 차단 모듈의 동작 특성 그래프	35
Fig. 4-6. 정상상태의 MCB 전류 FFT	36
Fig. 4-7. 과도상태의 MCB 전류 FFT	36
Fig. 5-1. 초전도 LC 공진 DC 차단기 동작 동안의 초전도 저항	39
Fig. 5-2. PSCAD/EMTDC로 모델링 된 초전도 LC 공진 DC 차단기	40
Fig. 5-3. 모델링 된 초전도 LC 공진 DC 차단기의 동작 특성 그래프	41
Fig. 5-4. 모델링 된 초전도 LC 공진 DC 차단기의 FFT 결과	41
Fig. 5-5. 초전도 LC 공진 DC 차단기가 적용된 MTDC 그리드 회로도	42
Fig. 5-6. 선간 단락 사고 시 Changping station에 흐르는 전류	42
Fig. 5-7. Changping station의 FFT	43
Fig. 5-8. 초전도 LC 공진 DC 차단기에서 LC 공진 회로의 FFT	43
Fig. 5-9. 초전도 LC 공진 DC 차단기 유무에 따른 Changping station의 전력 흐름	44

ABSTRACT

A study on the Superconducting LC Resonant DC Circuit Breaker in Multi-terminal DC Systems

Kim Jihye

Advisor: Prof. Choi Hyo-Sang, Ph.D.

Department of Electrical Engineering,

Graduate School of Chosun University

As the deployment of renewable energy increases due to international environmental policies, there is a growing challenge of distance between power generation sources and demand centers. To address this issue, the necessity of High Voltage Direct Current (HVDC) systems is emphasized. However, the HVDC system faces the problem of rapid increase in fault currents due to its low inductance. Additionally, existing research on protective modules is not easily applicable to HVDC systems, and there is a lack of relevant standards.

This paper introduces the application of superconducting fault current limiting (SFCL) module and LC resonant DC circuit module to effectively reduce fault currents. Determining the optimal LC resonant frequency for the superconducting LC resonant DC circuit breaker is very important. Through an investigation of the operating mechanism of the superconducting LC resonant DC circuit breaker, this paper aims to propose a novel approach for its stable application.

We analyzed experimental data on the operational characteristics of the superconducting LC resonant DC circuit breaker using FFT analysis, comparing the relationship between the LC resonant frequency of the circuit and its operating conditions. Furthermore, we examined the applicability of the

superconducting LC resonant DC circuit breaker in a Voltage Source Converter-HVDC (VSC-HVDC) based Multi-Terminal DC (MTDC) system by performing FFT analysis on fault currents in the system. Through experiments and simulations, we presented a method for determining the resonant frequency of the superconducting LC resonant DC circuit breaker and verified its stable operation.

We proposed a method to effectively interrupt fault currents by aligning the FFT of the system with the resonant frequency of the superconducting LC resonant DC circuit breaker. Analyzing the frequency domain enables the efficient design of the superconducting LC resonant DC circuit breaker. The main factor affecting FFT was variation in fault current, while circuit complexity didn't have a big impact. Through frequency domain analysis, efficient design became feasible. Moreover, the use of superconducting current modules enhanced the stability of resonant frequencies, necessitating their application to the LC resonant DC breaker module.

I. 서론

A. 연구 필요성 및 목적

지구 열대화(Global boiling) 시대가 도래하면서 전 세계적으로 이상고온 현상에 따른 피해가 확대되고 있다. 탄소 배출 감소의 필요성이 대두됨에 따라, 국가 및 기업에 신재생에너지 사용을 필수적으로 요구하고 있다. 신재생에너지에 대한 수요가 급증하고 있어, 국내에서는 전라남도를 중심으로 에너지 인프라를 구축 중이다. 그러나, 전력수요가 수도권에 집중되어 있어 수도권과 비수도권의 전력 공급 불균형이 심화하는 중이다 [1]. 이를 해결할 수 있는 미래 전력망 연결에 대한 새로운 요구 사항이 제기되고 있다.

Multi-terminal DC(MTDC) 시스템은 다양한 신재생에너지 자원을 상호 연결하고 전송할 수 있는 전력 전송 플랫폼으로써 전력망 구조를 미래 에너지 패턴의 요구 사항에 맞게 적절하게 조정할 수 있다 [2-3]. MTDC는 운영 유연성을 갖추고 있지만 고장 detection 및 selectivity, 그리고 계통 보호협조 등의 기술적인 과제가 여전히 존재한다. MTDC 시스템에서 사고가 발생하면 낮은 인덕턴스로 인해 사고 전류가 급격히 상승한다. 따라서, DC 시스템 보호 기술은 사고전류의 급상승을 제한하는 한류 기술과 사고전류를 신속하고 안정적으로 차단하는 차단 기술로 나뉜다 [4].

AC 시스템에서는 인덕터를 사용하여 사고전류를 제한한다. 그러나, DC 시스템에서는 AC 시스템보다 대용량의 인덕터를 사용해야만 사고전류를 효과적으로 제한할 수 있다 [5-6]. 대용량의 인덕터를 사용하면, 차단용량이 증가하여 차단시간의 지연을 초래해 시스템 응답 성능에 부정적인 영향을 끼칠 수 있다. 안전성 저하가 우려되므로 한류 기술의 연구가 필요하다.

DC 사고전류는 AC와 달리 전류에 자연적으로 발생하는 영점 통과(zero-crossing)가 없어 전류 차단이 어렵다 [7]. DC 차단 기술의 핵심인 전류 영점 통과 방법을 기준으로 다양한 방법들이 연구 중이다 [8-10]. 그러나, 실제 계통에서는 DC 차단기가 아니라 MMC(Modular Multi-level Converter)를 제어하여 사고전류의 방향을 변경하는 임시방편을 사용하고 있다 [11-13]. 이는 단기적인 대책에 불과하며, 오히려 DC 차단기의 도입을 지연시키고, 관련 표준 기준의 부족을 초래하였다. MTDC 계통에서 차단이 실패할 경우, 변환기의 동작 불능, 화재 등으

로 인한 인명피해, 경제적 손실 등이 예상되므로 차단 모듈의 연구가 필요하다.

본 논문에서는 사고전류를 차단하기 위하여 초전도 LC 공진 DC 차단기를 도입하였다. 초전도 LC 공진 DC 차단기는 DC 시스템의 사고전류를 효과적으로 감소시키는 초전도 한류 모듈(Superconducting Fault Current Limiting Module, SFCL)과 DC 시스템의 사고전류를 안정적으로 차단하기 위한 LC 공진 DC 차단 모듈로 나뉜다. LC 공진 DC 차단 모듈은 수동 소자만을 이용한 매우 간단한 회로로, LC 공진을 이용하여 강제적으로 전류 영점 통과를 만든다.

LC 공진은 DC 사고전류의 주파수 성분과 LC의 공진 주파수가 일치해야만 발생한다. 그러나, 초전도 LC 공진 DC 차단기는 기계적·전기적 특성으로 인해 차단 과정 중 충격파가 생성된다 [14-15]. 충격파로 인한 고조파 성분은 LC 공진 주파수에 영향을 미치고, 심각한 경우엔 차단 실패로 이어질 수 있다 [16]. LC 공진 DC 차단 모듈이 개발된 지 약 30년이 지났음에도 불구하고, 이러한 상호작용을 고려한 표준화된 설계 방법이 아직 제시되지 않았다 [17]. 사고전류를 안정적으로 차단하기 위한 최적 공진 주파수 선정 단계에서, 공진이 발생할 때까지 임의의 값을 산정하는 방식을 지금까지 채택하고 있다.

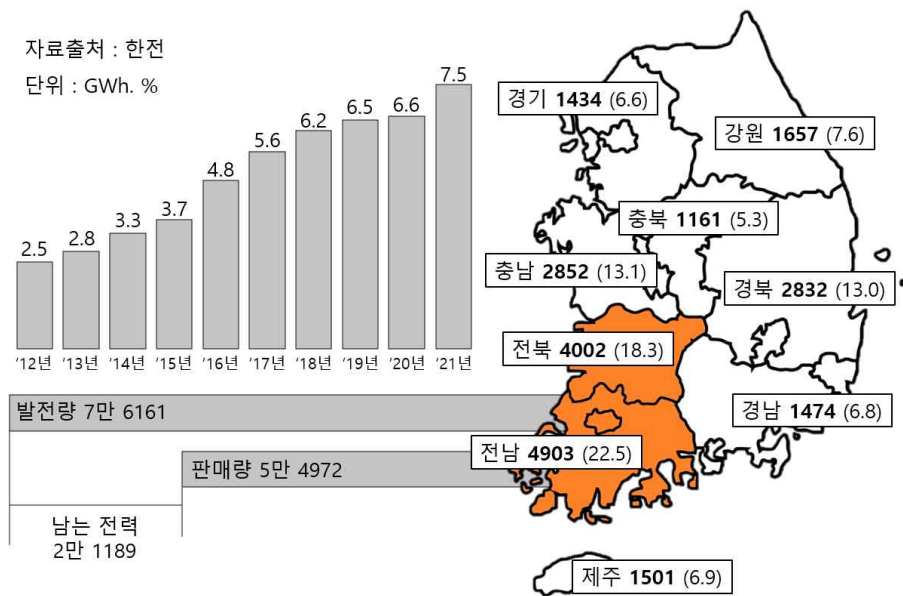


Fig. 1-1. 지역별 태양광 발전량

B. 연구내용 및 방법

본 논문에서는 초전도 LC 공진 DC 차단기를 MTDC에 적용하기 위하여 공진 주파수를 설계하는 방법을 연구하였다. 사고가 발생했을 때, 계통과 초전도 LC 공진 DC 차단기의 FFT를 분석하고, 얻은 푸리에 스펙트럼을 비교하여 임의의 공진 주파수 선택 방식을 정형화하였다.

전압 레벨이 HVDC급인 MTDC 시스템에서 실험을 진행하기 어려우므로, LVDC 시스템에서 실험을 수행하였다. LVDC에서의 초전도 LC 공진 DC 차단기 동작 특성을 PSCAD/EMTDC에 재현하고, MTDC 시스템으로 확장하여 차단 여부를 확인하였다. 연구 순서를 정리하면 다음과 같다.

첫째, 전력 계통 과도현상 모의 해석 프로그램인 PSCAD/EMTDC로 MMC 기반의 MTDC 시스템을 모델링하였다. 파라미터는 중국의 4-terminal Zhangbei HVDC grid 실 계통을 참고하였으며, 여러 참고문헌을 통해 수집하였다.

둘째, 초전도 LC 공진 DC 차단기의 공진 주파수와 사고전류의 주파수 성분의 관계를 알기 위하여, 본 연구팀의 실험실에 구축된 LVDC 시스템에서 실험을 진행하였다. 사고전류의 주파수 성분을 변화시키는 수많은 변수를 통제하기 위하여 실험 회로를 가장 간단하게 구성하였으며, 초전도 한류 모듈의 유무에 따라 실험을 수행하였다. 두 실험에서 사고전류의 주파수 성분을 FFT 분석함으로써, 공진 주파수에 가장 영향을 미치는 요소를 파악하였다.

셋째, PSCAD/EMTDC로 모델링한 MTDC 시스템에 초전도 LC 공진 DC 차단기를 적용하기 위하여, LVDC에서의 초전도 LC 공진 DC 차단기 동작 특성을 재현하고, 실험 data와 비교하였다. FFT 분석을 통해 모델링의 적정성을 검토하였다.

넷째, MTDC 시스템에서 사고전류의 주파수 성분을 FFT 분석하고, 이와 초전도 LC 공진 DC 차단기의 공진 주파수를 일치시켜 차단기가 안정적으로 동작하는지 확인하였다.

Ⅱ. 이론적 배경

A. Multi-terminal DC 시스템

지역 간 장거리 DC 전송은 지역의 자원을 최적으로 할당할 수 있는 중요한 방법이다. 1954년, 스웨덴이 처음으로 HVDC 프로젝트를 건설하였으며, 현재까지 전세계에 100개 이상의 HVDC 프로젝트가 상업 운영 중이다 [18]. 그러나, 대다수의 HVDC 시스템이 Point-to-Point(PTP) 방식으로 구성되어 있어, AC 시스템에 DC를 연결하려면 DC 송전선을 여러 지점에 설치해야 한다. 이는 투자 및 운영 비용을 상당히 증가시킨다. 게다가, 신재생에너지원은 가변성과 간헐적인 특징을 가지고 있다 [19]. 대규모의 신재생에너지가 grid에 접속되면, 새로운 전력기기, 전력 grid 구조 및 운영 기술이 필요하다. 미래 에너지 패턴의 변화에 대응하기 위하여 새로운 기술 및 grid 구조를 도입해야 한다 [20].

1. HVDC 연계 방식에 의한 분류

1) Point-to-Point(PTP) 방식

PTP 방식은 변환기 2개를 설치하여 전력을 송신 및 수신하는 연계 방식으로, HVDC의 기본 연계 방식이다. 현재 상용화된 대부분의 HVDC 시스템은 PTP 방식으로 구성되어 있다. 두 변환기는 DC 케이블로 연결되며, 이는 가공 또는 해저로 연결된다. 주된 목적이 대용량 전력 전송인 직류 연계 방식이다.

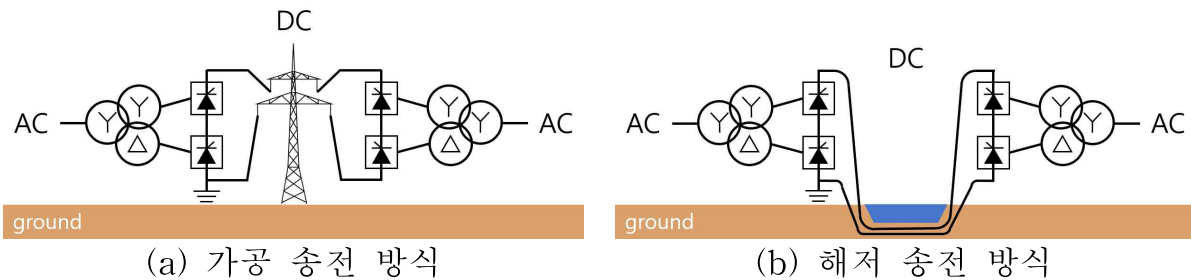


Fig. 2-1. Point-to-Point 방식

2) Back-to-Back(BTB) 방식

BTB 방식은 송전선이 없는 연계 방식으로, PTP에 비해 저전압, 대전류, 저절연 설계에 유리하다. 또한, 2개의 변환기가 동일 장소에 존재하므로, 설치 장소와 설비를 공유기 때문에 PTP 방식에 비해 경제적이다. 각 변환기를 동시에 제어할 수 있어 세밀한 제어가 가능하다는 장점도 있다. BTB 방식은 주파수 및 위상을 변환하여 교류 계통을 비동기 연계하고, 계통의 안정도 향상, 고전류 저감 등을 목적으로 사용된다.

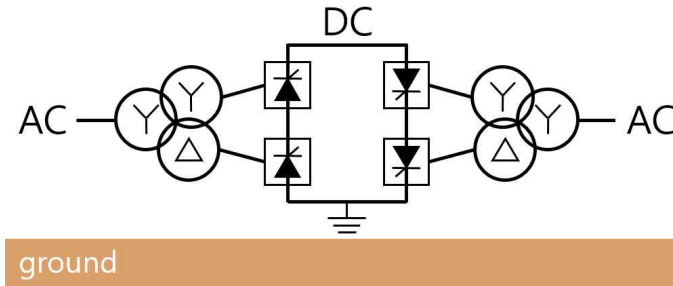


Fig. 2-2. Back-to-Back 방식

3) Multi-terminal(MT) 방식

MT 방식은 2개 이상의 터미널을 갖는 방식이다. 전력 전송뿐만 아니라, 계통의 주파수 및 유·무효 전력을 제어하고, 고장 복구를 지원하는 등 전력망의 유연성을 높여준다. 일반적으로 PTP 방식보다 복잡하므로 정교한 시스템 제어와 변환소 간의 통신이 중요하다. 그러나 다수의 계통이 하나로 묶여있는 방사형 형태이므로, 사고 시 연계된 모든 계통에 악영향을 미친다.

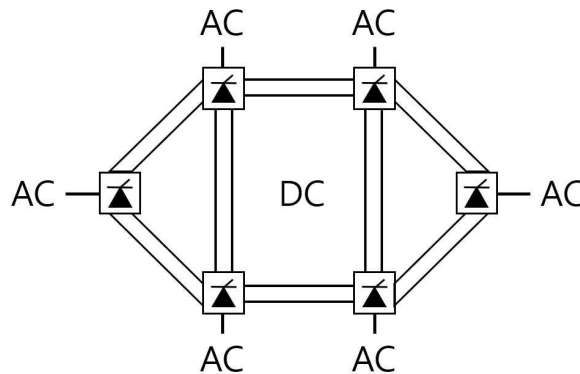


Fig. 2-3. Multi-terminal 방식

2. 전력 변환기 극 수에 따른 구분 방식

1) 모노폴(monopole) 방식

그림 2-4는 모노폴 방식 구조를 나타낸다. 모노폴 방식은 하나의 극을 사용하며, 단선 또는 양선으로 구성된다. 모노폴 방식은 시스템 구조가 단순해서, 간단한 구조의 전력 변환기나 변압기를 사용할 수 있다. 불평형이 발생하진 않지만, 높은 전압의 사용으로 안전 문제가 발생할 수 있다.

그림 2-5는 모노폴 연결 방식을 나타낸다. 모노폴 연결 방식은 대지 귀로(earth return) 방식과 도체 귀로(metallic return) 방식으로 나뉜다. 대지 귀로 방식은 단선 전송이 가능하며, 비용 절감 측면에서 매우 유리하다. 도체 귀로 방식은 낮은 전위 도선이 접지에 연결된 구조이다.

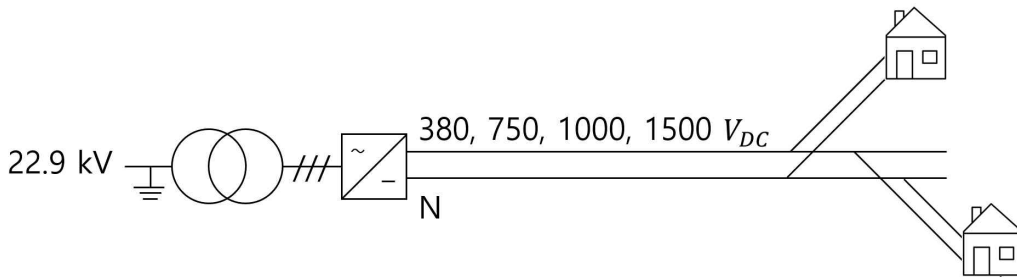


Fig. 2-4. 모노폴 방식 구조

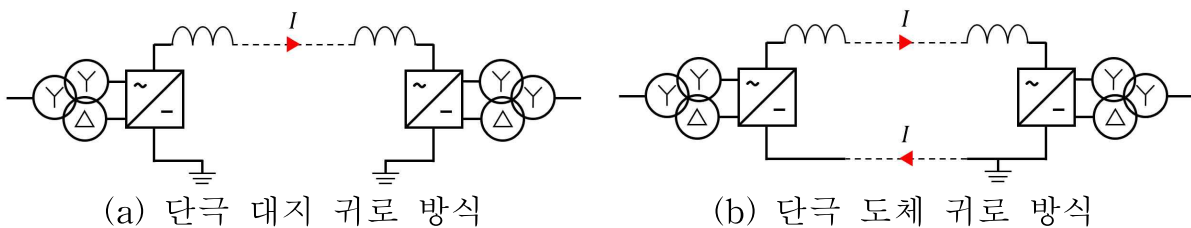


Fig. 2-5. 모노폴 연결 방식

2) 바이폴(bipole) 방식

그림 2-6은 바이폴 방식 구조를 나타낸다. 바이폴 방식은 모노폴 방식과 비교된다. 첫째, 중성선이 존재한다. 중성선에 접지를 사용할 수 있지만, 불평형 발생 시 중성선으로 영전위 전류가 흘러 손실이 발생할 수 있다. 둘째, 구조가 복잡하다. 불평형을 대비하기 위해 컨버터에 밸런싱 회로를 갖춰야 하고 구조가 복잡한 전력 변환장치나 변압기를 사용해야 하므로 모노폴에 비해 구축 비용이 많이 든다. 그러

나, 선로 중 1개가 고장 나더라도 다른 선로를 통해 전력을 공급할 수 있다는 장점이 있다. 셋째, 모노폴보다 낮은 전압을 사용한다. 같은 케이블을 사용했을 때, 모노폴보다 낮은 전력이 전송되므로 경제적이다.

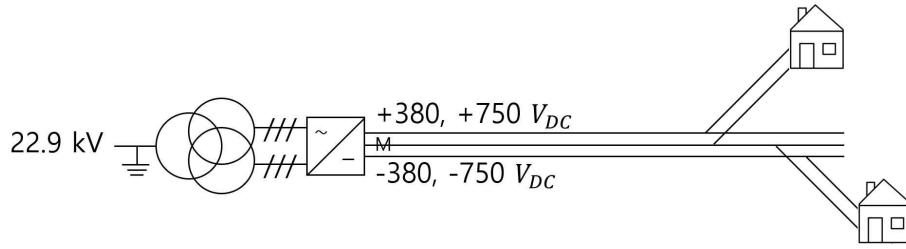


Fig. 2-6. 바이폴 방식 구조

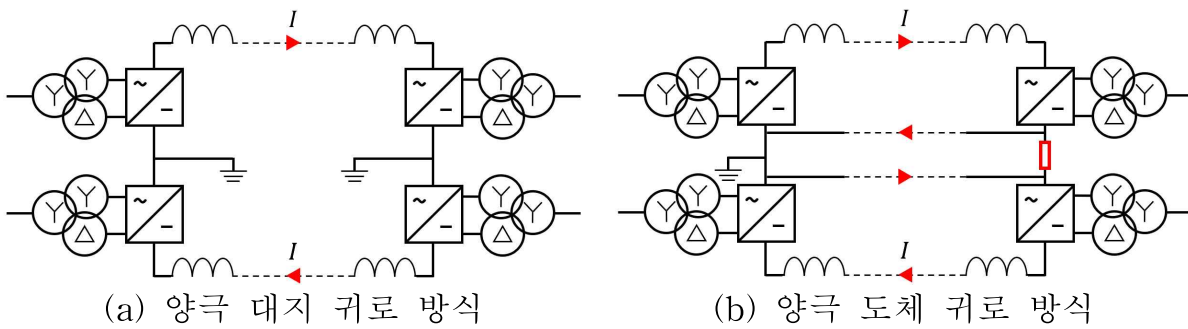


Fig. 2-7. 바이폴 연결 방식

3) 멀티폴(multipole) 방식

그림 2-8은 멀티폴 방식을 나타낸다. 멀티폴 방식은 다양한 수용가가 요구하는 전압을 제공하기 위하여 다양한 전압 레벨을 구성할 수 있다. 그러나, 선로의 길이가 짧은 경우에만 적용할 수 있다. 극 수가 많고 낮은 전압을 사용하기 때문에 전력 전송 용량이 바이폴 방식에 비해 적기 때문이다. 또한, 멀티폴 방식은 바이폴 방식보다 복잡한 구조로 구축 비용이 더 많이 든다. 더 많은 케이블을 가선하고, 비싼 컨버터를 사용해야 하기 때문이다.

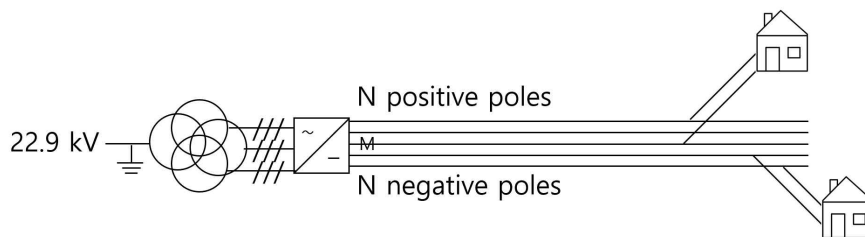


Fig. 2-8. 멀티폴 방식 구조

3. Modular Multi-Level Converter (MMC)

HVDC 기술은 전력 컨버터 토폴로지에 따라 3단계로 나눌 수 있다. 초기에는 line-commutated converter (LCC)가 사용되었으며, voltage source converter (VSC)를 거쳐, 현재는 modular multilevel converter (MMC)가 주로 사용된다. MMC는 크게 4가지 장점이 있다 [21].

첫째, 시스템 용량 및 전압 레벨 확장이 쉽다. 저압 전력 변환 모듈인 반도체 스위치를 직렬로 연결하여, 전체 전압을 고압으로 구성할 수 있다. 출력전압 레벨을 높게 형성하면, 고조파를 줄이는 효과가 있어 높은 신뢰성을 제공하고, 추가적인 필터가 필요하지 않아 유지보수 비용이 감소한다.

둘째, 시스템 적용 범위가 넓어져 시스템의 유연성을 높일 수 있다. 전체 전압을 고압으로 구성하기 위하여 모듈의 개수를 최대로 늘리면, VSC-HVDC 시스템으로 구성할 수 있다. 중·소용량 시스템으로 구성할 수도 있다. VSC-HVDC 시스템에 비해 사용되는 모듈의 개수가 상대적으로 적지만 스위칭 주파수를 작게 할 수 있어 효율적인 운전이 가능하다. 평균 스위칭 주파수가 낮으므로 펄스폭 변조 (pulse width modulation, PWM) 기법보다 손실을 줄일 수 있다.

셋째, 시스템의 여유율이 증대된다. 시스템 내부를 구성하고 있는 모듈이 다수 고장 나더라도 고장이 발생한 모듈만 바이패스(bypass)시켜, 연속적인 정상운전을 할 수 있다. 고장이 발생해도 끊김이 없이 연속적인 정상운전이 가능하다.

넷째, MMC의 출력전압 및 출력전류가 정현파에 가까워서 표준 AC 변압기도 사용할 수 있다.

MMC의 이점 덕분에, MVDC 및 HVDC 응용 분야에서 매력적인 토폴로지로서 자리매김하였다. MMC는 MTDC grid를 위한 가장 중요한 기술 중 하나이며, 지난 몇 년 동안 MMC 기반의 MTDC grid에 관한 연구가 활발히 진행되었다.

1) MMC의 구조

그림 2-9는 극 전압(pole voltage)이 n 개의 레벨을 갖는 MMC 시스템의 개략도이다. n 레벨의 출력 극 전압을 갖고 x 를 출력단으로 하는 레그 1개의 극 전압 V_{xn} 은 식 (2.1)로 표현할 수 있다.

$$V_{xn} = \frac{V_{dc}}{(n-1)} \left(S_x - \frac{(n-1)}{2} \right), \quad S_x = 0, 1, \dots, n-1 \quad (2.1)$$

그림 2-9에서 최소 단위 모듈인 서브 모듈(sub module, SM) n개가 직렬 연결되어 하나의 암(arm)을 구성한다. 1개의 암에서 출력되는 전압은 각 셀에서 출력되는 전압의 합과 같다. 따라서, 서브 모듈 1개의 공칭 전압(nominal voltage)은 직류단의 전체 전압을 n등분한 전압과 같다. 각 서브 모듈의 커패시터 전압이 층층이 쌓이어 교류단 출력전압을 형성하므로, 커패시터 전압을 균형 있게 제어하는 것이 필수적이다. 1개의 레그는 전압원, 출력단을 중심으로 한 2개의 암, 그리고 서브 모듈 간의 충돌을 방지하기 위한 암 인덕터(arm inductor)로 구성된다. 암 인덕터는 MMC 시스템의 각 서브 모듈에 같은 전류원을 공유할 수 있게 하며, 단락사고 발생 시 암에 흐르는 단락 전류의 급격한 증가를 제한한다 [22].

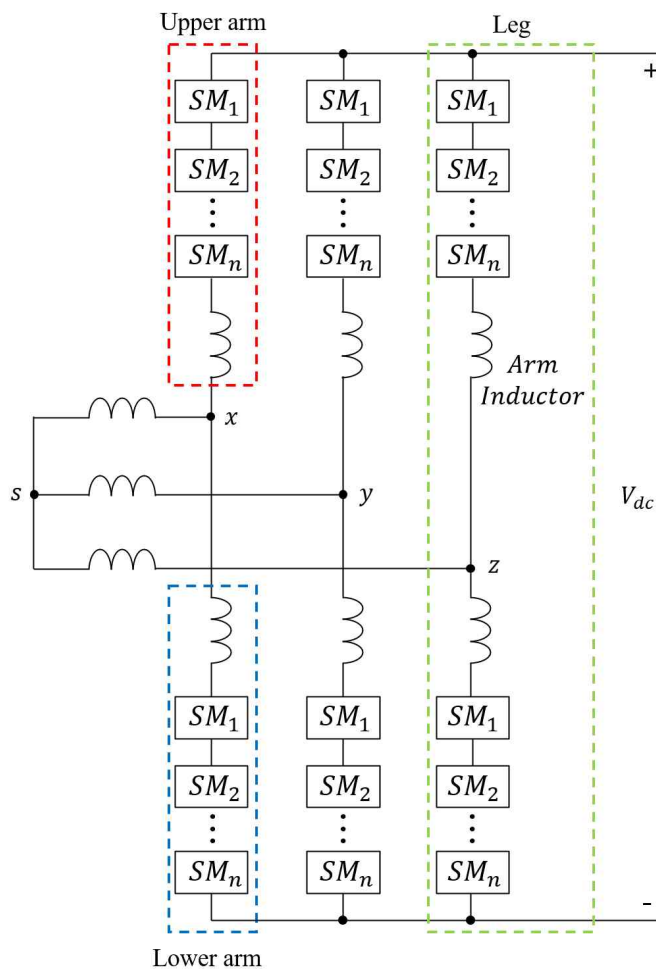


Fig. 2-9. 3상 MMC 시스템의 개략도

2) 서브 모듈(SM)의 구성

SM은 스위칭 소자를 이용하여 독립된 직류단 전원을 단극 혹은 양극의 출력전압으로 합성할 수 있는 모든 형태의 전력 변환장치를 말한다. 출력전압을 단극으로 합성하려면 n 레벨 컨버터 1개의 레그가 필요하고, 양극으로 합성하려면 n 레벨 컨버터 2개의 레그가 필요하다.

2레벨 컨버터로 예를 들면, 그림 2-10. (a)는 단극 출력전압을 합성하는 하프 브릿지(half bridge, HB) 회로이고, 그림 2-10. (b)는 양극 출력전압을 갖는 구조를 나타내는 풀 브릿지(full bridge, FB) 회로이다.

그림 2-11은 3개의 레그를 사용한 3레벨 컨버터이다. 3레벨 컨버터의 경우, 2레벨 컨버터와 유사한 토폴로지이다. 그러나, 3레벨 컨버터에는 IGBT와 다이오드를 연결하고, 2레벨보다 레벨을 증가시키기 위하여 커패시터의 용량을 반으로 나누어 구성하였다. 따라서, n 레벨 컨버터로 MMC를 구성할 경우, 암 당 셀의 개수가 N 이라면 출력전압 레벨은 $(n-1)N+1$ 이 된다. 고조파 저감에 유리하다는 장점이 있지만, 스위칭 소자에 의한 손실과 커패시터로 인한 전도 손실 증가로 전체 시스템 효율이 저하될 수 있다 [23].

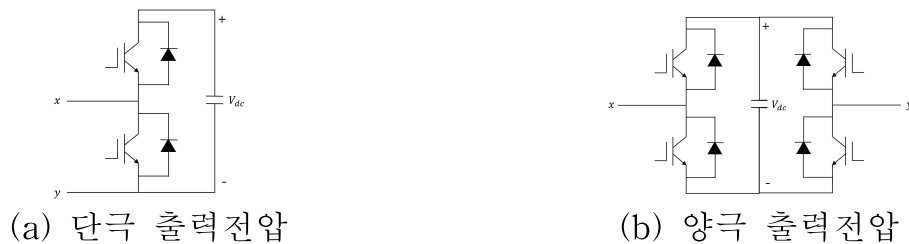


Fig. 2-10. 2레벨 컨버터를 이용한 셀 구성 방법

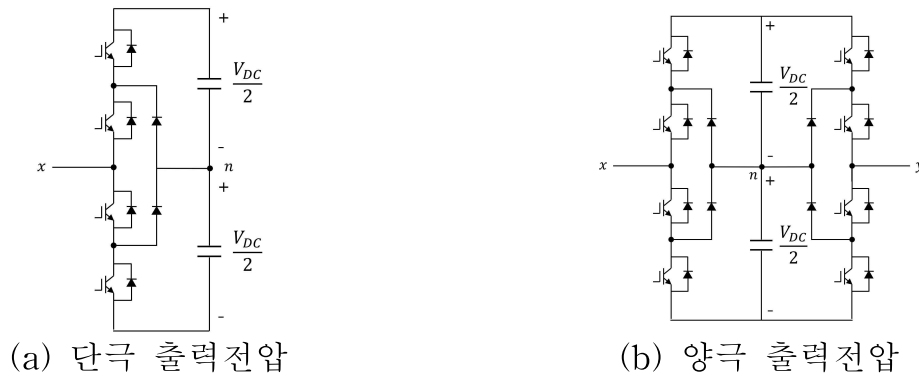


Fig. 2-11. 3레벨 컨버터를 이용한 셀 구성 방법

3) 서브 모듈(SM)의 동작

하프 브릿지 구조의 SM은 2개의 IGBT와 커패시터로 구성된다. IGBT는 프리휠링(free-wheeling)을 위한 다이오드와 병렬로 연결된다. 스위칭 동작 상태와 암 전류 방향에 따라 커패시터의 충·방전과 출력전압이 정해진다.

그림 2-12는 초기충전 시, 전류 방향에 따른 SM 커패시터의 충·방전 경로를 나타낸 것이다. 이때 IGBT는 스위칭 동작을 하지 않는다. 출력단 선간전압의 절댓값이 N개의 직렬 연결된 SM 커패시터 전압보다 클 경우, 상단의 다이오드가 도통되어 커패시터가 충전된다. 나머지 SM은 하단의 다이오드가 도통되고, 전류가 커패시터를 바이패스(bypass)하므로 충전되지 않는다. 따라서, 각 SM 커패시터는 선간전압의 최댓값을 N으로 나눈 전압만큼 충전된다 [24].



Fig. 2-12. 암 전류 방향에 따른 커패시터 충·방전 (초기충전)

2개의 IGBT는 상보적(complementary)으로 동작하므로 하나의 IGBT가 on 되면, 다른 IGBT는 off 된다. 표 1은 하프 브릿지 SM에서 IGBT의 on, off 상태와 암 전류의 방향에 따른 커패시터 충·방전 및 출력전압을 나타낸다. 화살표는 암 전류의 방향을 나타내며, 양의 전류와 음의 전류로 나뉜다 [25].

스위칭 함수(S)가 0인 경우, 하프 브릿지 회로의 하단 IGBT가 on 되어 암 전류가 커패시터를 통과하지 않는다. 따라서, SM 커패시터 전압이 충전되지 않고, 출력 전압이 0이 된다.

스위칭 함수(S)가 1인 경우, 하프 브릿지 회로의 상단 IGBT가 on 되어 암 전류가 커패시터를 통과한다. 따라서, SM 커패시터 전압이 충전되고, 커패시터 전압이 출력된다. 암 당 SM의 개수가 N인 MMC 시스템의 경우, 1개의 암이 출력할 수 있는 최대 전압은 $N \cdot V_{cap}$ 이다. 반대로, 암 전류의 방향이 음일 때는 커패시터의 에너지를 감소시켜 커패시터 전압이 감소한다.

Table 1. IGBT 스위칭에 따른 SM 동작

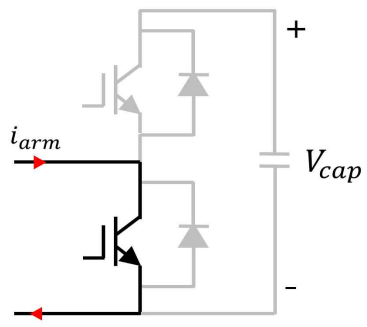
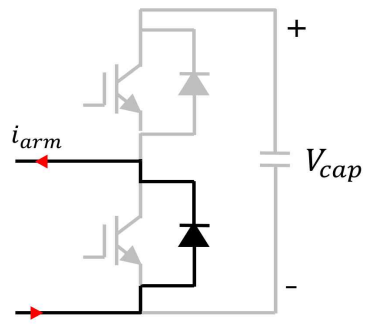
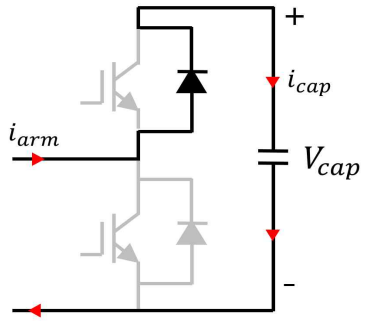
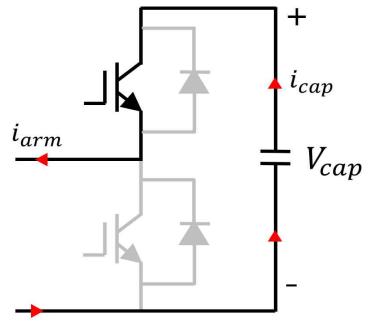
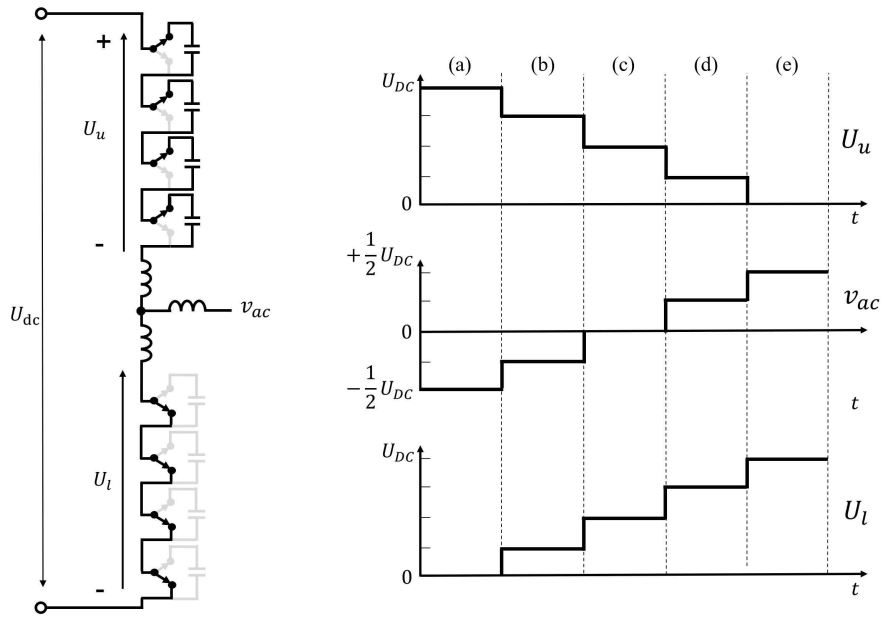
	$i_{arm} > 0$	$i_{arm} < 0$	출력 전압
S=0			0
S=1			V_{cap}

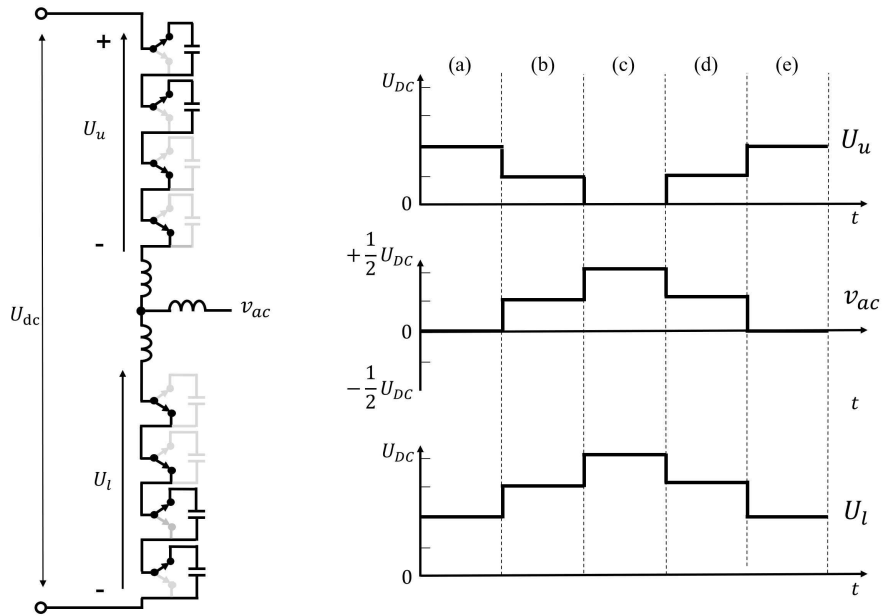
그림 2-13은 4레벨 MMC의 작동 원리 및 파형을 나타낸다 [26]. U_{DC} 는 DC 전압, v_{ac} 는 AC 전압, 상단 SM에 의해 생성되는 암 전압은 U_u , 하단 SM에 의해 생성되는 암 전압은 U_l 이다. 각 SM은 출력전압이 v_{ac} 가 되도록 항상 제어된다. 암 인덕터 및 저항의 전압강하를 무시하는 MMC의 v_{ac} 는 식 (2.2)로 구할 수 있다.

$$v_{ac} = -U_u + \frac{U_{DC}}{2} = U_l - \frac{U_{DC}}{2} \quad (2.2)$$

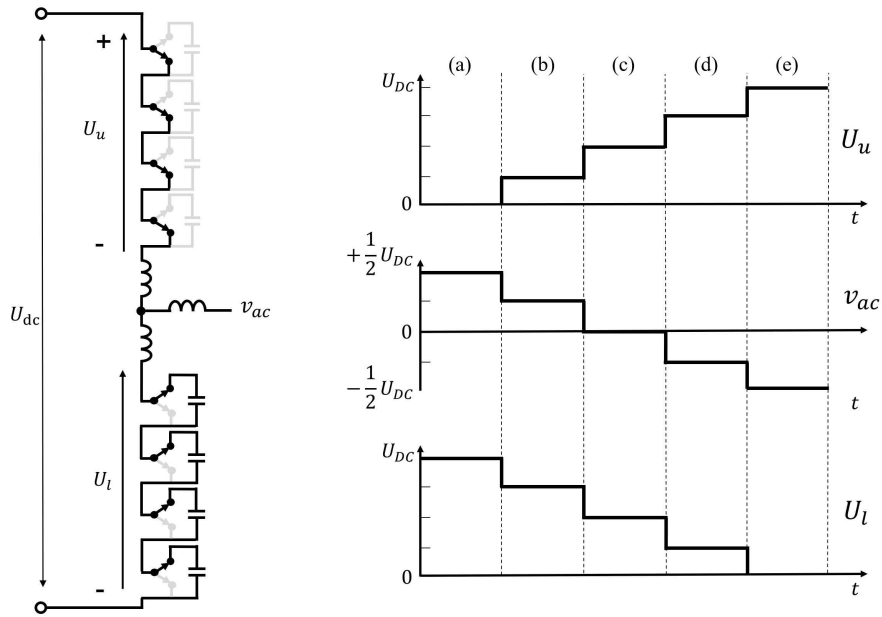
AC 1상의 최대 출력전압은 $U_{DC}/2$ 이고, 최소 출력전압은 $U_{DC}/(2N)$ 이다. 각 암 당 N개의 SM이 있는 MMC 시스템은 최소 N+1개의 출력전압 레벨을 생성할 수 있다.



(a) 상단 SM all on, 하단 SM all off



(b) 상단 SM 2개 on, 하단 SM 2개 off



(c) 상단 SM all off, 하단 SM all on

Fig. 2-13. 4레벨 MMC의 작동 원리 및 파형

4) NLC (Nearest Level Control) 변조 기법

NLC(Nearest Level Control) 변조 기법은 계단과 변조 기법으로, MMC 시스템에서 처음으로 사용되었다. 그림 2-14는 NLC 변조기법의 control diagram이다. 사용자가 원하는 출력전압을 기준전압으로 하고, SM의 개수로 나누어 레벨마다 반올림 함수를 적용한다. 알고리즘에 의해 출력전압에 기여하는 SM의 개수가 결정되면, 해당 SM에 동작 신호를 보내 IGBT를 on, off 한다. IGBT 동작에 따라 암 전류의 방향이 변하고, SM 커패시터가 충·방전 된다. 그림 2-15는 NLC 변조기법의 합성 파형을 나타낸다.

PWM 변조 기법과 달리, 반송파(carrier)를 사용하지 않기 때문에 반송파에 의한 스위칭 변환이 없다. NLC 변조 기법은 반올림 (ROUND) 방식으로 불리기도 하며, 기준전압에 대한 반올림 함수의 스위칭 변환만 존재한다. NLC 변조 기법은 PWM 변조 기법보다 스위칭 횟수가 적기 때문에 전력 손실이 적고, 고조파의 영향을 덜 받는다 [27]. 따라서, 전압 레벨이 높은 경우에 유리하다.

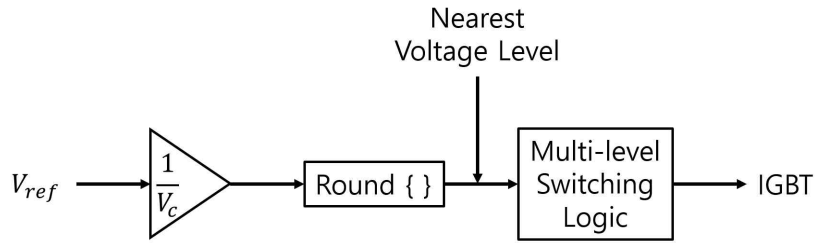


Fig. 2-14. NLC 변조기법의 control diagram

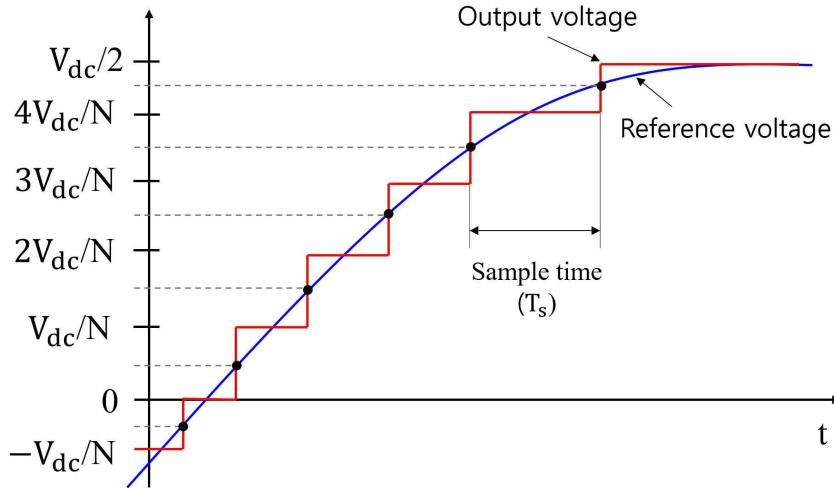


Fig. 2-15. NLC 변조기법의 합성 파형

4. MMC-HVDC 시스템의 동작

1) 정상상태

그림 2-16은 정상상태일 때 station의 선간전압 그래프이다. 선간전압 그래프는 3가지 구간으로 나눌 수 있다.

0부터 (가)시점까지의 구간은 각 leg의 SM 커패시터가 AC 전원에 의해 1차 충전되는 구간이다. SM 커패시터의 충전경로는 그림 2-17과 같으며, 그림 2-17. (a)와 같이 MMC가 phase A와 B에 연결되어 있고, 전류 경로가 $loop_1$ 과 $loop_2$ 처럼 형성되어 있다고 가정한다. 전류 i_a 는 양(+)이고, i_b 는 음(-)이므로 phase A의 상단 암과 B의 하단 암의 SM 커패시터는 충전되지 않고, phase B의 상단 암과 A의 하단 암의 SM 커패시터는 $\sqrt{2} V_{LL}/N$ 까지 충전된다. 이 과

정을 거쳐 rectifier MMC의 모든 SM 커패시터는 $\sqrt{2} V_{LL}/N$ 까지 충전된다. 그림 2-17. (b)에서는 DC 전압은 V_{dc} 이고, rectifier의 SM 커패시터가 공칭전압 V_{dc}/N 까지 충전된다고 가정한다. inverter MMC에 V_{dc} 를 인가하면, 그림 2-17. (b)와 같은 경로를 통해 각 레그의 SM 커패시터가 $V_{dc}/2N$ 까지 충전된다. SM 커패시터 전압을 V_{dc}/N 까지 증가시키기 위해 전류 제어를 시작하면, 스위칭 소자 및 필터가 손상되기 때문에 사전 충전이 필요하다 [28]. 또한, SM 커패시터는 높은 돌입전류에 의해 충전되므로, 높은 돌입전류에 의해 전기적 충격을 받게 된다. 이를 방지하기 위해 암 인덕터가 필요하다 [29].

(가)시점부터 (나)시점까지의 구간은 목표 DC 선간전압(1,000 kV)까지 승압하기 위해 커패시터가 충전되는 2차 충전 구간이다 [30]. 특정 SM이 독립적으로 정해진 duty 비에 의해 on, off 동작을 반복 수행한다 [31]. 스위칭에 관여하는 SM은 on 상태에서 off 상태로 전환되는 시점에 암 전류가 상승한다. 스위칭 동작에 관여하지 않는 SM은 커패시터가 충전되며, DC 시스템의 정격전압까지 승압 된다.

(나)시점 이후 구간은 AC 시스템과 DC 시스템이 연결되는 구간이다. DC 시스템의 정격전압이 유지되는 것을 확인할 수 있다. 이 구간부터는 모든 SM이 개별적으로 스위칭 동작하면서 정격전압을 유지한다. 하나의 커패시터 전압은 DC 선간전압을 암(arm)당 SM 수로 나눈 값으로 계산되고, 이를 통해 커패시터 전압의 평균값을 예측할 수 있다.

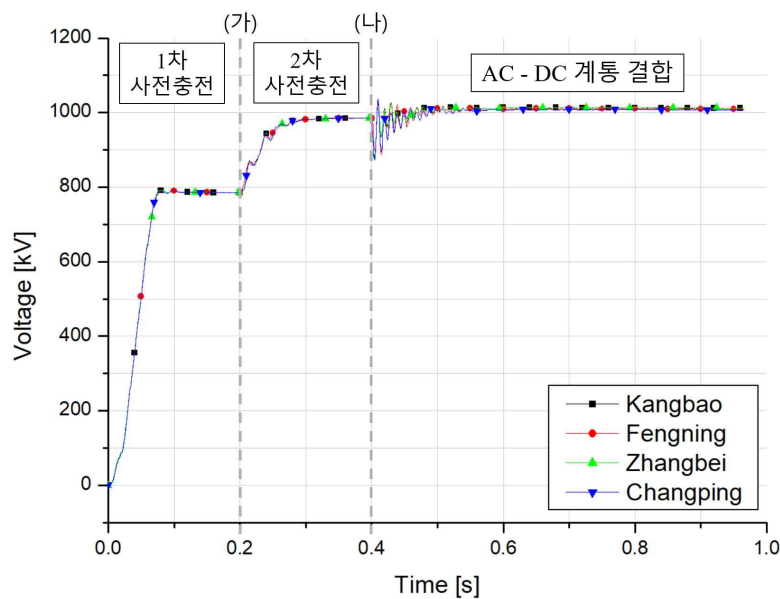


Fig. 2-16. 정상상태에서 각 변환기의 선간전압

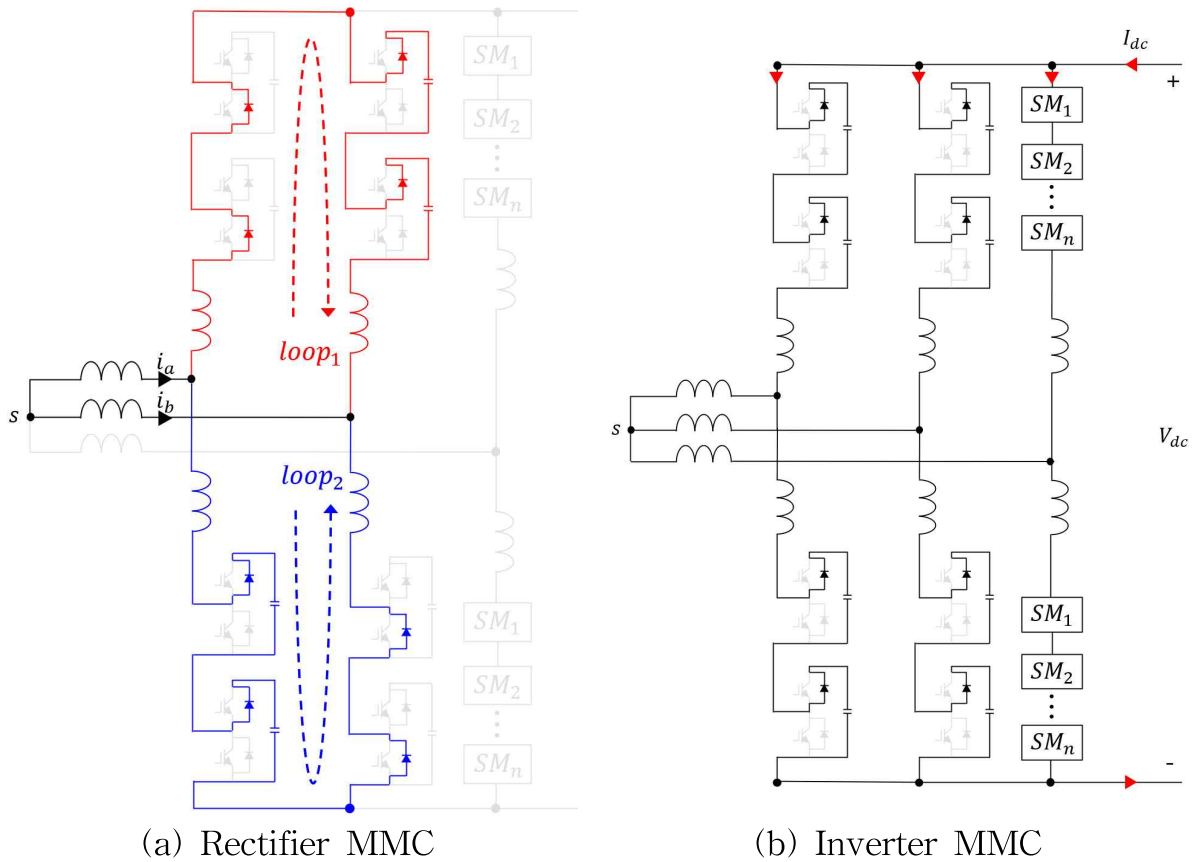


Fig. 2-17. AC 전원 에 의한 SM 커패시터 충전경로

2) 과도상태

MMC-HVDC 시스템에서 가장 심각한 사고는 선간 단락이다. DC 선로에 단락 사고가 발생하면 고장이 발생한 극의 커패시터와 임피던스 사이에 폐회로가 구성된다. insert 된 모든 SM 커패시터가 방전된다. 기존의 사고전류에 방전 전류가 더해져 사고전류가 급격하게 상승하게 된다. DC 시스템은 낮은 인덕턴스를 갖고 있어, 약 1/4 주기 이내에 시스템 손상 수준에 도달한다. 이를 방지하기 위해 MMC 시스템에서 모든 SM의 IGBT를 block 하여 반도체 소자를 보호한다. 일반적으로 IGBT는 약 3 ms의 지연시간을 가지며, 4-terminal Zhangbei HVDC grid도 약 3 ms의 delay가 있다 [32]. MMC 시스템의 DC 선간 단락 process는 그림 2-18과 같이 3개의 단계로 구분된다 [33].

그림 2-18. (a)는 DC 선간 단락 시 MMC 시스템의 등가회로를 보여준다.

AC 3상 각각에 레그가 1개씩 연결되어 있고, 각 레그 당 암 저항, 암 인덕터, 암 커패시터가 직렬로 연결되어 있다. 등가회로는 키르히호프의 전압 법칙이 성립한다. $i_c = i_{cf}/3$ 일 때, 레그 1개의 SM 커패시터 전압 v_c 와 전류 i_c 는 식 (2.3)과 (2.4)로 계산된다.

$$v_c = \left(\frac{2L_{arm}}{3} + 2L_{dc} \right) \frac{di_{cf}}{dt} + \left(\frac{2R_{arm}}{3} + 2R_{dc} + R_f \right) i_{cf} \quad (2.3)$$

$$i_c = \frac{i_{cf}}{3} = -C_{leg} \frac{dv_c}{dt} \quad (2.4)$$

사고로 인해 커패시터가 방전되면 커패시터 전압 v_c 가 감소하고, 레그에 흐르는 커패시터 방전 전류 i_c 가 증가한다. 키르히호프의 전류 법칙에 따라 사고 전류 i_{cf} 가 사고지점으로 흐르게 된다. 이후 MMC 시스템에서 사고를 인지하고 모든 SM IGBT를 block 시키면 역방향 다이오드만 남게 된다.

그림 2-18. (b)는 다이오드 프리휠링 단계의 등가회로이다. 역방향 다이오드는 사고전류의 공급 경로를 형성하게 되고, 각 레그의 다이오드는 순방향 bias가 되어 암 인덕터를 통해 프리휠링(freewheeling)한다.

그림 2-18. (c)는 AC 유입 단계이다. AC 유입 단계에서 다이오드는 제어할 수 없는 정류기로 동작하며, AC 전류가 다이오드를 통해 정류되어 DC 계통에 유입된다.

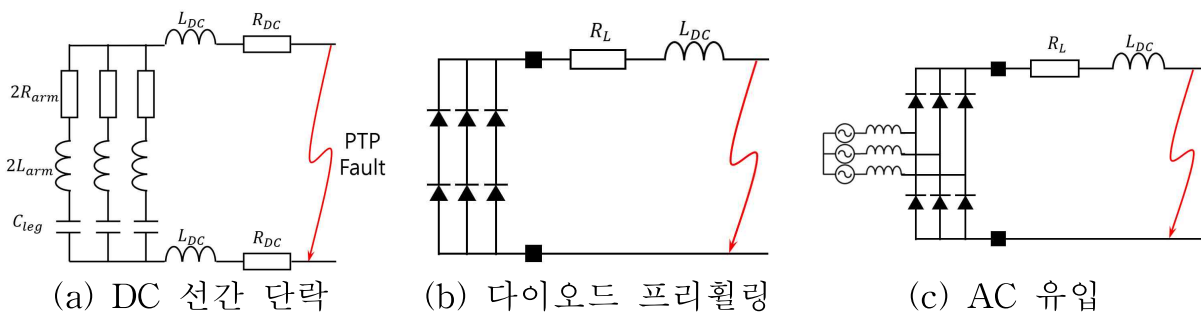


Fig. 2-18. MMC 시스템의 DC 선간 단락 process 등가회로

B. 초전도 한류 모듈

초전도 한류 모듈은 퀘칭(quench) 특성을 이용하여 사고전류를 제한하는 전력기기이다 [34]. 초전도체는 특정 임계전류밀도(J_c), 임계 자장(H_c), 임계온도(T_c) 일 때, superconducting state를 유지할 수 있다. 그림 2-19는 초전도체의 임계곡면을 설명하는 임계곡면이다.

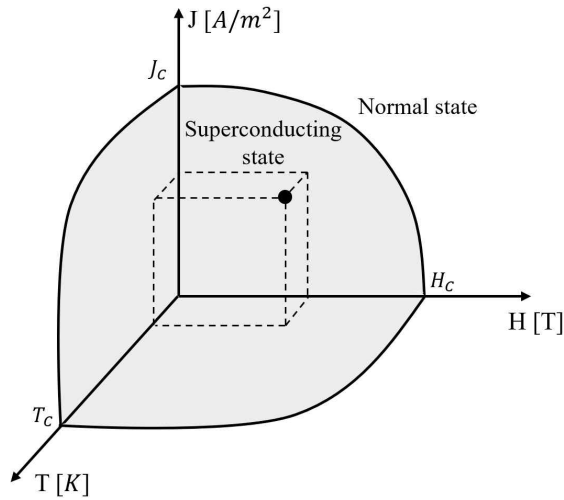


Fig. 2-19. 초전도체의 임계곡면

그림 2-20은 초전도 한류 모듈의 저항 변화를 그래프로 나타낸 것이다. 임계 전류를 초과하기 전까지는 초전도체에 전류가 흘러도 임피던스가 0 Ω이다. 그러나, 임계전류를 초과하는 사고전류가 SFCL에 흐르면 퀘칭이 발생하여 임피던스가 급격하게 상승한다. 증가한 임피던스는 사고전류를 줄인다.

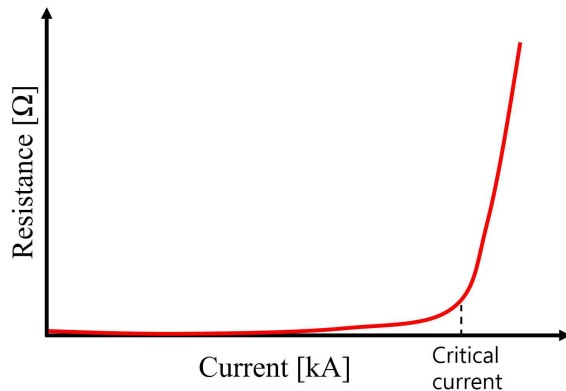


Fig. 2-20. 초전도 한류 모듈의 저항 변화

그림 2-21은 SFCL의 퀘칭 특성을 설명한 그래프이다 [35]. 사고가 발생하기 전, 정상상태에서는 SFCL이 초전도 상태에 있다. 그러나 사고가 발생하여 사고전류가 임계전류(I_{quench})를 초과하면, 퀘칭이 발생하여 superconducting state에서 벗어나게 된다. normal state에서 SFCL의 저항은 비선형 함수(R_{quench})에 따라 증가하고, 퀘칭 시작 시점인 t_1 이후에, 초전도체의 최고 저항인 R_{max} 에 도달한다. 사고전류가 차단되어 사고전류가 회복개시전류($I_{recovery}$)보다 낮아지면, SFCL이 normal state로 회복하게 되는데, 회복 시점인 t_2 이후에 superconducting state로 복귀한다.

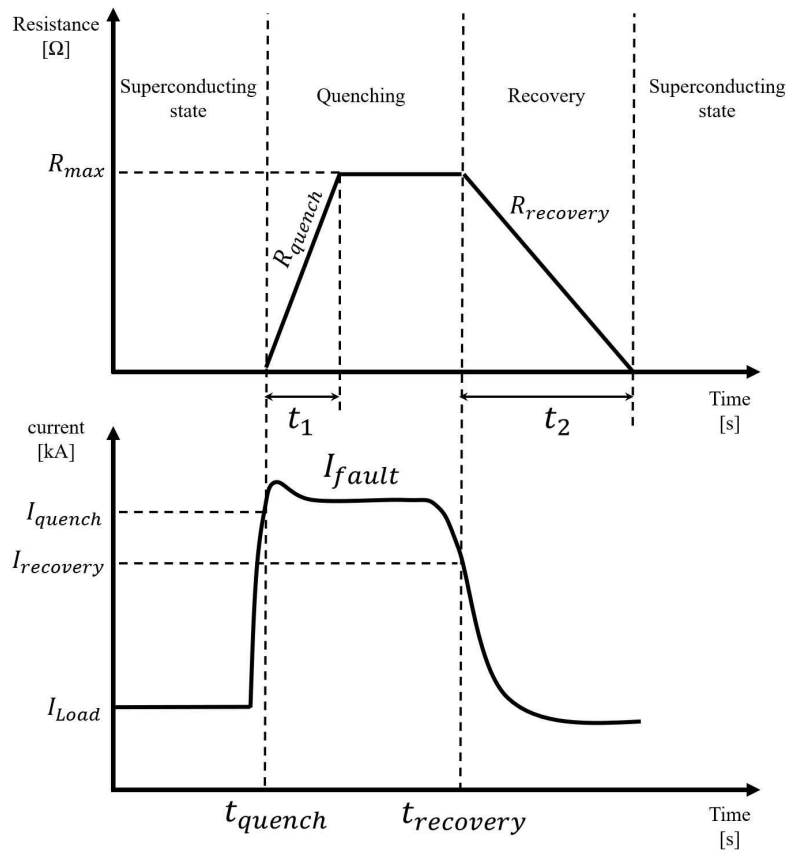


Fig. 2-21. SFCL의 퀘칭 특성

C. LC 공진 DC 차단 모듈

1. 구조 및 메커니즘

그림 2-22는 LC 공진 DC 차단 모듈의 구조이다. LC 공진 DC 차단기는 기계식

DC 차단기(Mechanical Circuit Breaker, MCB)가 연결된 MCB 회로, 수동 소자인 인덕터와 커패시터가 직렬로 연결된 LC 공진 회로, 속류를 소호하는 SPD가 연결된 SPD 회로가 병렬로 연결된 구조이다. 보조 장치로 구성된 추가 회로가 필요하지 않아 구조가 간단하다. 그러나, 수동 소자를 이용하여 전류 영점을 생성하기 때문에 능동소자를 사용하는 다른 방식에 비해 차단시간이 길다는 단점이 있다.

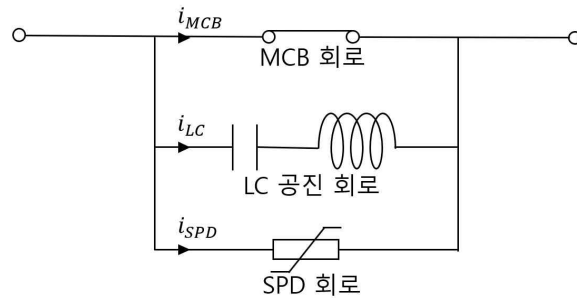


Fig. 2-22. LC 공진 DC 차단 모듈의 구조

그림 2-23은 LC 공진 DC 차단 모듈의 차단 메커니즘을 나타낸다.

그림 2-23. (a)는 정상상태의 전류 흐름이다. DC 전류에는 주파수 성분이 존재하지 않아 커패시터의 임피던스가 무한대가 된다. 개방 회로(open circuit)로 동작하므로, 정상상태의 전류는 MCB 회로로 흐른다.

그림 2-23. (b)는 전류 영점 통과 구간의 전류 흐름이다. 사고가 발생하면, 전류 및 전압이 급격히 상승하고 고장 검출 장치가 이를 감지하여 MCB가 개방된다. 개방된 MCB 접점 사이에는 아크방전(arc discharge)이 발생한다. 아크로 인해 선로 임피던스가 증가하여, MCB 회로로 흐르던 사고전류가 LC 공진 회로에 유입되기 시작한다. LC 공진 DC 차단기가 인위적인 전류 영점 통과를 생성할 수 있는 이유는 크게 2가지이다. 첫째, 전류 및 전압이 급격한 변화량을 갖는다. 일반적인 DC 전류라면 커패시터가 개방 회로로 동작하겠지만, 사고전류가 급격한 변화량으로 전류 및 전압이 순간적으로 AC처럼 작용한다. 개방 회로로 작용했던 커패시터가 단락 회로(closed circuit)로 동작하고, LC 공진이 발생한다. 둘째, 아크로 인해 선로의 임피던스가 증가하여 MCB 회로로 흐르던 전류가 LC 공진 회로로 점차 바이패스한다. LC 공진 회로로 유입되는 전류가 점차 증가하면서 전류의 그래프가 발산하는 파형을 갖게 된다. LC 공진 DC 차단기가 차단에 성공하기 위해서는 진동과 발산 2가지가 모두 충족되어야 한다.

그림 2-23.(c)는 MCB 개방 동작이 완료됐을 때의 전류 흐름이다. MCB가 open 되어 MCB 양단에 전압 차가 발생하고, SPD가 동작한다. 회로에 흐르는 속류가 소호되면, 차단이 완료된다.

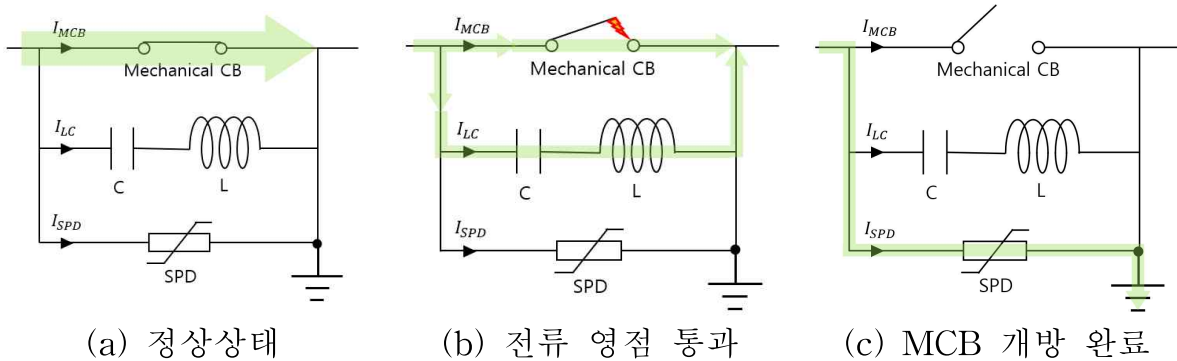


Fig. 2-23. LC 공진 DC 차단 모듈의 차단 메커니즘

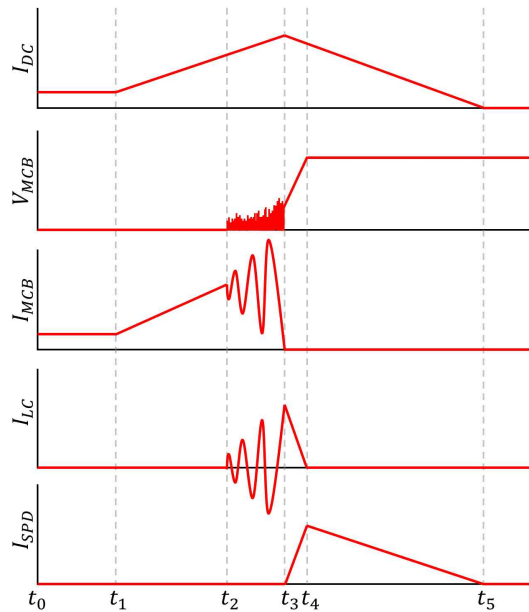


Fig. 2-24. LC 공진 DC 차단기의 차단 메커니즘 구간별 파형

- t_1 : 사고 발생 시점
- t_2 : MCB 개방 시작 시점
- t_3 : 전류 영점 통과 도달 시점
- t_4 : SPD 동작 시작 시점
- t_5 : 차단 완료 시점

그림 2-24는 LC 공진 DC 차단기에서 차단 메커니즘의 구간별 파형이다 [36].

$t_0 \sim t_1$ 구간은 정상상태이며, 그림 2-23. (a)에 해당한다.

$t_1 \sim t_3$ 구간은 전류 영점 통과 구간이며, 그림 2-23. (b)에 해당한다. t_2 시점을 기점으로, 계통에 과도상태가 발생한다. 이때 MCB가 개방하기 시작하고 아크가 발생한다. 아크의 전류는 식 (2.5)로 구할 수 있다 [37].

$$i_{\text{arc}} = \frac{I_{\text{Load}} - V_{\text{excit}}}{R_{\text{Load}} - K_{\text{res}}q - I_0 e^{\alpha q}} \quad (2.5)$$

V_{excit} : 초기 아크 전압

q : 단위 호 길이

K_{res} : 단위 호 길이당 비례 상수

I_0 : 아크의 길이가 $l_{0.5i}$ 를 초과할 때의 포화전류

α : 단위 아크 길이당 아크 소멸 계수

아크의 부특성(negative character)으로 인해 전류가 점차 LC 공진 회로로 흐르게 된다 [38]. MCB 회로와 LC 공진 회로로 흐르는 전류는 키르히호프 전압 법칙을 만족하며, 식 (2.6)으로 구할 수 있다 [39]. 이때, MCB 회로로 흐르는 전류는 식 (2.7), LC 공진 회로로 흐르는 전류는 식 (2.8)로 구할 수 있다.

$$L \frac{di}{dt} + Ri + \frac{1}{C} \int i dt + e_a = 0 \quad (2.6)$$

$$I_{\text{MCB}} = I_{\text{total}} \left\{ 1 + e^{-0.5L \frac{du_{\text{arc}}}{d^m t}} \sin \left(\frac{1}{\sqrt{LC}} t \right) \right\} \quad (2.7)$$

$$I_{\text{LC}} = \sqrt{\frac{C}{L}} e^{-\frac{R}{2L} t} \sin \frac{1}{\sqrt{LC}} t \quad (2.8)$$

$t_3 \sim t_5$ 구간은 SPD가 동작하는 구간으로, MCB가 개방 동작을 완료하려는 구간이다. MCB가 개방 동작을 완료하면 선로의 임피던스가 순간적으로 무한대가 되며, 정격전압의 약 2배인 TIV(Transient Interruption Voltage)가 발생한다. TIV가 SPD의 동작 전압을 초과할 때, SPD가 동작하며 회로에 흐르는 고장 전류 및 잔류 전류를 소호시킨다.

2. DC 차단기 아크의 FFT(Fast Fourier Transform) 분석

1) LC 공진 DC 차단기의 접점 사이에 발생하는 아크

두 전극 사이에 아크가 발생하면 i^2Rt 만큼의 줄열이 발생하며, 약 5,000~15,000 °C로 가열되어 전극의 일부 물질이 증발한다. 증발한 기체는 아크가 유지될 수 있는 상황을 제공하고, 분자들은 아크 내에서 전체 또는 부분적으로 해리(dissociate)되어 이온화(ionization)된다. 아크는 전압 및 전류의 크기, 지속시간 등에 따라 특성이 변하기 때문에 같은 형태를 가지지 않는다 [40]. 아크는 불안정하므로 오랫동안 지속되지 않는 것이 일반적이다. 그러나, 고장원인을 제거하지 않은 DC 계통에서는 아크를 강제적으로 소호하지 못하면 아크가 지속된다.

아크는 직렬 아크, 병렬 아크, 지락 아크 3개로 나뉜다. 차단기 접점 사이에 발생하는 아크는 직렬 아크인데, 직렬아크는 검출이 어렵다. 직렬 아크를 검출하는 방법으로 시간 또는 주파수 영역에서 직렬 아크의 파형을 분석하거나 검출 알고리즘을 도출하는 연구가 주로 이루어지고 있다. 아크는 아크전류의 크기, 부하의 형태 등에 따라 무수히 많은 가능성이 존재하고 정량화하기 쉽지 않다. 게다가 부하마다 특성에 차이가 있어서 아크의 신호 특성에 영향을 주는 정확한 매개변수를 찾기가 매우 어렵다 [41].

LC 공진 DC 차단기의 메커니즘에 의하면, LC 공진이 발생하는 원인은 사고전류가 급격하게 상승하여 변화량을 갖기 때문이다. DC 전류가 AC 성분을 갖게 되는데, AC 성분은 주파수를 갖고 있다. 이 주파수가 LC 공진을 발생시키는 공진 주파수를 만족해야만, LC 공진이 발생한다. 즉, 아크의 주파수 성분을 분석하면 공진 주파수를 알 수 있다. 따라서, 아크의 주파수 성분을 분석하여 공진 주파수를 역추적하고자 한다.

2) 앨리어싱(Aliasing)

표본화(sampling) 이론에 따르면, 기저대역(baseband) 신호를 왜곡 없이 표본화하려면, 해당 신호에 포함된 가장 높은 주파수 성분의 2배 이상을 표본화해야만 한다고 정의한다 [42].

그림 2-25는 두 가지의 표본화 신호를 보여준다. 그림 2-25. (a)는 표본화 이론에 부합된 신호이고, 그림 2-25. (b)는 표본화 이론에 부합하지 않는 신호이다. 표본화 이론에 부합하지 않으면, f_t 의 아래쪽에 원치 않는 주파수 성분이 나타나게 된다.

이 현상을 앨리어싱(Aliasing)이라고 한다. 앨리어싱을 방지하기 위해서는 두 가지 조건을 만족하여야 한다.

i) 입력신호의 대역은 반드시 제한적이어야 한다.

최대 측정 가능 대역인 f_{max} 위에는 어떠한 주파수 성분도 존재하면 안 된다. 이를 위해 신호 경로에 반-앨리어싱(anti-aliasing) 필터를 부착한다.

ii) 입력신호는 표본화 이론에 부합하도록 충분한 속도로 표본화해야 한다.

표본화 이론이 요구하는 표본화 주파수는 신호 복원을 위한 최소치이다. 실제로는 최소치보다 높은 주파수로 표본화해야 한다.

그림 2-26은 실제 low-pass 필터의 주파수 응답이다. 반-앨리어싱 필터로 인해 발생하는 앨리어싱을 보여준다. 실선은 low-pass 필터의 주파수 응답으로, 차단 주파수인 f_{max} 보다 크며, 유한한 기울기를 갖고 있다. 점선은 low-pass 필터의 mirror image이다. low-pass 필터 주파수 특성이 차단 대역보다 충분히 멀어야 하므로, 시스템을 설계할 때 접힘 주파수를 고려해야 한다. 따라서, 신호에 포함된 f_{max} 는 f_t 보다 충분히 작아야 한다.

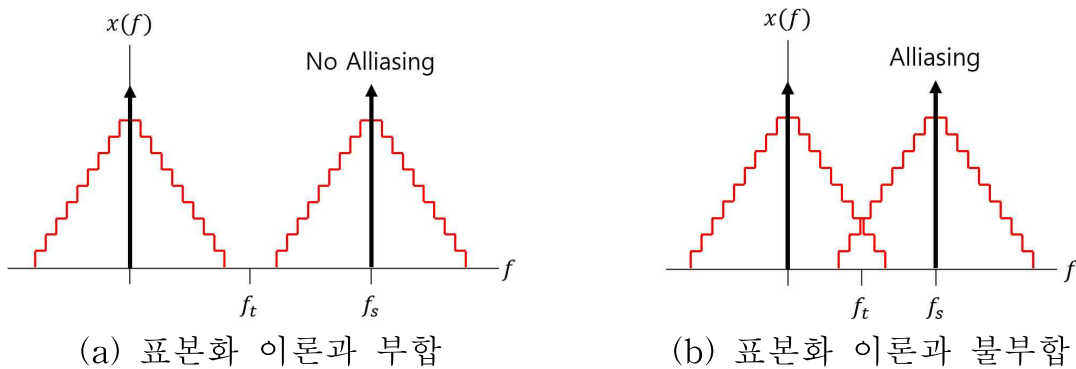


Fig. 2-25. 표본화된 2가지 유형의 신호

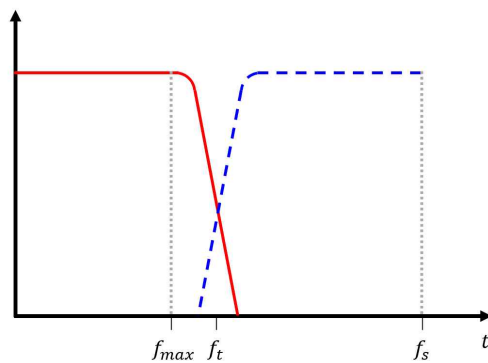


Fig. 2-26. low-pass 필터의 주파수 응답

3) FFT의 특징

FFT는 어떤 time domain 함수라도 frequency domain으로 변환해주는 알고리즘이다. frequency domain으로 변환하면 신호를 더욱 쉽게 분석할 수 있다. 그림 2-27은 푸리에 변환 개념을 직관적으로 볼 수 있는 그림이며 FFT를 직관적으로 이해할 수 있다. 기본(fundamental) 주파수에 고조파(harmonics) 주파수가 중첩되면, 1개의 주기 진동이 된다. 임의의 주기 T를 주기가 T, T/2, T/3 등의 조화진동으로 분해할 수 있다. 임의의 주기 진동 $d(t)$ 는 식(2.9)로 구할 수 있다 [43].

$$d(t) = d_0 + d_1 \cos(\omega t + \phi_1) + d_2 \cos(2\omega t + \phi_2) + \dots + d_n \cos(n\omega t + \phi_n) \quad (2.9)$$

주파수 스펙트럼 분석은 식(2.9)의 d_1 부터 d_n 까지를 조사하는 것이다. 즉, 측정 주파수를 n개의 주파수로 분해하여, 진폭을 분석하는 것이다.

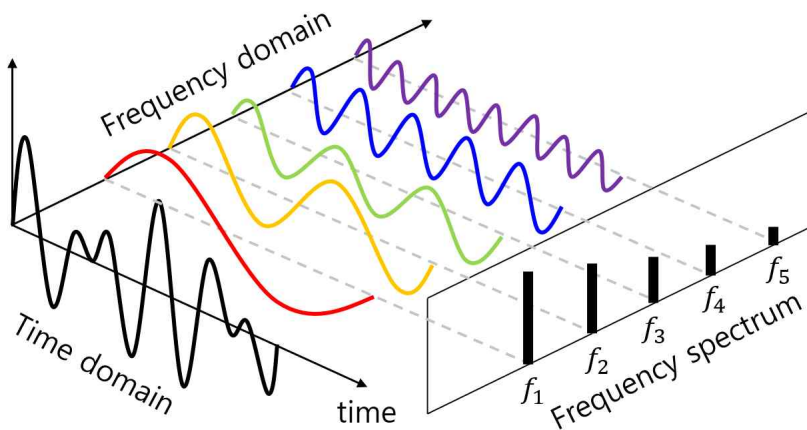


Fig. 2-27. 푸리에 변환

Ⅲ. VSC-HVDC 기반의 MTDC 시스템 모델링

A. 계통 모델링

VSC-HVDC 기반의 MTDC 시스템을 모델링하기 위해 PSCAD/EMTDC 프로그램을 사용하였다. 본 논문에서는 중국에 실증된 4-terminal HVDC grid를 모델링한다. 그림 3-1은 MMC 기반의 4-terminal Zhangbei HVDC grid의 개략도이다. 각 station은 풍력 발전단지를 전력망에 편입시키고, 재생에너지를 Changping station으로 보내기 위해 건설되었다. 모든 station은 바이폴 방식으로 연계되어 있다. 그림 3-2는 PSCAD/EMTDC로 4-terminal Zhangbei HVDC grid를 모델링한 것이다. grid의 실 계통 파라미터를 적용해 계통을 모델링 하였다.

Kangbao와 Zhangbei의 AC 정격전압은 230 kV, Fengning과 Changping의 AC 정격전압은 525 kV이며, 각 station의 DC 정격전압은 ± 500 kV이다. 각 압의 SM 개수는 233개이고, SM은 NLC 변조 기법으로 제어된다. 1개의 SM에 걸리는 전압은 선간전압을 leg 1개를 구성하고 있는 SM 개수로 나누면 된다. 4-terminal Zhangbei HVDC grid의 경우, DC 선간전압이 1,000 kV이므로 1개의 SM에 걸리는 전압은 약 2.146 kV이다. 표 2는 4-terminal Zhangbei HVDC grid를 모델링할 때 참고한 파라미터이다 [44-46].

Table 2. 4-terminal Zhangbei HVDC grid 파라미터

Parameters	Kangbao	Zhangbei	Changping	Fengning
Rated capacity [MW]	1500	3000	3000	1500
DC rated voltage [kV]	± 500	± 500	± 500	± 500
Power mode	NLC	NLC	NLC	NLC
SM steady operating voltage [kV]	2.146	2.146	2.146	2.146
Rated voltage Tr. grid side [kV]	230	230	525	525
Rated voltage Tr. valve side [kV]	290.88	290.88	290.88	290.88
Max allowed valve current [kA]	5	5	5	5
AC rated voltage [kV]	230	230	525	525
Number of SM	233	233	233	233
SM capacitance [mF]	8	15	15	8
Arm reactor [mH]	100	75	75	100
SM IGBT block delay [ms]	3	3	3	3
Neutral line reactance [mH]	300	300	300	300

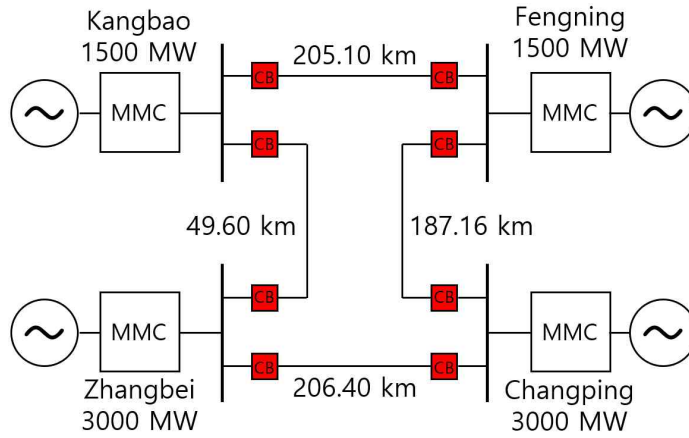


Fig. 3-1. MMC 기반의 4-terminal Zhangbei HVDC grid의 개략도

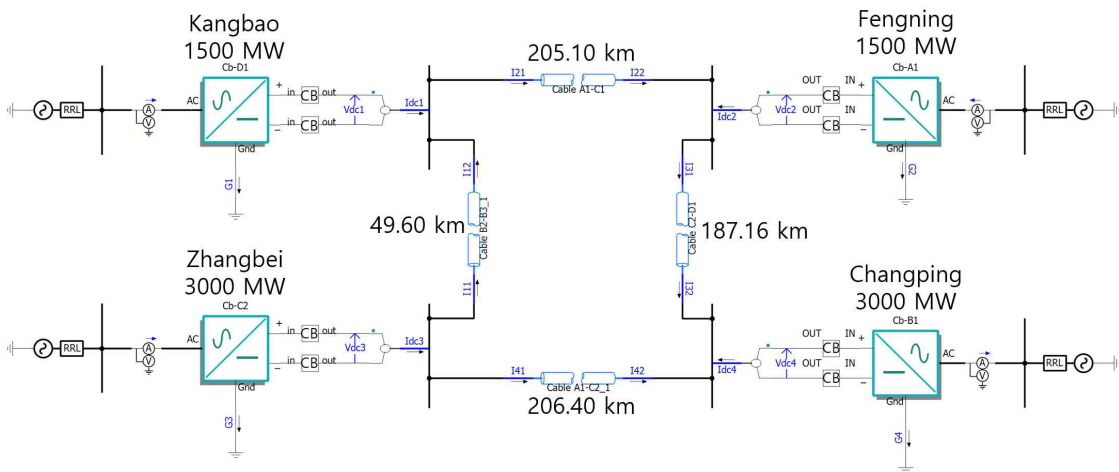


Fig. 3-2. PSCAD/EMTDC로 모델링한 4-terminal Zhangbei HVDC grid

B. 시뮬레이션

1. 정상상태

그림 3-3은 정상상태일 때 각 변환기의 전력 흐름을 보여준다. Kangbao (1,300 MW) 와 Zhangbei (2,500 MW)에서 생산된 전력을 전력수요 밀집 지역인 Fengning (800 MW)와 Changping (3,000 MW)로 송전시키는 형태이다.

그림 3-4는 정상상태일 때 각 SM 커패시터 전압을 나타낸다. 1개의 SM에 인가되는 전압은 DC 선간전압 1,000 kV를 leg에 연결된 SM 수인 466개로 나눈 값이다. 4-terminal Zhangbei HVDC grid에서는 약 2.146 kV이다.

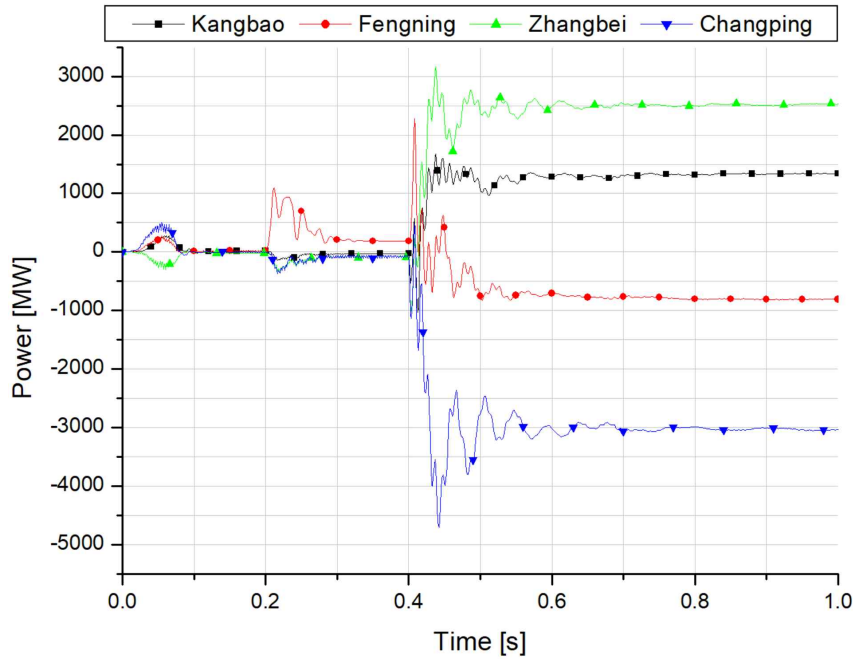


Fig. 3-3. 정상상태일 때 각 변환기의 전력 흐름

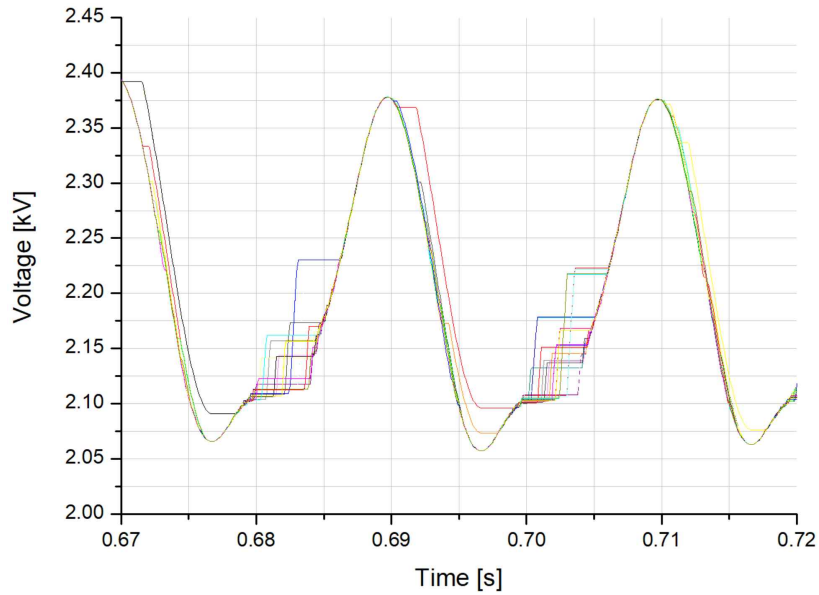


Fig. 3-4. 정상상태일 때 각 SM 커패시터의 전압

2. 과도상태

차단기는 가장 심각한 사고에서도 안정적으로 차단할 수 있어야 한다. 선간 단락사고는 MMC-HVDC 시스템에서의 가장 심각한 사고 유형이다. 4-terminal

HVDC grid에서 단락사고가 발생했을 경우, 가장 치명적인 고장 지점을 확인하기 위하여 그림 3-5와 같이 station마다 사고를 모의하였다.

약 1.0 s에서 선간 단락 사고를 모의하였다. SM 커패시터 방전 때문에 사고 전류가 급격히 상승하였다. 각 사고 case마다 가장 큰 전류는 선간 단락이 발생한 station에 흐르는 전류였다. Kangbao station에 흐르는 사고전류는 51.00 kA, Fengning station에 흐르는 사고전류는 50.51 kA, Zhangbei에 흐르는 사고전류는 48.46 kA, Changping에 흐르는 사고전류는 54.12 kA였다. 사고전류의 크기 및 상승률이 가장 큰 지점은 case 4에서 Changping station이었다. Changping station이 가장 많은 전력을 수전 받는 변환기이므로 MMC 4에 흐르는 사고전류를 분석하였다.

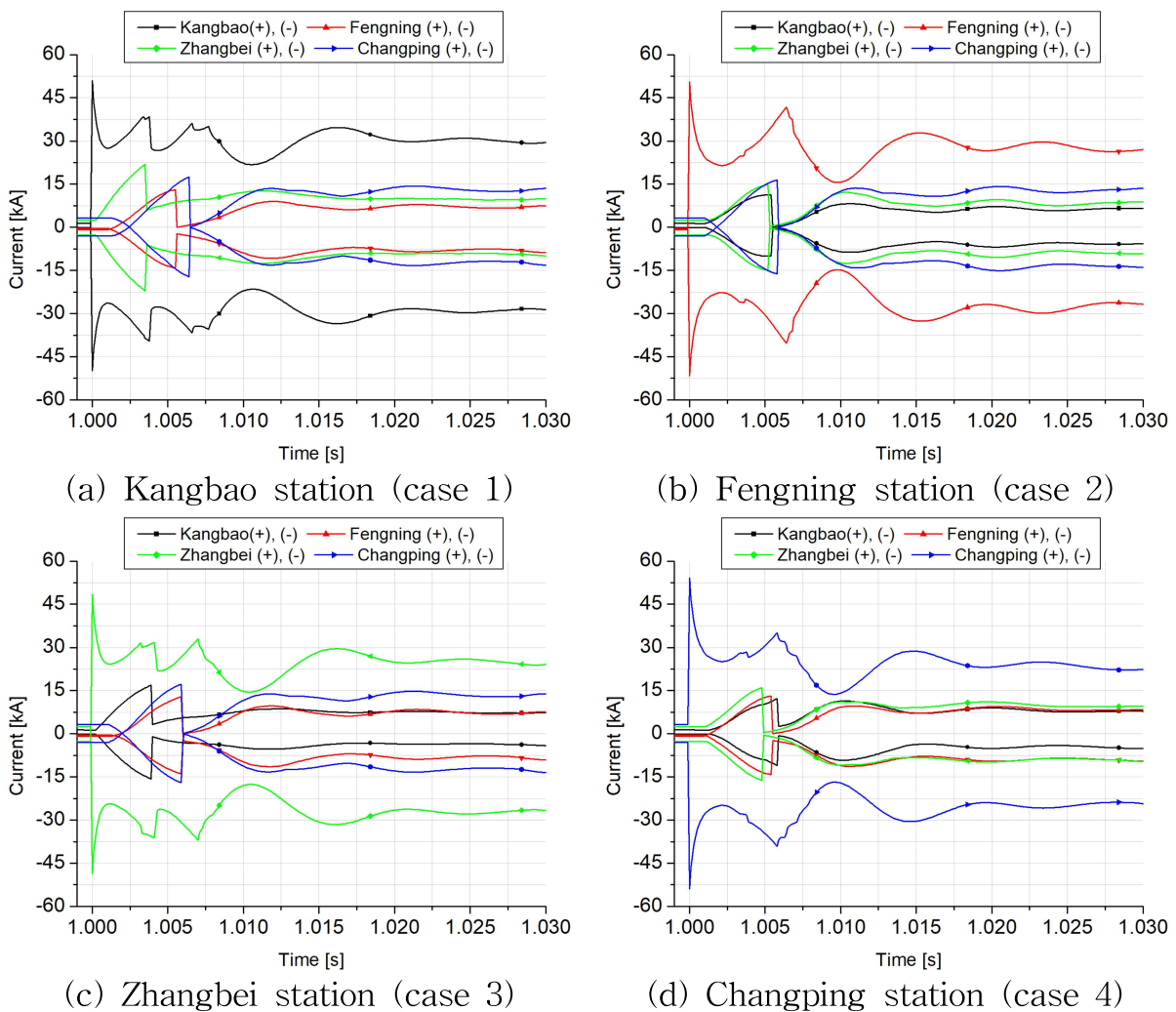


Fig. 3-5. 각 station에 흐르는 사고전류

IV. 초전도 LC 공진 DC 차단기 모델링을 위한 기초실험

III장에서 모델링한 4-terminal Zhangbei HVDC grid에 초전도 LC 공진 DC 차단기를 적용하고자 한다. 초전도 LC 공진 DC 차단기의 차단 특성을 PSCAD/EMTDC에 모델링하기 위하여, scale-down 된 DC test-bed에서 data를 확보하였다. 초전도 LC 공진 DC 차단기는 아크의 영향을 받기 때문에, 아크의 특성 또한 고려해야 한다. 하지만, 아크에 영향을 끼치는 변수들을 모두 고려할 수 없으므로, 회로를 가장 단순하게 구성하였다.

A. 실험 설계

아크의 특성을 반영하기 위한 LC 공진 DC 차단기 실험과 초전도 한류 모듈이 적용된 LC 공진 DC 차단기의 특성을 반영하기 위한 실험으로 진행하였다. 그림 4-1은 scale-down 된 DC test-bed이다. (a)는 초전도 한류 모듈이 적용되지 않은 LC 공진 DC 차단 모듈이고, (b)는 초전도 한류 모듈이 적용된 LC 공진 DC 차단기이다.

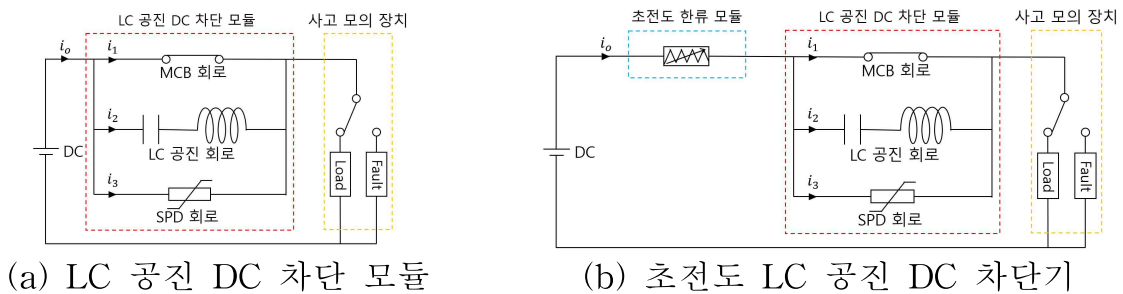


Fig. 4-1. Scale-down DC test-bed

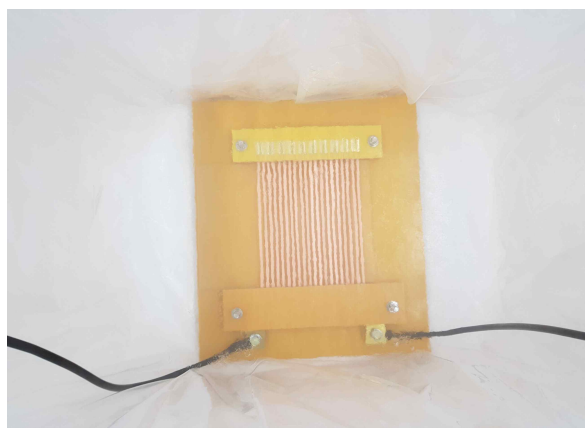
DC 배터리 뱅크는 150 AH-12 V 납축 배터리 63개가 직렬 연결되어 있어, 최대 출력전압이 약 800 V이다. 본 실험에서는 DC 정격전압 약 500 V로 설정하였다. 과도상태를 모의하기 위한 장치는 SCR로 구성된 회로이다. 신호를 인가하면 스위칭 되어 정상 및 과도상태를 모의할 수 있다. SCR 1은 정상부하 약 10 Ω과 연결되어 있고, SCR 2는 고장 부하 약 1 Ω과 연결되어 있다.

LC 공진 DC 차단 모듈 및 초전도 LC 공진 DC 차단기는 DC 배터리 뱅크 약 500 V와 직렬로 연결되었다. LC 공진 DC 차단 모듈의 MCB 회로에는 Susol 社의 MCCB-TD100 모델이 사용되었다. 신호 수집에는 스코프코더 YOKOGAWA 社의 DL750이 사용되었으며, 샘플링 속도는 10 kS/s이다.

그림 4-2는 실제 실험실에 구축된 scale-down 된 DC test-bed이다. 그림 4-2. (a)는 LC 공진 DC 차단 모듈의 setting 사진이며, 그림 4-2. (b)는 초전도 한류 모듈을 액체질소에 담근 모습이다. LC 공진 DC 차단 모듈에 초전도 한류 모듈을 결합하면 초전도 LC 공진 DC 차단기가 된다.



(a) LC 공진 DC 차단 모듈



(b) 초전도 한류 모듈

Fig. 4-2. 실험실에 구축된 scale-down DC test-bed

B. 실험 결과

1. 초전도 한류 모듈

DC 계통은 AC 계통과 달리 사고전류를 차단하는 것이 어렵다. DC의 특성상 주파수가 존재하지 않기 때문에 전류 영점을 자연적으로 통과하지 않아 인위적으로 전류 영점을 통과해야 하기 때문이다. 특히, MT 방식의 HVDC로 계통이 구성된다면, 과도상태일 때, 초기 사고전류가 빠르게 상승하고 에너지가 높은 상태에서 차단 동작이 이루어져야 한다. DC 계통의 사고전류를 안정적으로 차단하기 위해서는 수 ms 이내의 빠른 동작이 필요하고, 높은 사고전류를 제한할 수 있는 기술이 필요하다 [47]. 초전도 한류 모듈은 정상상태일 때도 계통에 영향을 미치지 않고, 앞

서 언급한 요구조건도 만족하므로 초전도 한류 모듈을 제안한다.

본 논문에서는 meander 방식의 초전도 한류 모듈을 선정하였다. 초전도 한류 모듈의 파라미터를 선정하려면, DC 계통의 정격전압과 정격전류, 사고전류를 고려해야 한다. 초전도 한류 모듈이 줄이는 사고전류가 너무 크면, 차단기가 동작하지 않아 보호협조를 할 수 없다. 실험실에 구축된 scale-down DC test-bed에 적용하기 위하여 DC 정격전압, 전류 500 V, 50 A, 사고전류 500 A의 DC 시스템에 적용할 수 있도록 설계하였다.

그림 4-3은 초전도 한류 모듈에 사용된 초전도 선재의 사양이다. 자세한 사양은 표 3에 정리하였다. LaMnO₃층 위에 GdBaCuO 가 증착되는 구조이다. 초전도 선재 중간에 있는 Bugger layer는 기판부터 Al₂O₃, Y₂O₃, MgO, LaMnO₃가 차례차례 증착되어있다. 그 두께는 수 nm ~ 수십 nm이다.



Fig. 4-3. 초전도 한류 모듈에 사용된 초전도 선재 내부 구조도

Table 3. 초전도 선재의 사양

재질	증착 두께
Surrounded copper layer	~ 15 μm
Silver Cover layer	~ 2 μm
Superconduction layer	~ 1.3 μm
Al ₂ O ₃ / Y ₂ O ₃ / MgO / LaMnO ₃	수백 nm
Non-magnetic stainless steel	~ 104 μm
Silver cover layer	~ 2 μm
Surrounded copper layer	~ 15 μm

초전도 한류 모듈의 최고 저항이 약 2 Ω이 되도록, 총 5 m의 초전도 선재를 사

용하였다. 초전도체가 퀘칭되어 최대 저항에 도달하기까지 걸린 시간은 약 60.6 ms 였다. 또한, 초전도 한류 모듈의 최대 퀘칭 저항은 약 1.76 Ω 이었다. 이는 초전도체 공정 과정에서 발생한 오차와 초전도 한류 모듈 제작 과정에서 생긴 오차 때문으로 사료된다.

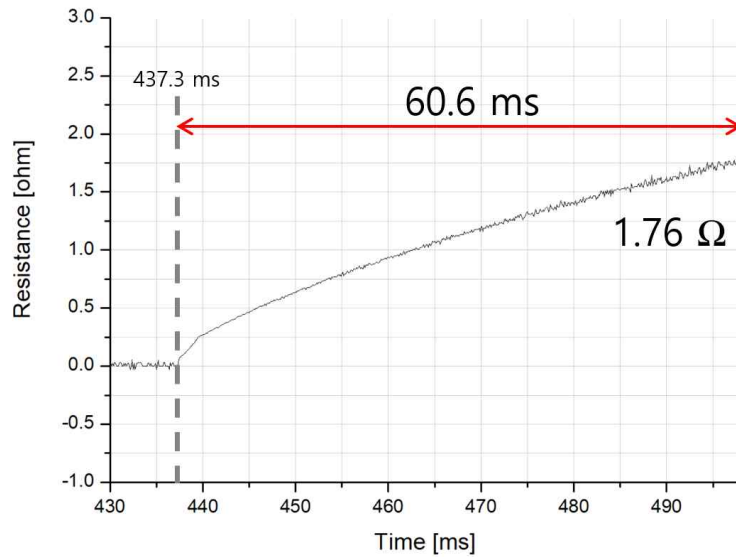


Fig. 4-4. 초전도 한류 모듈의 저항

2. 실험 결과 및 FFT 분석

LC 공진 DC 차단 모듈이 차단 동작에 성공하려면 급격한 변화량과 MCB 전류가 전류 영점 통과에 도달하기 전까지 아크가 지속되어야 한다. 아크에 영향을 받은 MCB 전류가 LC 공진 회로로 바이패스해야 하기 때문이다. 아크의 변화량과 LC 공진 회로의 LC 공진 주파수가 비슷할 때, 차단이 완료된다고 가정하였다. 실험을 설계할 때, 아크에 영향을 주는 변수를 최대한 제거하여 가장 간단한 회로를 구성하였다. 즉, LC 공진 DC 차단 모듈 및 초전도 LC 공진 DC 차단기에서 발생하는 아크의 전류를 분석하면 공진 주파수를 역추적할 수 있다.

그림 4-5는 사고를 모의했을 때, LC 공진 DC 차단 모듈의 동작 특성을 나타내는 실험 그래프이다. (a) 시간은 MCB가 개방을 시작하는 시간이다. (b) 시간은 전류 영점 통과에 도달하는 시간이다. (c)는 차단이 완료된 시간이다. (a)~(b) 구간은 전류 영점 통과 도달 구간으로, LC 공진의 영향을 받는다. 차단기 정의에 의하면,

(a)~(c) 구간이 정격 차단시간이다. (a)~(b) 구간에서 인위적으로 전류 영점을 통과하고, (a)~(c) 구간에서 전류가 0 A 된다면 차단에 성공한 것이다. 따라서, 차단이 성공한 실험의 LC resonant module에 흐르는 전류 데이터를 취득한다. 같은 실험 조건마다 총 10번의 실험을 반복하였으며, 이 중 3개의 전류 데이터를 선별하여 평균을 구하였다.

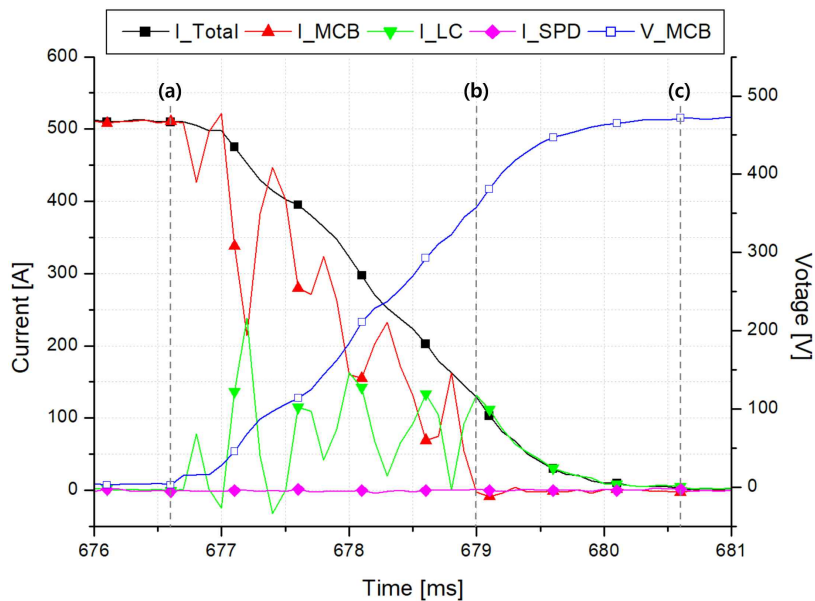


Fig. 4-5. LC 공진 DC 차단 모듈의 동작 특성 그래프

1) LC 공진 DC 차단 모듈

아크는 일정한 주기와 진폭으로 정의되는 단순조화파가 아니다. 아크와 같이 불규칙한 특성이 있는 비조화파는 FFT를 통해 해를 구할 수 있다. FFT는 어떤 불규칙 운동도 단순조화파들의 합으로 나타낼 수 있다. FFT 한 정상상태의 전류와 과도상태의 전류를 비교한다. 과도상태의 전류에서, 정상상태의 전류와 다르게 가장 지배적인 주파수가 main 주파수이다.

그림 4-6은 정상상태의 전류를 FFT 한 그래프이다. 총 20번의 실험 중 15개의 data를 선별하여 평균을 냈다. 그림 4-7은 과도상태의 전류를 FFT 한 그래프이다. 그림 4-5에서 LC 공진 주파수의 영향을 받는 (a)~(b) 구간의 MCB 전류를 FFT 하였다. 그림 4-6과 그림 4-7을 비교하면, 그림 4-7의 2,000~2,250 Hz 구간의 주파수가 지배적인 것을 확인할 수 있다. 이 경우의 main 주파수는 약 2,187.5 Hz이다.

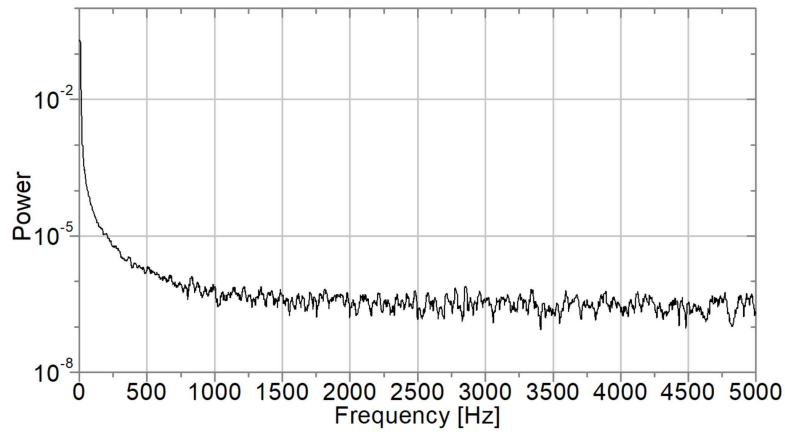


Fig. 4-6. 정상상태의 MCB 전류 FFT

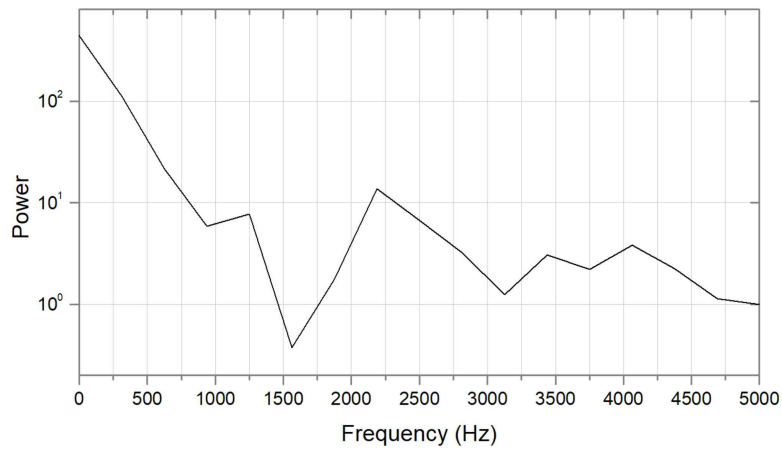


Fig. 4-7. 과도상태의 MCB 전류 FFT

공진 주파수와 아크 주파수의 관계를 파악하기 위하여 공진 주파수를 변수로 두었다. 공진 주파수는 식 (4.1)로 구할 수 있다.

$$f = \frac{1}{2\pi\sqrt{LC}} \quad (4.1)$$

주파수를 고정하고 인덕턴스와 커패시턴스를 가변하였다. 한 번은 인덕턴스를 고정하고 커패시턴스를 바꿔가며 실험하고, 한 번은 커패시턴스를 고정하고 인덕터를 바꿔가며 실험하였다. 공진 주파수는 약 1,000~2,000 Hz까지 약 200 Hz 간격으로 설정하였다. 표 4는 공진 주파수 설계를 위해 사용된 인덕턴스와 커패시턴스이다.

앞서 언급한 것과 같은 방법으로 FFT를 분석하여 표로 정리하였다. 표 5는 공진 주파수에 따른 main 주파수이다.

Table 4. 공진 주파수별 인덕턴스와 커패시턴스

공진 주파수 [Hz]	C고정, L변화		L고정, C변화	
	인덕턴스 [μ H]	커패시턴스 [μ F]	인덕턴스 [μ H]	커패시턴스 [μ F]
1,750	33.08	250	23.5	351.96
2,125	22.44			238.70
2,500	16.21			172.46
2,875	12.26			130.41
3,250	9.59			102.05
3,625	7.71			82.03
4,000	6.33			67.37

Table 5. 공진 주파수에 따른 main 주파수

공진 주파수 [Hz]	main 주파수 [Hz]	
	C고정, L변화	L고정, C변화
1,750	2,812.5	3,437.5
2,125	3,437.5	3,437.5
2,500	3,750.0	3,125.0
2,875	4,375.0	3,125.0
3,250	4,062.5	3,125.0
3,625	4,687.5	3,437.5
4,000	4,062.5	2,812.5

2) 초전도 LC 공진 DC 차단기

초전도 LC 공진 DC 차단기의 차단 실험은 인덕턴스와 커패시턴스 변화에 중점을 두고 실험을 진행하였다. 공진 주파수의 범위는 약 900~2,600 Hz로, 총 30번의 실험을 통해 data를 확보하였다. 표 6은 인덕턴스를 고정했을 때의 공진 주파수 및 main 주파수이고, 표 7은 커패시턴스를 고정했을 때의 공진 주파수 및 main 주파수이다.

Table 6. 인덕턴스 고정에 따른 공진 주파수 및 main 주파수

인덕턴스 [μ H]	커패시턴스 [μ F]	공진 주파수 [Hz]	main 주파수 [Hz]
15	250	2,598.99	3,437.5
	500	1,837.76	2,500
	1,000	1,299.49	1,875
	1,250	1,162.3	2,187.5

Table 7. 커패시턴스 고정에 따른 공진 주파수 및 main 주파수

인덕턴스 [μ H]	커패시턴스 [μ F]	공진 주파수 [Hz]	main 주파수 [Hz]
5	750	2,598.99	2,187.5
15		1,500.53	2,187.5
25		1,162.3	2,187.5
35		982.33	2,187.5
45		866.33	2,187.5

3) LC 공진 DC 차단기 모듈과 초전도 LC 공진 DC 차단기의 FFT 비교

LC 공진 DC 차단 모듈에서 인덕턴스를 고정하였을 때는 공진 주파수가 커질수록 main 주파수도 대체로 커졌다. 커패시턴스를 고정하였을 때는 공진 주파수 약 4,000 Hz인 경우를 제외하면 약 3,125.0 Hz 또는 약 3,437.5 Hz로 일정하였다.

초전도 LC 공진 DC 차단기에서 인덕턴스를 고정하였을 때는 공진 주파수가 커질수록 main 주파수도 대체로 커졌다. 커패시턴스를 고정하였을 때는 main 주파수가 항상 일정하였다.

실험 결과, LC 공진 DC 차단 모듈보다 초전도 LC 공진 DC 차단기에서 main 주파수 경향성이 뚜렷하게 나타났다. 또한, 커패시턴스를 고정했을 때, main 주파수의 변동이 적었으므로, 차단을 항상 일정하게 하려면 커패시턴스의 설계가 중요하다.

V. PSCAD/EMTDC 설계 및 해석

A. 시뮬레이션 모델 적용성 검증

시뮬레이션 모델의 적용성을 검증하기 위하여, 초전도 LC 공진 DC 차단기를 PSCAD/EMTDC에서 모델링한 것과 IV장에서 보여준 실험 데이터를 비교하였다.

1) 초전도 한류 모듈

IV장에서 초전도 한류 모듈의 최대 퀘치 저항을 2 Ω 으로 설계하였다. 또한, 초전도 LC 공진 DC 차단기의 평균 전류 영점 통과 시간은 약 6.8 ms였다. 초전도 LC 공진 DC 차단기의 차단 시점이 초전도 한류 모듈의 최대 퀘치 저항 도달 시점보다 빨랐다. 즉, 1.76 Ω 에 도달하기 전에 이미 차단이 완료되었다. 차단이 완료되었을 때의 초전도 저항은 약 0.43 Ω 이었다. 그림 5-1은 초전도 LC 공진 DC 차단기의 초전도 한류 모듈이 차단시간 동안 발생하는 저항을 나타낸 그래프이다. 따라서, 초전도 한류 모듈을 PSCAD/EMTDC에 모델링할 때, 저항의 시정수를 고려하였다.

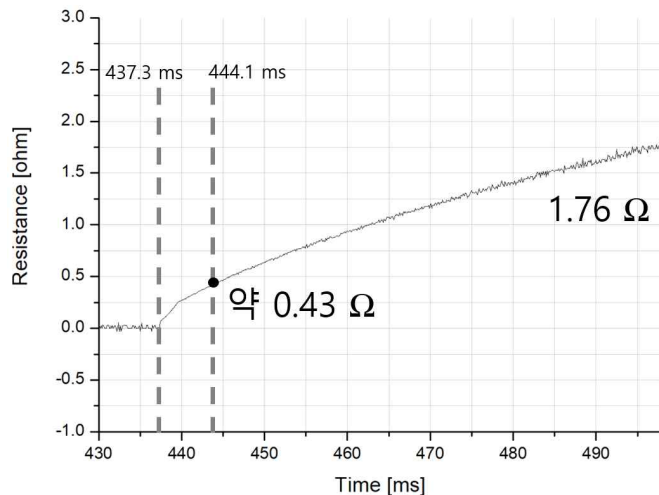


Fig. 5-1. 초전도 LC 공진 DC 차단기 동작 동안의 초전도 저항

2) PSCAD/EMTDC로 모델링 된 초전도 LC 공진 DC 차단기

초전도 LC 공진 DC 차단기 실험 중, 인덕턴스가 15 μH 이고, 커패시턴스가 1000

μF 인 데이터를 PSCAD/EMTDC로 모델링하였다. 그림 5-2는 PSCAD/EMTDC로 모델링 된 초전도 LC 공진 DC 차단기이다. Si 심볼이 초전도 한류 모듈이며, 실험 data의 특성을 반영하여, MCB 전류가 전류 영점 통과에 도달하는 시점에 켄치 저항이 약 0.43Ω 이 되도록 모델링하였다. 전원과 직렬 연결된 0.01 mH 는 선로의 임피던스이다. Rarc 1은 Arc black box model이며, Mayr 모델을 사용하였다. 아크의 시정수(arc time constant)는 $50 \mu\text{s}$ 이고, 아크 쿨링 파워(cooling power)는 5 kW 이다. 정상전류 1 A , 사고전류 10 A 가 흐르도록 저항을 각각 10Ω 과 1Ω 으로 설정하였다.

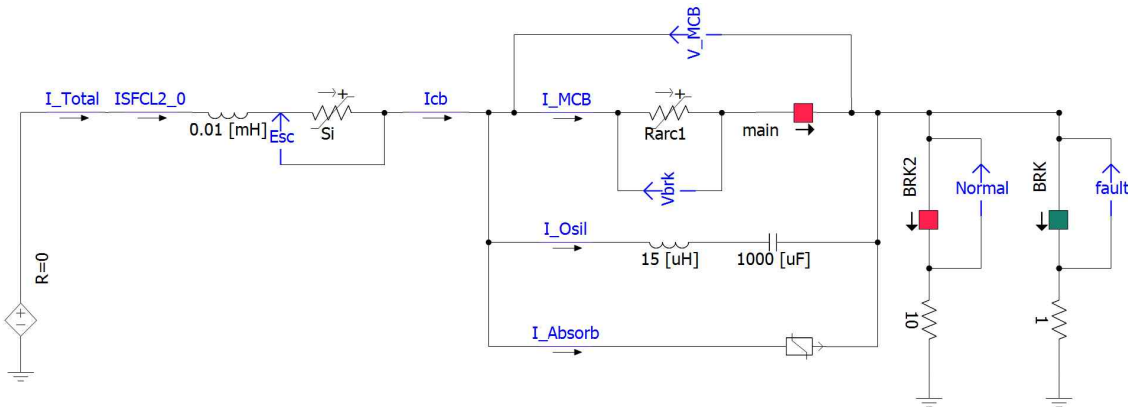


Fig. 5-2. PSCAD/EMTDC로 모델링 된 초전도 LC 공진 DC 차단기

그림 5-3은 모델링 된 초전도 LC 공진 DC 차단기를 시뮬레이션한 결과이다. 전류 영점 통과 도달 시간이 약 5.2 ms 로, 약 1.6 ms 만큼 차이가 났다. 그러나, 실제 실험에서 발생한 정도의 오차이다. 차단 완료 시간은 약 9.47 ms 이다.

그림 5-4는 모델링 된 초전도 LC 공진 DC 차단기를 FFT 한 결과이다. 실험과 조건이 같도록 차단이 시작된 시점부터 MCB 전류가 전류 영점 통과에 도달하는 시점까지를 FFT 하였다. 그 결과, main 주파수가 약 1269.53 Hz 였다. 실제 실험 데이터에서는 main 주파수가 약 $1,875 \text{ Hz}$ 였으므로, 약 605.47 Hz 차이 난다. main 주파수 또한 실험 데이터에서 허용되는 오차 범위 이내에 있다.

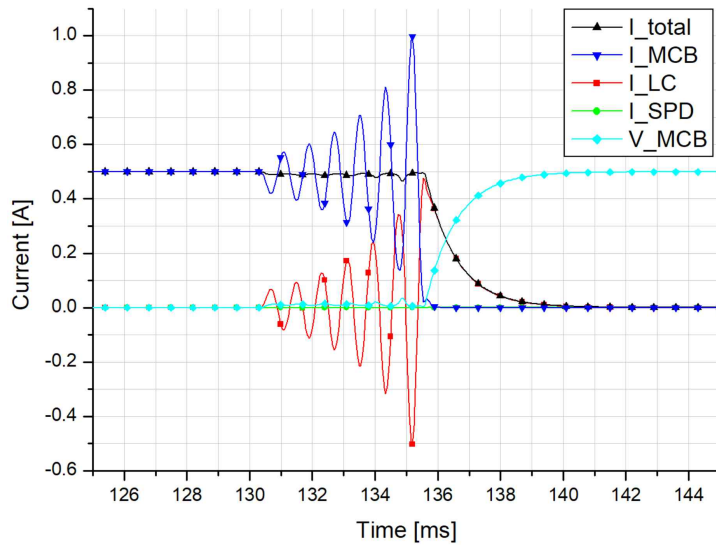


Fig. 5-3. 모델링 된 초전도 LC 공진 DC 차단기의 동작 특성 그래프

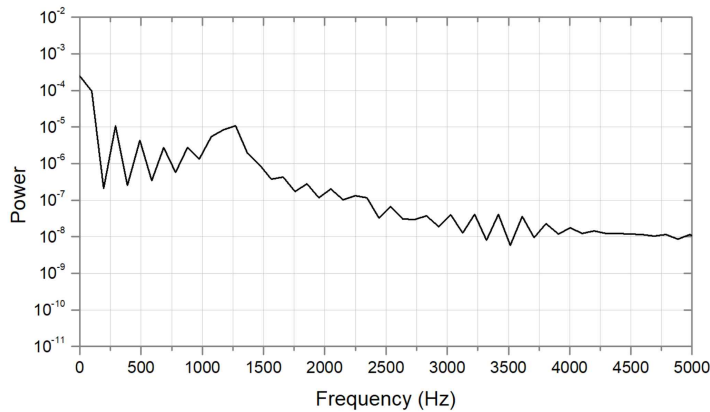


Fig. 5-4. 모델링 된 초전도 LC 공진 DC 차단기의 FFT 결과

B. 종합 시뮬레이션

그림 5-5는 사고 모의를 위한 MMC 기반 MTDC 그리드 회로도이다. 사고지점은 Changping station으로 선정하였다. 그림 5-6은 사고 시 MMC 4에 흐르는 사고 전류이다. 정상상태에서 약 3.22 kA가 흐른다. 1.0 s에서 사고가 발생하면, 커패시터 방전 때문에 양(+)극에 흐르는 전류는 54.12 kA, 음(-)극에 흐르는 전류는 53.92 kA까지 급격히 상승하였다. 초전도 LC 공진 DC 차단기가 적용되지 않았기 때문에 사고전류는 차단되지 않았으며, 방전 이후 양극의 전류는 약 17.05 kA와 19.14 kA를 유지하였다.

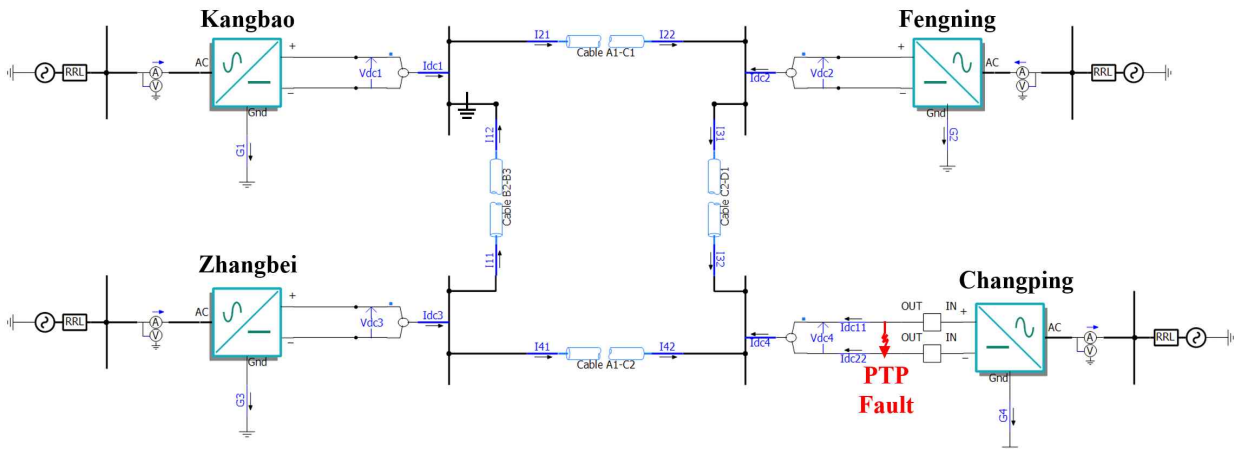


Fig. 5-5. 초전도 LC 공진 DC 차단기가 적용된 MTDC 그리드 회로도

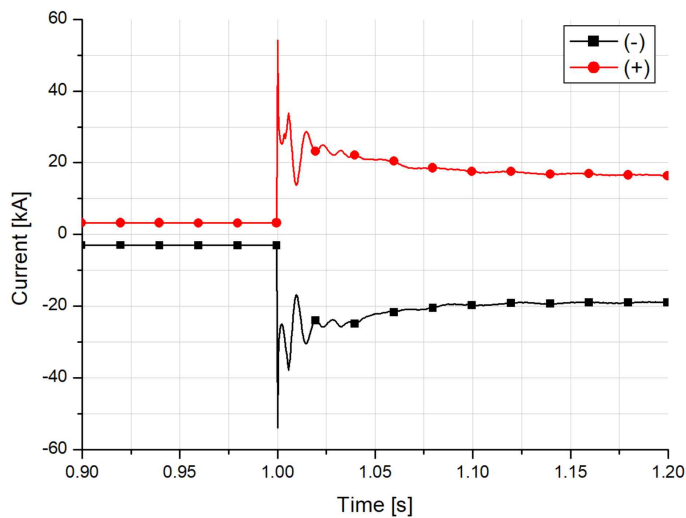


Fig. 5-6. 선간 단락 사고 시 Changping station에 흐르는 전류

1) 모델링 된 MTDC 계통의 FFT

PSCAD/EMTDC를 이용하여, 4-terminal Zhangbei HVDC grid의 FFT를 분석하였다. 그림 5-7은 선간 단락 사고가 발생한 Changping station의 FFT를 분석한 것이다. Main 주파수는 약 3.22 Hz이다. 그림 5-8은 4-terminal Zhangbei HVDC grid에 적용된 초전도 LC 공진 DC 차단기의 LC 공진 회로를 FFT 분석한 것이다. Main 주파수는 약 3.22 Hz이다. Changping station의 FFT와 초전도 LC 공진 DC 차단기의 LC 공진 회로의 FFT 사이에 큰 차이가 발생하지 않았다. 복잡한 회로에서도 FFT를 분석하면, 공진 주파수를 역추적할 수 있다.

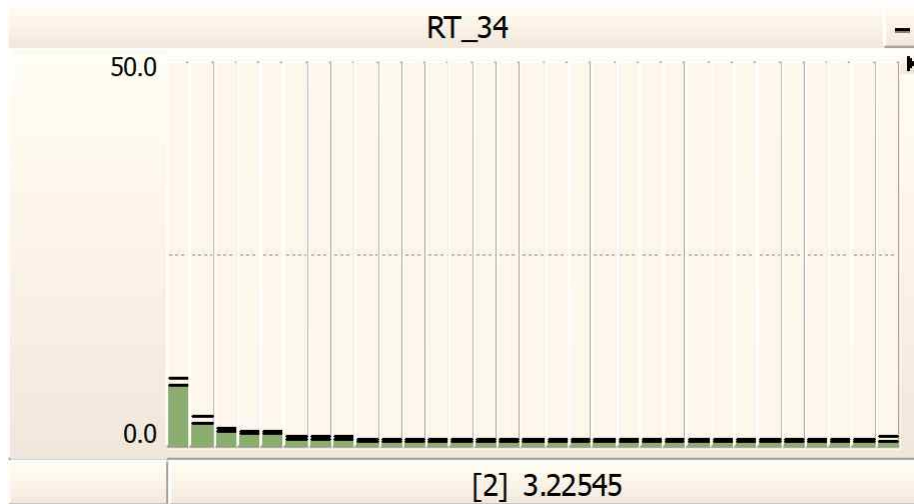


Fig. 5-7. Changping station의 FFT

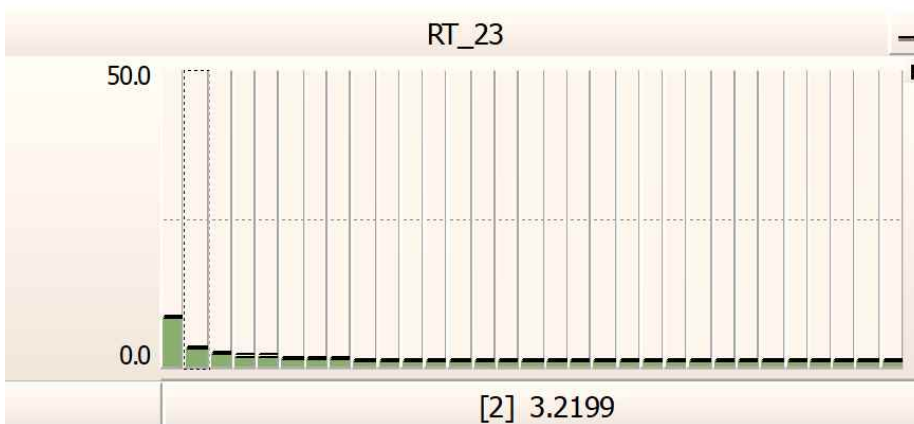


Fig. 5-8. 초전도 LC 공진 DC 차단기에서 LC 공진 회로의 FFT

2) 초전도 LC 공진 DC 차단기가 적용된 MTDC

Changping station에 초전도 LC 공진 DC 차단기를 적용하여 단락 사고를 시뮬레이션하였다. 적용된 초전도 LC 공진 DC 차단기의 파라미터는 다음과 같다. MS의 개방 지연은 약 30 ms이며, LC 공진 회로의 인덕턴스는 726.25 μH , 커패시턴스는 3459.05 mF로 선정하였다. 공진 주파수는 약 3.18 Hz이며, MOV 동작 전압은 750 kV이다. 초전도 한류 모듈의 파라미터는 제작된 Multi-filar SFCL 시제품의 실험 데이터와 최근 개발되어 상업 운전 중인 R-SFCL의 파라미터를 참고하였다 [48]. 초전도 한류 모듈의 켄치 저항 시정수는 약 0.167 ms이며, 최대 저항은 약 40 Ω 이다. 임계전류는 5.0 kA로 설정하였으므로, 사고전류가 5.0 kA를 초과하면

초전도 한류 모듈이 켜치되어 사고전류의 상승을 억제한다.

그림 5-9는 초전도 LC 공진 DC 차단기 유무에 따른 Changping station의 전력 흐름이다. 사고가 발생하는 1.0 s를 기점으로 두 그래프를 비교한다. 사고가 발생하기 전, 초전도 LC 공진 DC 차단기 유무에 따른 변화가 없다. 초전도 LC 공진 DC 차단기는 정상상태일 때, 회로에 영향을 주지 않기 때문이다. 그러나, 사고가 발생하면 초전도 LC 공진 DC 차단기는 안정적으로 전류를 차단한다. 따라서, 전력의 흐름이 0이다.

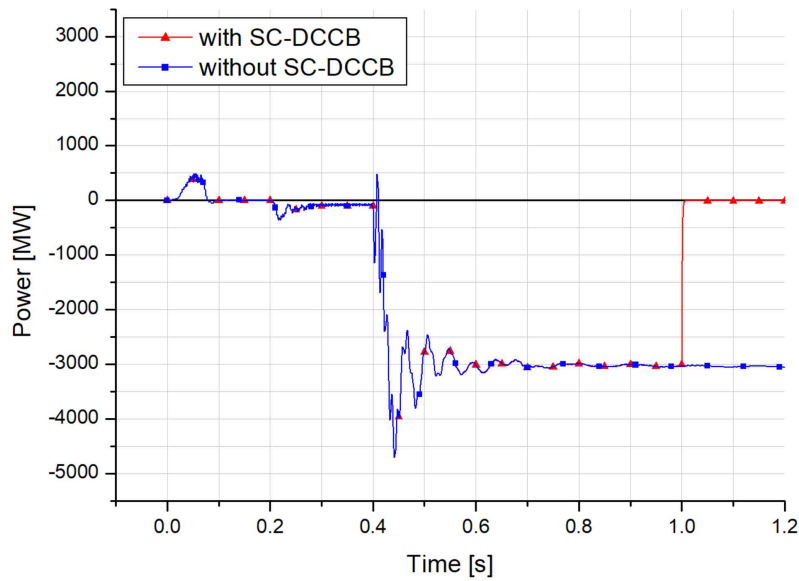


Fig. 5-9. 초전도 LC 공진 DC 차단기 유무에 따른 Changping station의 전력 흐름

V. 결 론

본 논문에서는 VSC-HVDC 기반의 MTDC 시스템에서 발생하는 사고전류를 줄이기 위하여 초전도 한류 모듈을 적용하였고, DC 사고전류를 안정적으로 차단하기 위하여 LC 공진 DC 차단기를 도입하였다. 초전도 LC 공진 DC 차단기가 안정적으로 차단되려면 2가지 조건을 만족해야 한다. 첫째, 사고전류의 급격한 변화량이 있어야 한다. 둘째, 초전도 LC 공진 DC 차단기의 MCB 전류가 전류 영점 통과에 도달할 때까지 아크가 지속되어야 한다. 이 두 조건을 만족해야만 LC 공진이 가능하다. 그러나, 초전도 LC 공진 DC 차단기는 LC 공진이 발생하기 위한 LC 공진 주파수를 찾는 것이 매우 어렵다.

초전도 LC 공진 DC 차단기의 LC 공진 주파수를 찾기 위하여 FFT 개념을 도입하였다. 초전도 LC 공진 DC 차단기가 아크의 영향을 많이 받으므로, 아크를 분석하면 공진 주파수를 역추적할 수 있기 때문이다. 실험을 통해 아크의 전류 data를 확보하고자 하였다. ± 500 kV급 HVDC 계통을 500 V급 LVDC 계통으로 scale-down 하여 DC test-bed를 구축하였다. 아크에 영향을 주는 수많은 변수를 통제하기 어려우므로, DC test-bed를 가장 단순화하여 실험을 진행하였다. 실험은 LC 공진 DC 차단 모듈과 초전도 LC 공진 DC 차단기 2가지를 실험하였다. LC 공진 DC 차단 모듈은 공진 주파수에 초점을 맞추어 실험하였고, 초전도 LC 공진 DC 차단기는 인덕턴스와 커패시턴스에 초점을 맞추어 실험하였다. 실험 결과, 두 실험 모두 비슷한 양상을 띠었다. 인덕턴스를 고정하였을 때는 공진 주파수가 커질수록 main 주파수도 대체로 커졌다. 커패시턴스를 고정하였을 때는 일정하였다. LC 공진 DC 차단기보다 초전도 LC 공진 DC 차단기에서 main 주파수의 경향성이 뚜렷하게 나타났다. 또한, 커패시턴스를 고정했을 때, main 주파수의 변동이 적었으므로, 차단을 일정하게 하려면 커패시턴스의 설계가 중요하다.

초전도 LC 공진 DC 차단기를 VSC-HVDC 기반의 MTDC에 적용하기 위하여, 중국에서 실증된 4-terminal HVDC grid를 PSCAD/EMTDC 프로그램으로 모델링하였다. 계통의 파라미터는 참고문헌을 통해 실제 파라미터를 적용하였다. 초전도 LC 공진 DC 차단기는 가장 심각한 고장일 때도 안정적으로 차단을 완료하여야 한다. MMC-HVDC 시스템에서 가장 심각한 사고인 선간 단락 사고를 기준으로, 각 station에 사고를 모의하였다. 그 결과, Changping station에서 발생한 선간 단락

사고가 가장 심각하였다. 초전도 LC 공진 DC 차단기를 각각의 station에 설치하고, Changping station에 선간 단락사고를 모의하였다. 사고전류를 FFT 분석한 결과, DC 계통의 main 주파수와 초전도 LC 공진 DC 차단기 LC 공진 회로의 main 주파수가 약 3 Hz로 거의 비슷하였다. 초전도 LC 공진 DC 차단기의 공진 주파수를 약 3 Hz로 설정하고, 사고 시뮬레이션을 진행하였다. 그 결과 차단에 성공하였다.

본 논문에서 세운 가설을 실험과 시뮬레이션 프로그램을 통해 증명하였다. 정리하면 다음과 같다.

1) 계통의 FFT와 초전도 LC 공진 DC 차단기의 공진주파수가 일치하면, 사고전류를 안정적으로 차단할 수 있다. 주파수 영역에서 계통을 분석함으로써, 공진이 발생하는 임의의 값을 찾는 방식을 벗어나, 효과적으로 설계하는 것이 가능해졌다.

2) FFT에 영향을 미치는 주된 요인은 사고전류의 변화량이며, 반면에 회로의 복잡도는 그다지 유의미한 영향을 미치지 않았다. 시스템의 안정성 및 성능 개선을 위해서는 사고전류에 중점을 두어야 한다.

3) 초전도 한류 모듈의 존재 여부에 따라 공진 주파수의 변동폭이 달라지는데, 초전도 한류 모듈이 존재하면 공진 주파수가 안정화된다. 초전도 한류 모듈이 사고전류의 변화를 통제하므로, LC 공진 DC 차단모듈에는 초전도 한류 모듈을 적용해야 한다.

참 고 문 헌

- [1] 이유진, “국내 에너지산업의 규모와 지리적 분포 특성에 관한 연구,” 한국지역경제연구, vol. 51, pp. 25-48, 2022.04
- [2] F. LI; L. Zhu; J. Zhou; L. Kou; B. Ren, "Active power control strategy depending on frequency for MMC-HVDC system connected to offshore windfarms," 22nd International Symposium on High Voltage Engineering , 2022.06
- [3] Ruijuan Sun; Xiaoyuan Dang; Jiayi Yang, "Application Analysis of MMC-HVDC AC Tie Line Transmission in New Energy Power Generation," Journal of Control Science and Engineering, vol. 2022, 2022.09
- [4] Amir Heidary; K. Rouzbehi; Morteza Hesami; M. Bigdeli; C. Bordons, "Bridge type fault current limiter and hybrid breaker for HVDC grids applications," IET Generation, Transmission & Distribution, vol.14, issue 18, pp. 3913-3919, 2020.09
- [5] Qingrui Tu; Zheng Xu; Hongyang Huang; Jing Zhang, "Parameter design principle of the arm inductor in modular multilevel converter based HVDC," 2010 International Conference on Power System Technology, 2010.10
- [6] R. Caillaud; C. Buttay; R. M'Rad; Johan Le Lesle; F. Morel; N. Degrenne; S. Mollov; C. Martin, "Design, manufacturing and characterization of printed circuit board embedded inductors for power applications," International Conference on Industrial Technology, 2018.02
- [7] Shrishti Singh; Subhashish Bhattacharya; Leonard W. White, "A DC Circuit Breaker with Artificial Zero Current Interruption." IEEE Energy Conversion Congress and Exposition, 2019.11
- [8] Erfan Taherzadeh, Hamid Radmanesh, Shahram Javadi & G. B. Gharehpetian, "Circuit breakers in HVDC systems: state-of-the-art review and future trends," Protection and Control of Modern Power Systems, vol.8, issue.38, 2023.08
- [9] Qixin Guo; Jingye Zhang; Teng Chi, "Review of DC Circuit Breaker

- Technology," 2022 IEEE Sustainable Power and Energy Conference, 2023.02
- [10] Zehong Yu; Runze Bai; Yuanxin Zhang; Yongqiang Zhu, "Review of DC Circuit Breaker Technology Development," 2022 7th Asia Conference on Power and Electrical Engineering, 2022.06
- [11] Thanh Hai Nguyen; Dong-Choon Lee, "Protection of the MMCs of HVDC Transmission Systems against DC Short-Circuit Faults," *Journal of Power Electronics*, vol. 17, no. 1, pp. 242-252, 2017.01
- [12] Wang Xiang and Weixing Lin and Jinyu Wen and Liangzhong Yao and Zhibing Wang, "Equivalent electromagnetic model of self-blocking MMC with DC fault isolation capability," 2016 IEEE Power and Energy Society General Meeting, 2016. 07
- [13] X. Fang; C. Chen; Z. Wang; J. Xiong; K. Zhang, "An Improved Modular Multilevel Converter With DC Fault Blocking Capability Based on Half-Bridge Submodules and H-Bridge Circuit," *IEEE Transactions on Power Delivery*, vol. 35, no. 6, pp. 2682-2691, 2020.12
- [14] Kerim Obarcanin, Dzenita Skulj, Bakir Lacevic, "Condition Assessment of Power Circuit Breakers Based on Machine Learning Algorithms," *IEEE Transactions on Power Delivery*, vol. 38, Issue. 4, pp. 2596-2606, 2023.08
- [15] Hong Shen; Zhonghao Dongye; Lei Qi; Muxue Wang; Xiangyu Zhang; Peng Qiu; Xiaoguang Wei, "Modeling of High-frequency Electromagnetic Oscillation for DC Fault in MMC-HVDC Systems," *CSEE Journal of Power and Energy Systems*, vol. 9, issue. 3, pp.1151-1160, 2022.12
- [16] Jihye Kim; Hyosang Choi, "Improvement of LC Resonance Characteristics Through Superconducting Elements of DC Circuit Breaker," *IEEE Transactions on Applied Superconductivity*, vol.33, issue. 5, 2023.08
- [17] B. Pauli; G. Mauthe; E. Ruoss; G. Ecklin; J. Porter; J. Vithayathil, "Development of a high current HVDC circuit breaker with fast fault clearing capability," *IEEE Transactions on Power Delivery*, vol. 3, issue. 4, pp. 2072-2080, 1988.10
- [18] Tarek Abedin; Molla Shahadat Hossain Lipu; Mahammad Abdul Hannan; Pin Jern Ker; Safwan A. Rahman; Chong Tak Yaw; Sieh Kiong Tiong;

- Kashem M. Muttaqi, "Dynamic Modeling of HVDC for Power System Stability Assessment: A Review, Issues, and Recommendations," *Energies*, 2021.08
- [19] Aude Pommeret; Katheline Schubert, "Energy Transition with Variable and Intermittent Renewable Electricity Generation," *European Economics: Agriculture*, 2019.01
- [20] Neville R. Watson; Jeremy Donald Watson, "An Overview of HVDC Technology," *Energies*, 2020.08
- [21] Jahangir Badar Soomro; Faheem Akhtar; Rashid Hussain; Jamshed Ahmed Ansari; Hafiz Mudassir Munir, "A Detailed Review of MMC Circuit Topologies and Modelling Issues," *International Transactions on Electrical Energy Systems*, 2022.03
- [22] Yang Wang; Sajib Chakraborty; Dai Duong Tran; Thomas Geury; Omar Hegazy, "Design and Optimization of the Arm Inductor for Modular Multilevel Converter," *2022 International Symposium on Power Electronics, Electrical Drives, Automation and Motion*, pp.354-359, 2022.08
- [23] Marzieh Karami; Rangarajan M. Tallam; Robert M. Cuzner, "Comparison of Three-Level and Two-Level Converters for AFE Application," *2018 IEEE 6th Workshop on Wide Bandgap Power Devices and Applications*, pp. 264-270, 2018.10
- [24] Osama SH. Mohamed Abushafa; Mohamed S. A. Dahidah; Shady M. Gadoue; David John Atkinson, "Submodule Voltage Estimation Scheme in Modular Multilevel Converters with Reduced Voltage Sensors Based on Kalman Filter Approach" *IEEE Transactions on Industrial Electronics*, vol.65, pp. 7025-7035, 2018. 01
- [25] Salman Ali; Zhibin Ling; Kai Tian; Zhong Huang "Recent Advancements in Submodule Topologies and Applications of MMC," *IEEE Journal of Emerging and Selected Topics in Power Electronics*, vol. 9, no.3 pp.3407-3435, 2021.06
- [26] Alireza Nami; Hamed Nademi, "Control of Power Electronic Converters and Systems," *Academic Press*, pp. 141-166, 2018

- [27] Aryorad Khodaparast; Erfan Azimi; Ali Azimi; M. Ebrahim Adabi; Jafar Adabi; Edris Pouresmaeil, "A New Modular Multilevel Inverter Based on Step-Up Switched-Capacitor Modules," *Energies*, vol.12, issue.3, 2019.02
- [28] Kyo-Min Kim; Jae-Hyuk Kim; Do-Hyun Kim; Byung-Moon Han; Jun-Young Lee, "Improved Pre-charging Method for MMC-Based HVDC Systems Operated in Nearest Level Control," *Journal of Power Electronics*, vol. 17, no. 1, pp. 127-135, 2017.01
- [29] Rong Zeng; Lie Xu; Liangzhong Yao; D. John Morrow, "Pre-charging and DC Fault Ride-Through of Hybrid MMC Based HVDC Systems," *IEEE Transactions on Power Delivery*, vol. 30, no. 3, pp. 1298-1306, 2015.06
- [30] Kyo-Min Kim; Jae-Hyuk Kim; Do-Hyun Kim; Byung-Moon Han; Jun-Young Lee, "Improved Pre-charging Method for MMC-Based HVDC Systems Operated in Nearest Level Control," *Journal of Power Electronics*, vol. 17, no. 1, pp. 127-135, 2017.01
- [31] Keyan Shi; Feifei Shen; Dong Lv; Ping Lin; Min Chen; Dehong Xu, "A Novel Start-up Scheme for Modular Multilevel Converter," 2012 IEEE Energy Conversion Congress and Exposition, 2012. 09
- [32] Wang Xiang; Saizhao Yang; Grain Philip Adam; Haobo Zhang; Wenping Zuo; Jinyu Wen, "DC Fault Protection Algorithms of MMC HVDC Grids: Fault analysis, Methodologies, Experimental Validations and Future Trends," *IEEE Transactions on Power Electronics*, 2021.04
- [33] Zheng Xu; Yuzhe Xu; Huangqing Xiao; Zheren Zhang; Gaoren Liu, "Feasibility study of DC circuit breaker less MTDC systems," *Electrical Energy Systems*, vol.29, issue. 1, 2019.01
- [34] Jiawen Xi; Xiaoze Pei; Wenjuan Song; Bin Xiang; Zhiyuan Liu; Xianwu Zeng, "Experimental Tests of DC SFCL Under Low Impedance and High Impedance Fault Conditions," *IEEE transactions on applied superconductivity*, vol. 31, no. 5, 2021.08
- [35] Mohamed Alashqar; Conghuan Yang; Ying Xue; Zhaoxi Liu; Weiye Zheng; Xiao-Ping Zhang, "Enhancing transient stability of power systems using a resistive superconducting fault current limiter," *Frontiers in Energy*

Research, 2023.01

- [36] Christian M. Franck, "HVDC Circuit Breakers: A Review Identifying Future Research Needs," *IEEE TRANSACTIONS ON POWER DELIVERY*, vol. 26, no. 2, 2011.04
- [37] Yong-Jung Kim; Hyosung Kim, "Modeling for Series Arc of DC Circuit Breaker," *IEEE Transactions on Industry Applications*, vol.55, issue. 2, pp. 1202-1207, 2018.10
- [38] Li Yi; Sun Mingyi; Zhang Hongpu, "Research of Self-excited oscillation-type HVDC circuit Breaker against Transient DC Line Fault in CIGRE HVDC System," 2018 International Conference on Power System Technology, 2019.01
- [39] Ataollah Mokhberdoran; Adriano Carvalho; Helder Leite; Nuno Silva, "A Review on HVDC Circuit Breakers," 3rd Renewable Power Generation Conference, 2014.09
- [40] Yong-Jung Kim; Hyosung Kim, "Modeling for series arc of DC circuit breaker," 2017 IEEE 6th International Conference on Renewable Energy Research and Applications, 2017.11
- [41] Hong-Keun Ji; Guoming Wang; Gyung-Suk Kil, "Optimal Detection and Identification of DC Series Arc in Power Distribution System on Shipboards," *Energies*, vol. 13, issue. 22, 2020.11
- [42] Lizhe Tan; Jean Jiang, "Digital Signal Processing Fundamentals and Applications," Academic Press, 2019
- [43] Qingkai Kong; Timmy Siau; Alexandre Bayen, "Python Programming and Numerical Methods: A Guide for Engineers and Scientists," Academic Press, 2020
- [44] Ying-Biao Li, Shan-Shan Wang, Guang-Quan Bu, Yan-Chen Yang, Bing Zhao, Tie-Zhu Wang, "Analysis of the HVDC grid's influence on short-circuit current level of AC system," *The Institution of Engineering and Technology*, vol. 2017, Issue. 13, p. 2098-2103, 2018.01.19.
- [45] Geon-Woong Kim, Hyo-Sang Choi, "Applicability Analysis of a Multi-Filar Meander R-SFCL and an RSC-DCCB in an MMC-MTDC Grid," *IEEE*

Transactions on Applied Superconductivity, vol. 33, Issue. 5, 2023.03.01

- [46] Can Ding, Xiaojian Tian, Taiping Nie, Zhao Yuan, "Power Transfer Control Strategy Based on True Bipolar MMC-MTDC System," *Energies* 2021, 14(24), 2021.12.09.
- [47] Rene P. P. Smeets; Nadew A. Belda, "High-voltage direct current fault current interruption: A technology review," *High Voltage*, vol. 6, issue. 2, pp. 171–192, 2021.04
- [48] Mikhail Moyzykh; Daria Gorbunova; Petr Ustyuzhanin; Dmitry Sotnikov; Kirill Baburin; Alexander Maklakov; Eldar Magomedov; Alexey Shumkov; Anastasia Telnova; Vladimir Shcherbakov; Damir Kumarov; Lenar Sabirov; Maria Medovik; Artem Kadyrbaev; Sergey Alexandrov; Ivan Mikoyan; Sergey Samoilenkov; Andrey Vavilov, "First Russian 220 kV Superconducting Fault Current Limiter (SFCL) For Application in City Grid," *IEEE Transactions on Applied Superconductivity*, vol. 31, no. 5, 2021.08