



저작자표시-비영리-변경금지 2.0 대한민국

이용자는 아래의 조건을 따르는 경우에 한하여 자유롭게

- 이 저작물을 복제, 배포, 전송, 전시, 공연 및 방송할 수 있습니다.

다음과 같은 조건을 따라야 합니다:



저작자표시. 귀하는 원저작자를 표시하여야 합니다.



비영리. 귀하는 이 저작물을 영리 목적으로 이용할 수 없습니다.



변경금지. 귀하는 이 저작물을 개작, 변형 또는 가공할 수 없습니다.

- 귀하는, 이 저작물의 재이용이나 배포의 경우, 이 저작물에 적용된 이용허락조건을 명확하게 나타내어야 합니다.
- 저작권자로부터 별도의 허가를 받으면 이러한 조건들은 적용되지 않습니다.

저작권법에 따른 이용자의 권리는 위의 내용에 의하여 영향을 받지 않습니다.

이것은 [이용허락규약\(Legal Code\)](#)을 이해하기 쉽게 요약한 것입니다.

[Disclaimer](#)

2020년 2월

석사학위논문

대면적 고품질 이황화 폴리브덴 성장 및 광센서 응용 연구

조선대학교 대학원

광기술훈공학과

장영재

대면적 고품질 이황화 몰리브덴 성장 및 광센서 응용 응용 연구

Study on growth of large area and high quality
molybdenum disulfide and optical sensor
application

2020년 2월 25일

조선대학교 대학원

광 기술 공 학 과

장 영 재

대면적 고품질 이황화 폴리브덴 성장 및 광센서 응용 응용 연구

지도교수 권민기

이 논문을 공학 석사학위신청 논문으로 제출함

2019년 10월

조선대학교 대학원

광기술평학과

장영재

장영재의 석사학위논문을 인준함

위원장 조선대학교 교수 박종락 인

위원 조선대학교 교수 권민기 인

위원 한국광기술원 책임연구원 김자연 인

2019년 11월

조선대학교 대학원

목 차

ABSTRACT

제1장 서 론	1
제2장 이론적 고찰	9
제1절 반도체란	9
제2절 반도체 소자	11
1. 포토다이오드	11
2. FET(Field-effect transistor)	14
3. TFT (Thin film Transistor)	18
제3절 2D 기반 반도체 소재	19
1. 그래핀	19
2. TMDs(Transition Metal Dichalcogenide)	21
3. MoS2(Molybdenum disulfide)	23
제3장 실험 방법	25
제4장 실험 및 고찰	28
제1절 성장 온도 변수에 따른 MoS2 박막 성장	28
제2절 Na 촉매를 이용한 대면적 MoS2 박막 성장	35

제3절 MoS2 박막 이송 및 특성 분석	45
제4절 MoS2의 기반 TFT	50
제5절 MoS2로 기반의 포토다이오드	52
제6절 MoS2 기반의 가스 센서	54
제 5장 결 론	55
[참고문헌].	56

그림 목차

그림 1 다양한 Wearable 센서	1
그림 2 이미지 센서 시장 동향	2
그림 3 이미지 센서 CCD와 CMOS의 구조	3
그림 4 CMOS 센서의 구성	4
그림 5 현재 상용화되어 있는 TFT 물질들과 MoS2 특성 비교	4
그림 6 현재 상용화되어 있는 포토다이오드 물질들과 MoS2 특성 비교	6
그림 7 TMD 물질들의 밴드갭11	8
그림 8 도체, 반도체, 부도체의 밴드갭 에너지	9
그림 9 PN 접합 포토다이오드	11
그림 10 PIN 포토다이오드의 구조 및 동작 원리	12
그림 11 APD 포토다이오드의 구조 및 동작 원리	13
그림 12 JFET의 구조 및 동작 원리	14
그림 13 n type MOSFET 구조	15
그림 14 증가형 MOSFET 구조	16
그림 15 공핍형 MOSFET 구조	16
그림 16 소스 드레인에 따른 TFT 구조	18
그림 17 흑연과 그래핀의 격자 구조	19
그림 18 그래핀의 응용 연구 분야 및 시장 동향	20
그림 19 다양한 TMD 물질들의 밴드갭 에너지18	21
그림 20 MoS2의 결정 구조	23
그림 21 layer에 따른 밴드갭 에너지 구조	23
그림 22 리소그래피를 이용한 MoS2의 합성 방법	25

그림 23 CVD 내부 핵성장 및 박막 성장 메커니즘	26
그림 24 온도 변화에 따른 핵 성장 및 연속적인 박막 성장	26
그림 25 MoS ₂ 성장을 위한 CVD 개략도	28
그림 26 온도변수에 따른 MoS ₂ 의 SEM 이미지 (a) 650 °C, (b) 700 °C, (c) 750 °C, (d) 800 °C,	30
그림 27 온도변수에 따른 grain size와 Domain Density	31
그림 28 성장 온도에 따른 MoS ₂ 의 Raman	32
그림 29 성장 온도에 따른 MoS ₂ 의 PL spectrum	33
그림 30 삼각형 MoS ₂ 의 TEM 이미지와 SAED	34
그림 31 (a) Na가 없을 때, (b) Na가 있을 때 수평 성장을 위한 에너지 비교	35
그림 32 (a) NaOH를 촉매제 및 (c) spin coating하여 성장한 MoS ₂ 광학현미경 이미지의 라만 스펙트럼 (b),(d)	36
그림 33 600°C 성장온도에서 Na 유무에 따른 MoS ₂ 의 SEM image	37
그림 34 성장 온도에서 Na 유무에 따른 MoS ₂ 의 (a) Raman, (b) PL	38
그림 35 온도변수에 따라 NaCl과 함께 성장한 MoS ₂ 의 SEM	38
그림 36 온도 변수에 따라 NaCl에 의한 성장한 MoS ₂ 의 Raman (a) PL (b)	40
그림 37 단일 층으로 성장된 MoS ₂ AFM 분석	41
그림 38 성장 된 삼각형 MoS ₂ 의 raman mapping	41
그림 39 700°C의 성장온도에서 NaCl 양에 따른 MoS ₂ SEM 이미지	42
그림 40 동일한 성장 조건에서 NaCl 양에 따른 grain size 변화	43
그림 41 MoS ₂ FET. Back gate 구조(왼쪽), Top gate 구조(오른쪽)	45

그림 42 NaCl을 사용한 SiO ₂ 기판에 성장 With (a), W/O (b), Raman (C)	45
그림 43 MoS ₂ 박막을 전사하기 위한 전사 공정	47
그림 44 transfer 공정 전후 OM 이미지	48
그림 45 transfer 공정 전후 MoS ₂ Raman(a) 및 PL(b)	48
그림 46 제작된 MoS ₂ TFT의 개략도 및 CAD 도면	49
그림 47 MoS ₂ 기반 TFT 전기적 특성 비교 W/O NaCl(a), With NaCl(b)	50
그림 48 전자 이동도를 위한 V _g -I _d 곡선	51
그림 49 V _{ds} =1V일 때 V _g -I _d 곡선	52
그림 50 (a) 광센서의 시간에 따른 광 반응성 입력파워 50, 25 mW	53
그림 51 MoS ₂ 기반의 시간에 따른 반응성 및 V _g -I _d 곡선	54

ABSTRACT

Study on growth of large area and high quality molybdenum disulfide and optical sensor application

By Young-Jae Jang

Advisor : Prof. Min Ki Kwon, Ph.D.

Department of Photonic Engineering

Graduate School of Chosun University

Transition metal dichalcogenides (TMDs) are well-known layered materials with sizable bandgap, which can be changed from bulk to layered forms (indirect to direct transitions) to yield unique physical properties. So, these could be employed in future semiconducting devices as a supplement to silicon-based technology. Among the TMDs, in particular, molybdenum disulfide (MoS_2) has attracted much research interest due to its interesting electronic and optical properties of high mobility, photo responsibility and flexibility and so on. Various approaches have been developed to obtain electronics-grade layered MoS_2 , such as exfoliation from bulk material, chemical vapor deposition (CVD), atomic

layer deposition and metal-organic CVD. In particular, CVD is attractive for low-cost and scaled-up production. However, MoS₂ grown by CVD usually forms triangular flakes with low surface coverage and random size, orientation and position. For their fabrication and eventual application in electronic devices, it is highly desirable to grow continuous and large-scale MoS₂ thin films with control over the location, size, and shape of its features. In addition, the optical and electrical properties are significantly degraded when defect and grain boundary are formed in continuous film.

In this work, we tried to grow continuous MoS₂ film by increasing temperature because it is known that growth or nucleation rate is strongly dependent on surface dominant reaction mechanism at the normal growth temperature of MoS₂ about 700 °C. With increasing the temperature of 800 °C, we succeeded to grow continuous MoS₂ films. In here, we found that nucleation is significantly dependent on growth temperature while domain size is not affected by growth temperature. Although we got the continuous MoS₂ films, we found that a lot of grain boundaries formed in continuous MoS₂ films. So, optical and electrical properties of continuous MoS₂ films which is grown at 800 °C is significantly degraded compared to single domain triangular shape. So, we tried to use Na catalyst which is known to reduce activation energy for lateral growth. With the use of Na catalyst, the single domain size of MoS₂ is 6 times increased at the same growth condition, compared to that grown without Na catalyst. In addition, the grain size is increased with increasing temperature. This result indicated that high activation energy of lateral growth is the key to growth large continuous MoS₂ films without defect such as grain boundary. With fabrication of FET with MoS₂ film grown with Na catalyst, the mobility is 6 times increased compared to continuous MoS₂ film grown without Na catalyst. In addition, we found the optical and gas response of

TFT sensor based on MoS₂ film grown with Na catalyst. These results demonstrate a promising path towards the growth of high quality continuous layered MoS₂ film without grain boundaries.

제 1장 서론

최근까지는 스마트폰과 태블릿 PC 등 스마트 기기들의 발전되고 있고 무선 통신과 배터리 수명에 기술적 문제들이 해결됨에 따라 전자기기들은 손목시계, 안경등 다양한 wearable한 형태로 개발 및 출시되고 있다. 이러한 개발이 국내외적으로 스마트폰 시장뿐 아니라 다양한 스포츠용품 업체까지 다양한 시장에서 wearable 한 형태의 제품들에 초점이 맞춰져 있다.

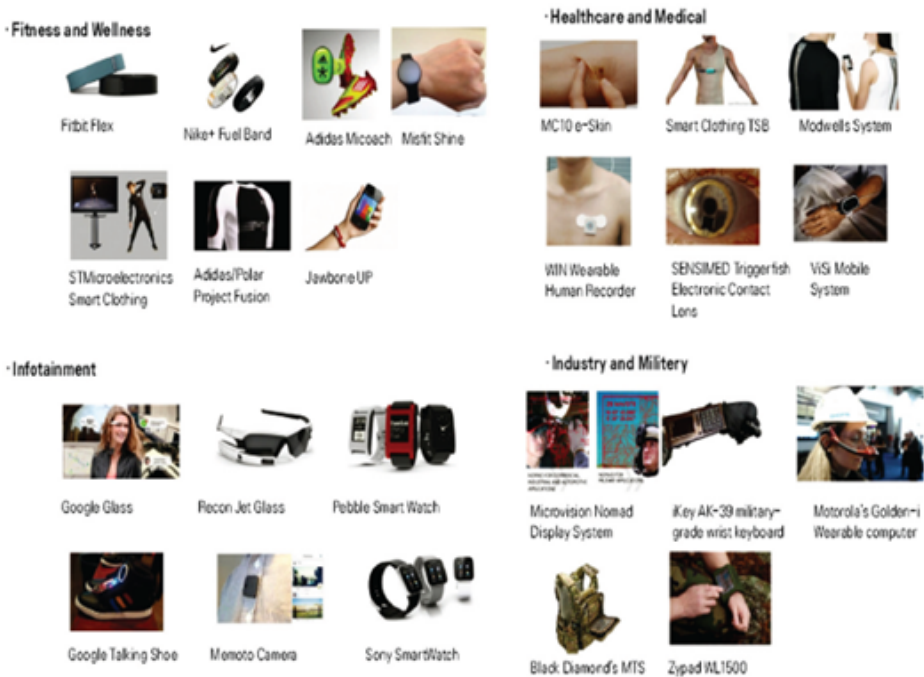


그림 1 다양한 Wearable 센서

휴대할 수 있는 형태부터 액세서리처럼 착용할 수 있는 액세서리형, 피부에 부착하는 피부부착형 등이 개발되고 있다. 그에 따라 센서들도 flexible 하면서 투명하고 인체에 무해한 물질이 요구된다. 요즘에는 wearable 기기들은 많은 센서를 기반으로 정보를 전달하거나 분석하는 역할을 제공해야 한다. 따라서 많은 정보를 빠르게 감지, 분석 처리할 수 있는 소자의 개발이 필요로 한다. 특히 빛을 감지함으로써 생체 신호를 진단/전달하거나 얼굴을 감지함으로써 지문으로 보안역할을 수행하는 이미지 센서 개발 또한 매우 중요한 분야이다.

이미지 센서란 빛을 세기에 따라 디지털 데이터로 변환해주는 장치로서 유입량에 따라 전기적 신호인 전하로 변환되고 전하량은 전압으로 변환된다. 변환된 전압은 아날로그 신호라서 변환하기에 용이하고 안전도가 높은 디지털신호로 변환된다. 신호를 변환하는 과정에서 손실이 발생하는데 손실은 내부에 빛을 전하로 변환하는 내부 pixel과 다이오드의 양자효율에 의해 영향을 받는다.

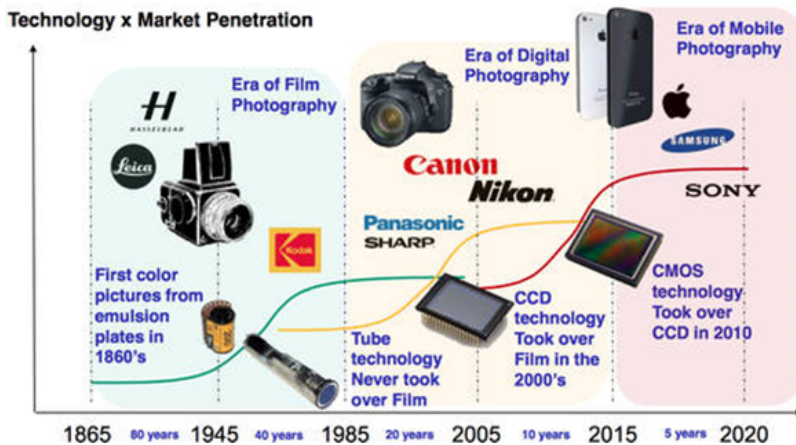


그림 2 이미지 센서 시장 동향

그림 2에서 보듯이 이미지 센서의 주요 시장은 예전에는 핸드폰, 방송 장비 등 여러 카메라를 사용하는 곳이었다면 요즘은 스마트 시대에 적용되어 자동차 전후방 카메라, 스마트 TV, 홍채인식 장치 등 다양한 시장에서도 확장 중

이다.

이미지 센서는 대표적으로 CCD와 CMOS 두 개가 존재한다. 이전에 CMOS가 1967년에 등장하여 개발이 진행되었으나 노이즈에 의한 낮은 화질로 인해 상업적으로 사용할 수 없었다. 그로 인해 디지털카메라가 출시되면서 CCD 연구가 진행되면서 CCD가 주된 시장이었지만 이후 스마트 폰과 같은 작은 형태와 낮은 전력과 가격 등의 소자가 요구되어 짐에 따라 CMOS 시장의 비중이 더 증가하고 있다.

CCD와 CMOS는 원리는 비슷한데 그림 3에서 보는 바와 같이 수광부에서 빛을 받으면 빛에 의해 전기 신호로 변환되고 변환된 전기 신호가 Capitar를 통해 거쳐서 source follower에 의해 변환된 전압에 의해서 신호를 전달하지만 CMOS는 각각의 픽셀 자체의 source follower에서 변환된 전압으로 신호를 전달하는 것이 가능하다. 이러한 신호 체계는 CCD는 정보를 순차적으로 신호를 전달하지만 CMOS는 개별적으로 전달하여 CMOS는 처리속도가 빠르다는 장점이 있지만 CMOS 픽셀에서의 자체의 증폭이 존재하는 것은 증폭오차가 생김으로 화질의 저하가 생기는 요인이 된다.

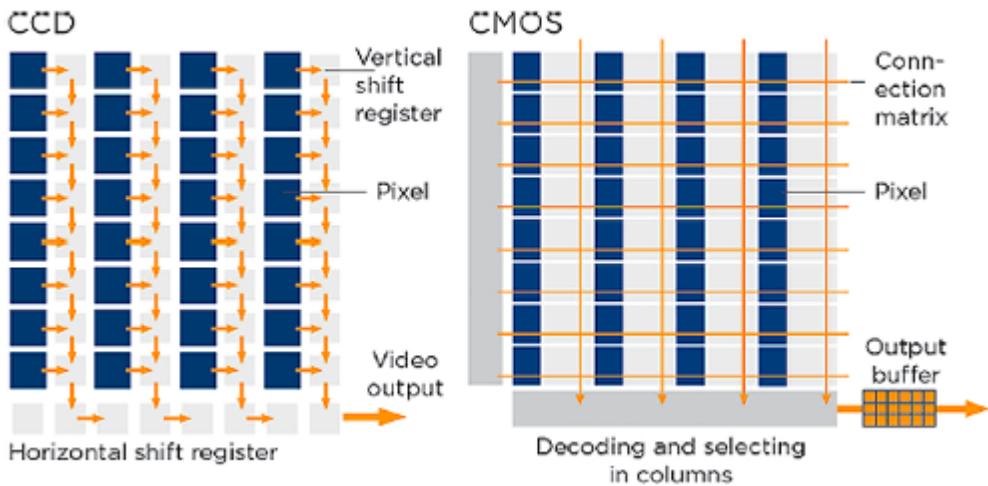


그림 3 이미지 센서 CCD와 CMOS의 구조

그 외에도 CCD와 CMOS 방식의 차이는 장단점이 존재하는데 CCD는 화질

이 우수하여 고해상도를 얻는 것이 가능하지만 복잡한 회로와 비싼 가격, 긴 처리 속도, 전력 소모량이 큰 단점이 있는 반면 CMOS는 단순한 공정 덕분에 낮은 제조단가, 크기가 작아서 소형기에 적용 가능하나 노이즈에 의한 해상도 문제 때문에 해상도가 좋지 않았다. 그러나 요즘에는 이러한 문제도 개선하여 해상도가 CCD만큼 개선이 되었다. 그러나 아직은 어두운 곳에서의 촬영은 좋은 균일도를 얻기가 힘들기 어렵다는 단점은 있지만 이마저도 개선 중이다.

• **CMOS** (Complementary MOS)

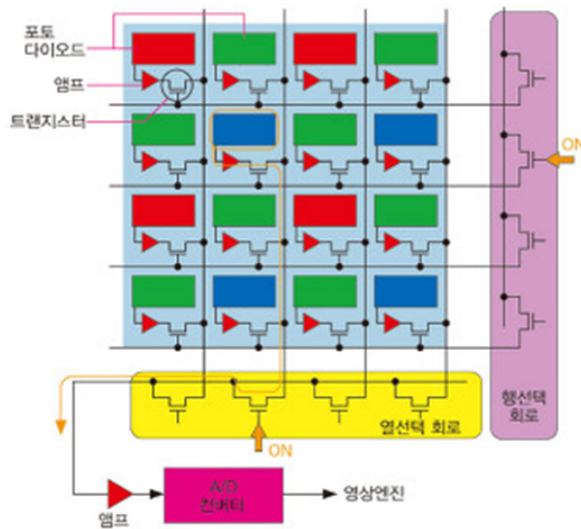


그림 4 CMOS 센서의 구성

CMOS의 구성은 그림 4에서 보는 것처럼 포토다이오드와 트랜지스터로 구성되어 있는데 포토다이오드는 빛을 전류로 변환하는 소자로서 외부의 빛의 자극 크기에 의해 전압의 세기가 변화하게 된다. 트랜지스터는 신호를 게이트 전압의 조절로 인해 스위칭 역할 또는 증폭하는 것이 가능하다. 인가하는 전압에 의해서도 단자 사이의 전류를 조절하는 것이 가능하다.

아래의 그림 5와 6은 현재 주로 상용화되어 있는 TFT와 포토다이오드 물질들을 높은 전자 이동도 물질적 화학적 열적으로 높은 안정성을 보유하고 투

명하면서 flexible한 특성을 가지는 MoS₂에 대해서 비교하였다.

	LTPS	a-Si	산화물 반도체	OTFT	Graphene Oxide	MoS ₂
구조	3D	3D	3D	3D	2D	2D
시트 두께 (nm)		~1	2	5 ↑	1.1	0.6~0.85
이동도 (cm ² /Vs)	50~150	< 1	1~80	< 1	~200	200~500
On/Off Ratio	~10 ⁶	10 ⁶ ~10 ⁸	~10 ⁴	10 ⁸	~10	10 ⁶ ~10 ⁸
Flexibility	X	○	△	○	○	○

그림 5 현재 상용화되어 있는 TFT 물질들과 MoS₂ 특성 비교

그림 5는 여러 물질의 TFT 특성을 MoS₂와 비교하였다. 현재 상용화되어 있는 물질들은 LTPS(Low Temperature Poly Silicon-저온 폴리 실리콘), a-Si(Amorphous Silicon-비정질 실리콘), 산화물 반도체 3가지이다. 우선 a-Si은 비정질 실리콘으로 비정질 구조로 인한 낮은 전자 이동도로 인해 a-Si으로 고성능 TFT 제조가 불가능하다. LTPS는 a-Si을 열처리를 하게 되면 생산할 수 있지만, 구조상 기판을 유리 플라스틱을 사용하는 구조에서는 높은 열을 가하는 게 불가능해 레이저를 이용한 공정을 사용한다. 레이저 공정을 통해 a-si을 결정화함으로 전자의 흐름을 원활하게 만들어 전자 이동도가 증가한다. 하지만 기존 a-Si 레이저 공정으로 인한 비용의 증가로 제조단가가 높다는 단점이 존재한다. 산화물 반도체는 LTPS의 높은 제조단가를 대신하기 위해서 등장하였는데 여러 가지 산화물 반도체 중에서 활성층에 In, Ga, Zn, O을 결합한 물질인 IGZO를 사용하는데 전자 이동도가 LTPS 보다는 낮고 a-Si 보다는 높은 이동도를 가지고 있다. 또한, 낮은 단가로 인해 대면적에 사용하는 게 가능하다. 하지만 높은 band gap으로 인한 낮은 on/off ratio의 단점이 있고 유연 소자에 적용하기 위해서는 이동도가 높은 박막형 구조에 사용이 불가능하다. 이 외에도 OTFT(Organic Thin Film

Transistor-유기 박막 트랜지스터), Graphene Oxide가 있다. OTFT는 TFT 구조에서 활성층과 절연층을 유기물로 대체한 TFT로 절연층에는 보통 PMMA와 폴리 아미드를 사용하고 이 외에도 여러 물질들을 연구중이다. 저온 저압 공정이 가능하고 용매에 잘 용해 되고 특성도 변화가 없어서 대면적 공정에 유리하다. 또한, 소재도 다양하고 소재가 유연하여 flexible 소자에 응용 가능하다. 하지만 낮은 전자 이동도와 소재가 산화되는 문제점 때문에 소자에 보호막이 필요하다는 단점이 존재한다. 그리고 유연성 소재를 위해 높은 전자 이동도를 보유한 Graphene을 산화시킨 Graphene Oxide가 있지만 낮은 On-off ratio로 인한 단점이 존재한다.¹⁻³ 그래서 우리는 유연하면서 높은 전자이동도를 가진 물질로서 MoS₂를 선택하였는데 다른 물질들에 비해 상대적으로 높은 전자 이동도를 가지고 있고 2D 구조라서 유연하고 높은 on/off ratio의 장점을 가지고 있기에 TFT 물질로서 적합하다.

	Si (P-N)	Si (PIN)	InGaAs (PIN)	InGaAs (APD)	Germanium	MoS ₂
구조	3D	3D	3D	3D	3D	2D
Wavelength (nm)	550 ~ 850	850 ~ 950	1310 ~ 1550	1310 ~ 1550	1000 ~ 1500	660 ~ 1030
Bandgap energy (eV)	1.5 ~ 2.2	1.3 ~ 1.5	0.8 ~ 0.95	0.8 ~ 0.95	0.8 ~ 1.2	1.2 ~ 1.9
Photo responsivity (A/W)	0.41~0.7	0.6 ~ 0.8	0.85	0.80	0.70	100 ~
Dark current (nA)	1 ~ 5	10	0.5 ~ 1.0	30	1000	0.003 ~ 0.025
Flexibility	X	X	X	X	X	○

그림 6 현재 상용화되어 있는 포토다이오드 물질들과 MoS₂ 특성 비교

그림 6에서 정리된 표는 포토다이오드로써 사용되는 물질들을 보여준다. 위의 구조들은 3D 물질들이라 flexible 하지 못하다는 문제가 있고 광 반응성이 MoS₂와 비교하면 표면적비가 낮아 상대적으로 매우 낮다. dark current도 다른 물질들에 비해 상대적으로 매우 낮아 뛰어난 장점을 보유하고 있다. Si 물질들의 특성을 향상하기 위해 p-n 접합에서 p-i-n 구조로 사용하였지만, 간접천이형 물질의 특성상 크게 향상된 광 반응성을 얻기는 힘들었다. InGaAs는 Si에 비해 큰 광 반응성이 존재하나 그에 반해 밴드갭 파장 대역이 가시광 영역이 아니라서 가시광에 대한 광 반응성이 매우 낮고 3D 구조가 아니라

서 flexible한 센서에 적용되기 힘들다. 이러한 특성들 때문에 MoS₂는 TFT와 포토다이오드로 사용되기 좋은 소재임에는 맞으나 MoS₂를 소자로서 사용하기 위해서는 박리나 합성을 통해 박막을 얻어야 한다. 하지만 박리를 통한 MoS₂는 대면적인 박막을 얻는 것이 힘들고 시간이 오래 걸린다는 단점이 존재하고 CVD 합성을 이용한 MoS₂ 합성은 고품질의 박막을 얻는 것이 어렵다는 문제가 존재한다.

MoS₂는 TMDs 물질 중 하나로서 2차원 구조를 가진 2D 물질 중 하나인데 2D 물질은 그래핀이라는 소재가 처음 투명한 테이프를 흑연을 원자 두께로 한층 한층 벗겨내면서 발견되었고 연구가 진행되었다. 흔히 생각하는 연필심의 재료인 흑연이 탄소들의 hexagon 구조로 층층이 쌓여 3차원 구조를 이루고 있는데 다층 구조에서 한 층을 벗겨낸 것이 그래핀이다.

그래핀에 도핑함으로써 반도체로써 사용하는 것이 가능하였으나 이렇게 되면 원래의 이론적 특성보다 크게 감소한다는 문제가 있다. 그리고 원자의 구조를 변형하여 풀러렌(0D)⁴, 탄소 나노 튜브(1D)⁵, 흑연(3D)으로 사용되거나 그래핀을 산화하여 GO(graphene oxide)로 사용하여 소자를 제작하여 사용되고 있다. 구조를 변형한 물질들은 구조를 변형하는데 시간과 비용의 문제가 있고 산화하는 방법은 낮은 on/off ratio로 인한 한계가 존재한다. 그래서 그래핀을 대신할 수 있는 다른 2D 물질로 TMDs(transition metal dichalcogenides) 물질의 연구가 진행되었다. TMDs는 MX₂의 화학식으로 결합되어 있는 물질로서 transition atom(M)과 chalcogen atom(X)로 결합되어 있다.⁶ 물질의 결합은 M atom 위아래로 X atom이 결합한 샌드위치형 구조로 이루어져 있다. TMDs도 그래핀과 동일하게 층간 결합이 반 데르 발스(van der Waals) 결합되어 한 층씩 박리하는 것이 가능하다. 또한, 기판에서 다른 기판으로 전사도 가능하다는 장점이 있다. 이 외에도 화학적 박리, 화학 기상 증착법 등 여러 가지 합성 방법이 존재한다.⁷⁻¹⁰ 그래핀은 도체적인 특성을 가지고 있는데 반해 TMDs는 밴드갭을 가지고 있어 반도체적 특성을 가지고 있다. TMDs는 두께가 적층 됨에 따라 밴드갭이 변화하는 특성이 존재하는데 이 밴드갭이 가시광 영역선의 밴드갭을 가지고 있다. 한 층의 두께가 원자 단위여서 매우 얇고 비표면적이 매우 우수하기 때문에 광특성, 외부 조

건에 대해 매우 민감하다는 장점이 존재한다. 그러나 단일층에서는 direct bandgap이므로 양자효율이 좋으나 층이 적층됨에 따라 간접천이형 밴드갭으로 변화하여 양자효율이 낮아지고 금속과 TMDs 물질 사이에서 페르미 준위가 고정되어 높은 contact 저항에 의해 소자로서의 제작하는데 어려움이 있다.

아래는 여러 가지 TMDs 물질들의 밴드갭 구조를 보여준다.

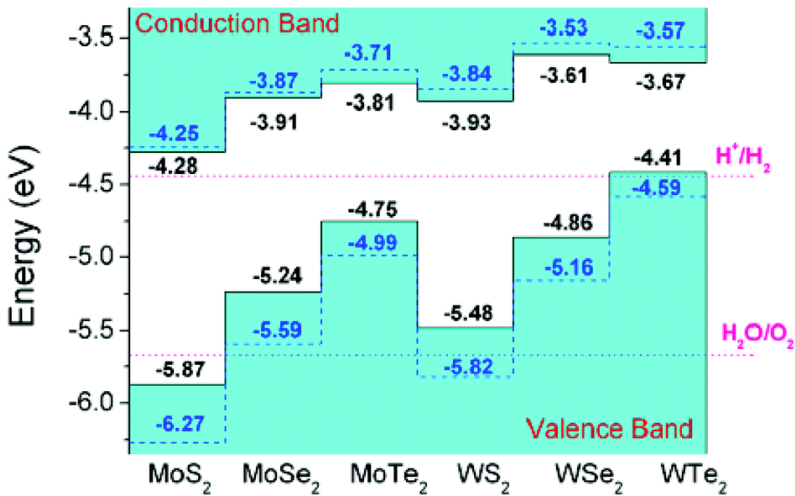


그림 7 TMD 물질들의 밴드갭¹¹

우리는 여러 가지 TMDs 물질 중에서 Mo와 S의 결합으로 이루어진 MoS₂에 관한 연구를 진행하였다. MoS₂는 높은 on/off ratio ($10^6 \sim 10^8$), 높은 전자 이동도 ($200 \sim 500 \text{ cm}^2/\text{Vs}$), 열적 안정성 등의 이유로 포토다이오드, TFT로서 소자 응용이 가능하다.

본 연구에서는 CVD를 이용하여 대면적인 소자를 얻기 위해서 온도 조절 변수를 통해 고품질 박막을 얻으려고 하지만 CVD로 합성한 박막의 특성 온도메인 내부에 grain boundary가 많아 소자의 특성이 저하되는 문제가 있다. 그래서 우리는 Na를 촉매제로써 사용하여 MoS₂의 수평 성장을 촉진하여 단일 층이면서 대면적인 고품질 박막을 얻기 위한 연구를 진행하고 소자로서 특성을 분석하고자 한다.

제2장 이론적 고찰

제 1절 반도체란

반도체란 상온에서 도체와 부도체의 성질이 중간인 물질인데 반도체의 특징은 열등의 외부 조건을 통해 내부 전도성의 변화를 주어 전도성을 변화시킬 수 있는 물질이다. 도체란 알루미늄, 은과 같은 물질들로 전기나 열에 대한 저항성이 낮으므로 내부에 전도도(10^4 - 10^8)가 매우 높다. 반대로 부도체는 나무 유리 등과 같은 물질들은 저항성이 높아 전달할 수 있는 양이 낮으므로 전자 전도도(10^{-18} - 10^{-8})가 매우 낮다. 도체와 부도체 사이의 전자 전도도를 가진 반도체는 온도 등 외부 변화 때문에 전도도의 제어가 가능하고 이를 이용하여서 우리는 소자에 응용하고 활용하는 것이 가능하다. 또한, 반도체의 가장 큰 특징은 밴드갭 에너지인데 밴드갭 에너지는 전도대와 가전자대 사이를 에너지 사이를 이야기한다. 밴드갭 에너지의 생성원리는 원자가 가까워짐에 따라 전자가 파울리 배타원리로 인해서 두 개의 준위(전도대 가전자대)로 분리되고 분리된 틈을 우리는 밴드갭 에너지라고 부른다. 그림 8은 도체, 부도체, 반도체의 밴드갭 구조를 나타내었다.

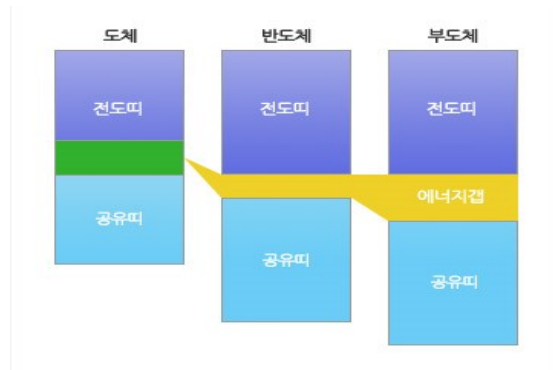


그림 8 도체, 반도체, 부도체의 밴드갭 에너지

위의 전자 이동도의 개념과 비교해서 설명하면 도체는 전도대와 가전자대의 사이에 틈이 존재하지 않기 때문에 많은 자유전자를 가지고 있어 전도도가 높다. 반대로 부도체는 사이의 간격이 너무 멀어 전자가 이동이 원활하지 않아서 전도대의 전자의 이동이 어려워 저항이 크다. 반도체의 틈은 일반적으로 $1\sim 6\text{eV}$ 의 좁은 틈이 존재하기 때문에 약간의 외부 에너지(전압 온도 빛)를 가하게 되면 전류를 흐르게 하거나 흐르지 않게 하는 것이 가능하다.

제 2절 반도체 소자

1. 포토다이오드

포토다이오드란 외부의 빛에 의한 신호를 전기 신호로 변환하는 소자이다. 포토다이오드는 빛에 의해서 생성된 전자들의 여기, 발생된 전류의 효율, 출력을 위한 회로 간의 상호작용이 중요하다. 포토다이오드는 높은 응답속도, 낮은 noise, 높은 민감도가 요구되고 소형으로 제작되어야 하고 낮은 전압에 의한 구동과 동작에서의 신뢰성이 필요로 한다. 포토다이오드의 기본적인 구조로는 전압이 역방향으로 가해지는 역 바이어스에서 작동하는 PN 접합으로 이루어진 구조이다. 아래의 그림은 PN 접합 다이오드의 구조를 나타낸 그림이다.

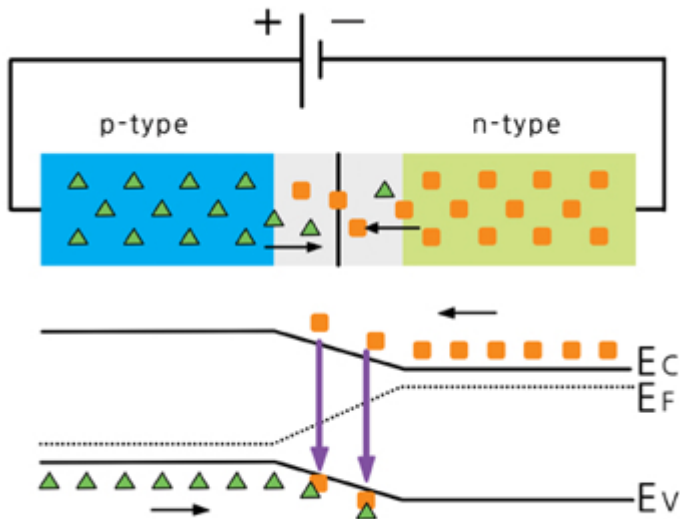


그림 9 PN 접합 포토다이오드

외부에서 빛이 다이오드에 조사하게 되면 그로 인해 내부에서는 전자-정공이

생성되는데 n, p에서는 전기장이 거의 없으므로 생성되더라도 바로 원 상태로 돌아가게 되는데 Depletion Region에서 생성된 전자-정공은 전기장에 의해 사라지지 않고 반대의 전극 쪽으로 이동되며 이로 인해서 내부에서 광전류가 발생한다. 포토다이오드의 구조는 Depletion Region에 따라 특성에 영향을 받는데 두꺼우면 주입된 빛에 의한 전자-정공이 많이 생성되어 높은 양자 효율을 얻을 수 있다. 얇으면 효율은 감소하지만 응답 시간이 짧아지는 장점이 있다. 그래서 PN 접합은 Depletion Region을 양자효율과 응답 시간 사이에서 조절해야 한다. 포토다이오드에는 PN 접합 이외에도 여러 종류가 있는데 접합의 유형에 따라 PIN(positive intrinsic negative), MSM(metal semiconductor metal), 등이 있고 생성된 전류의 증폭에 따라 APD(Avalanche photodiode), photo transistor, Uni traveling carrier photodiode) 등이 있는데 PIN과 APD가 가장 널리 사용되는 구조이다. PIN 다이오드는 PN 다이오드의 공핢층 두께에 따라 양자 효율과 주파수 응답이 변화하는데 PIN 구조는 PN 접합에서 진성 반도체 층을(Intrinsic) 사이에 넣어서 Depletion Region을 조절하는 게 가능하다. 아래의 그림에 PIN 다이오드 구조를 나타내었다.

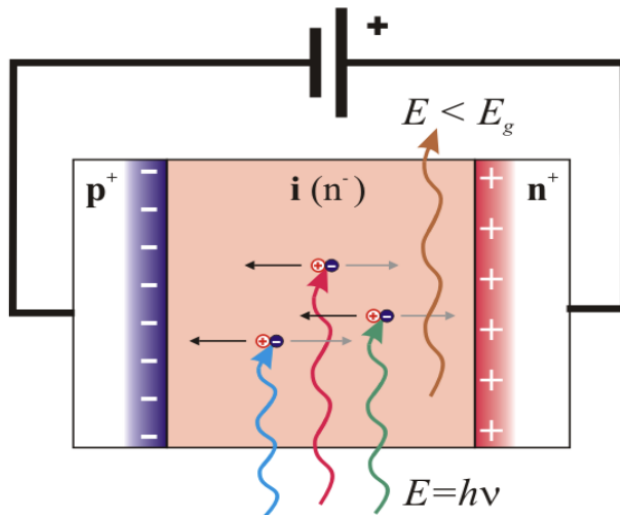


그림 10 PIN 포토다이오드의 구조 및 동작 원리

그림 10에서 진성 반도체층은 완전한 Depletion Region이 되는데 구조상 Depletion Region이 더 넓어졌기 때문에 내부에 많은 전자-정공이 발생되고 그로 인해 양자효율이 증가하게 된다. 그러나 얇은 공핢층은 반응 속도는 증가하지만 흡수된 전자-정공이 줄어들므로 효율은 감소한다.

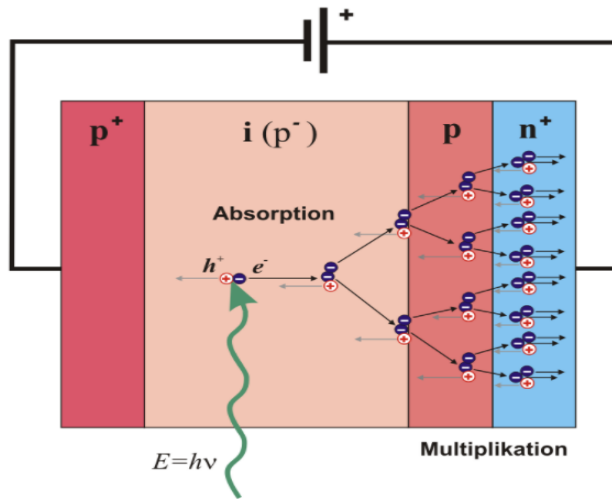


그림 11 APD 포토다이오드의 구조 및 동작 원리

그림 11은 APD의 구조를 나타내었다. APD 구조는 PIN 다이오드 구조에서 N과 I 사이에 P로 된 영역이 하나 더 추가된 형태입니다. 30V 이상의 큰 역바이어스를 통해서 Depletion Region에서 강한 전기장으로 높은 에너지를 가지게 되고 높은 에너지를 가진 전자들이 P층에서 격자들과 부딪히게 되고 그로 인해 새로운 전자-정공이 형성된다. 형성된 전자-정공 역시 전기장에 의해 격자들과 부딪히게 되고 새로운 전자-정공을 생성하게 됩니다. 이러한 효과로 인해 전자-정공이 증가하면 작은 빛에도 큰 전기 신호를 얻을 수 있으므로 감도가 크게 증가한다. APD는 PIN 구조보다는 감도가 10배 이상 높기 때문에 미세한 신호를 검출하는데 용이하고 PIN 구조보다 Depletion Region이 넓어져서 속도도 빠른 장점이 있으나 온도 특성과 Noise에 대해선 온도가 증가함에 따라 Gain이 감소하게 되고 증폭 과정으로 인해서 Noise가 발생한다는 단점이 존재합니다.

2. FET(Field-effect transistor)

FET(field effect transistor-전계효과 트랜지스터)는 전자와 정공을 둘 다 사용하는 BJT(Bipolar Junction Transistor)와는 달리 둘 중 하나만 사용하여 전류의 흐름을 만드는 단극성 소자이다. 내부 구조에서 소스와 드레인 사이 채널에 걸쳐 있는 전류를 게이트에서 전압을 주어 채널의 전자 정공을 조절할 수 있는 트랜지스터이다.

FET는 구조에 따라 JFET(Junction gate Field Effect Transistor)와 MOSFET(Metal Oxide Semiconductor Field Effect Transistor)로 나뉘는데 두 방식의 원리는 똑같으나 소스와 드레인 사이에 걸리는 전류를 JFET는 전류로 MOSFET은 전압으로 조절한다.

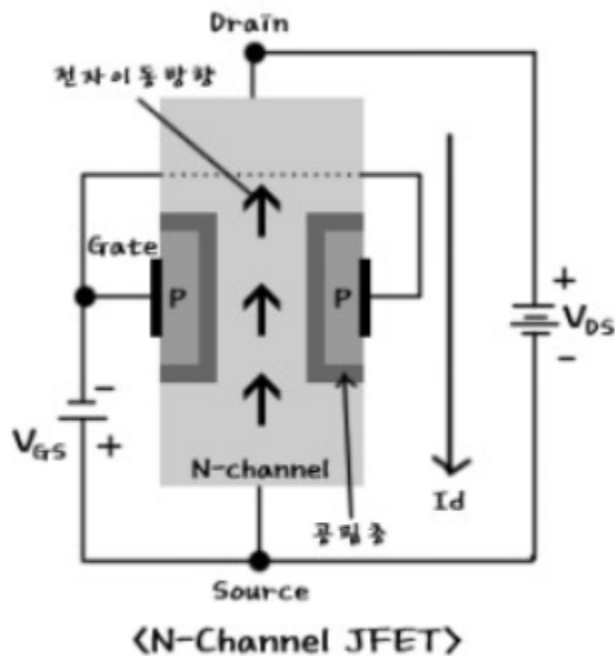


그림 12 JFET의 구조 및 동작 원리

그림 12는 JFET의 N-Channel 구조이다. 원리는 드레인에서 소스로 전압을 걸어주게 되면 전류는 N-Channel 내부에서 드레인에서 소스 방향으로 전류가 흐르게 된다. 흐르는 전류는 N-channel 물질의 저항에 따라 변화하게 된다. 게이트 부분은 채널 영역에 비해 도핑농도가 높은 P-type으로 되어있는데 게이트에 (-) 인가하게 되면 역방향으로 바이어스가 걸리게 되고 그로 인해 P에 공핍층이 증가하게 된다. 증가된 공핍층은 채널의 폭을 감소시키고 감소된 채널의 폭은 전류의 흐름을 막기 때문에 전류를 감소시킨다.

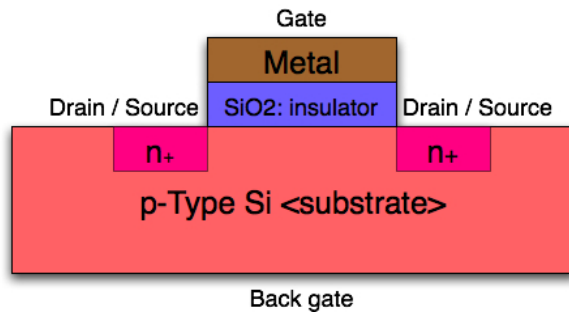


그림 13 n type MOSFET 구조

금속 산화막 반도체 트랜지스터인 MOSFET(Metal Oxide semiconductor Field Effect Trnsnsistor)의 구조는 그림 13과 같다. MOSFET도 JFET과 마찬가지로 소스 드레인 게이트로 구성되어 있는데 MOSFET의 gate 부분에서 걸리는 전압에 의해서 드레인과 전류 사이에 걸리는 전류를 제어하는 방식이다. 여기서 Oxide 층은 Metal과 channel 사이를 절연시켜 캐리어의 이동을 막아주고 전기적으로 절연시키는 역할을 한다. MOSFET은 여러 디지털 회로에서 주로 사용되는데 Oxide 층의 절연 역할에 의해서 전력의 손실이 적어서 구동전력이 적기 때문이다. 그림 13은 n-MOSFET인데 제작 방법에 따라서 증가형 MOSFET과 공핍형 MOSFET으로 나뉜다. 우선 증가형 MOSFET은 소스, 드레인의 도핑 형태에 따라서 N, P채널로 구분할 수 있는데 N형으로

설명하면 P형 기판상에 높은 농도로 도핑하여 n+로 도핑하게 되면 소스와 드레인 사이가 채널 영역이 된다. 게이트 전극에 + 전압을 가하게 되면 채널 영역에서 전자가 모이게 되면서 반전층이 생성 되면서 채널이 형성된다. 채널을 형성하기 위해서 가해지는 최소한의 전압을 문턱 전압이라고 하고 문턱 전압(threshold voltage)은 $V_{th} > 0$ 인데 p형은 이와 반대이다.

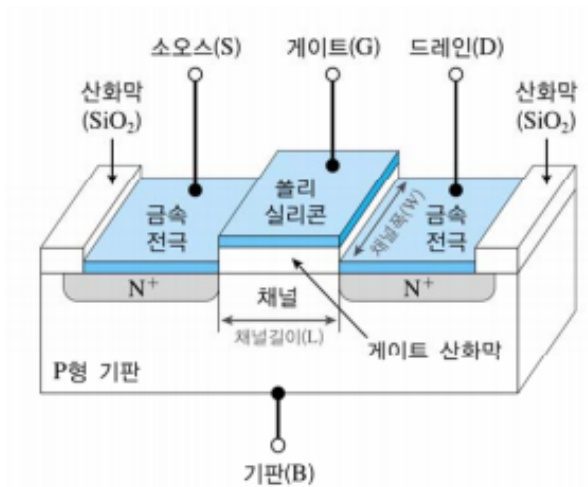


그림 14 증가형 MOSFET 구조

공핍형 MOSFET는 증가형 MOSFET와는 같은 구조이나 증가형 MOSFET는 게이트 전압에 의해 채널이 형성되는 반면 채널이 미리 형성되어 있다는 점에서 다르다. 공핍형 MOSFET에서 게이트에 전압이 (-)걸리면 채널 영역에서는 전자가 기판 아래로 이동하게 되면 공핍 영역을 형성하게 된다. 그로 인해 채널 내부에서는 전자가 감소하게 되고 전류 역시 감소하게 된다. 만약 게이트 부분에 (+) 전압을 가하게 되면 증가형으로 동작하게 된다.

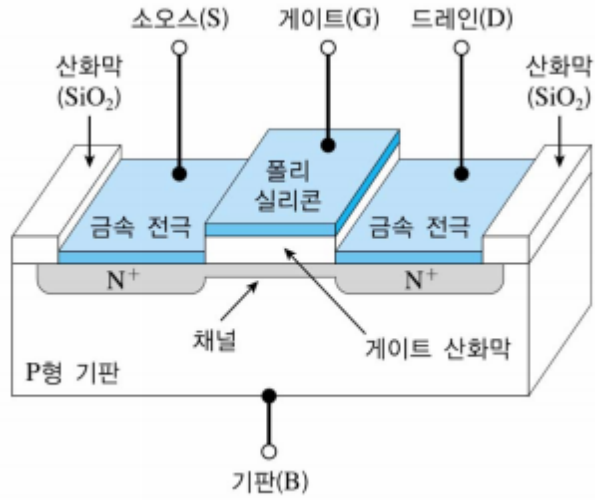


그림 15 공핍형 MOSFET 구조

3. TFT (Thin film Transistor)

TFT는 소스 드레인 게이트로 이루어져 있고 MOSFET과 구조가 비슷하다. 그림 16과 같이 TFT는 구조는 4개가 있는데 전극들의 위치에 따라서 나눌 수 있다. 반도체 물질과 전극 Gate dielectric 물질의 구조에 따라 분류할 수 있다.

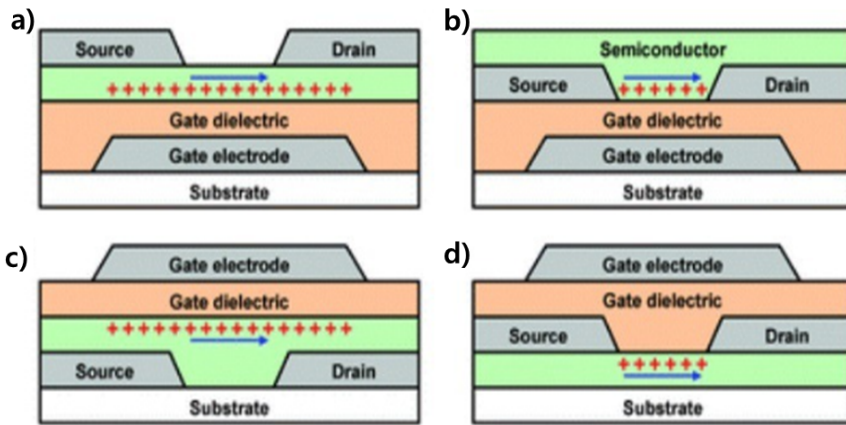


그림 16 소스 드레인에 따른 TFT 구조

그림 16 a)는 Inverted staggered 구조로 b) 구조보다 높은 이동도를 가진다. b)는 Inverted coplanar형으로 전극을 정밀하게 형성할 수 있는 장점이 있다. c)는 staggered형으로 반도체층 위에 주로 플라즈마 공정으로 절연체를 제작하기 때문에 채널이 존재하는 활성층 계면에서 결함이 발생한다는 단점이 존재한다. d)는 Coplanar 형으로 3개의 전극이 한 평면안에 존재한다. 평소엔 소스와 드레인 사이에 전류가 흐르지 않지만 게이트에 (+) 전압을 가하게 되면 유전체를 중심으로 축전기와 같은 효과가 발생하게 되고 유전체 중심으로 반도체는 유전 분극이 발생한다. 따라서 게이트 반대쪽에서는 유전 분극이 일어나고 반전층이 절연층 반대쪽에서 형성됩니다. 드레인에 전압이 생기면 소스에서부터 전자가 드레인으로 이동하는 것이 가능함에 따라 역방향 바이어스로 전류가 흐르게 된다.

제 3절 2D 기반 반도체 소재

1. 그래핀

신소재인 그래핀의 발견은 처음 흑연에서 tape로 한 층씩 박리하는 것에서 부터 시작하였다.⁵ 그래핀의 구조는 원자 단위구조의 얇은 두께를 가지고 있는데 6각형 모양의 평면 배열구조로 층을 형성하고 있다. 이러한 구조 때문에 매우 얇은 0.2nm의 두께를 가지 있지만, 강도가 다이아몬드와 같고 물리적 화학적으로 안정된 구조로 되어있다. 또한, 2D 구조이기에 유연한 특성으로 인한 특성으로 다양한 연구 분야에 응용할 수 있다.¹²⁻¹⁵

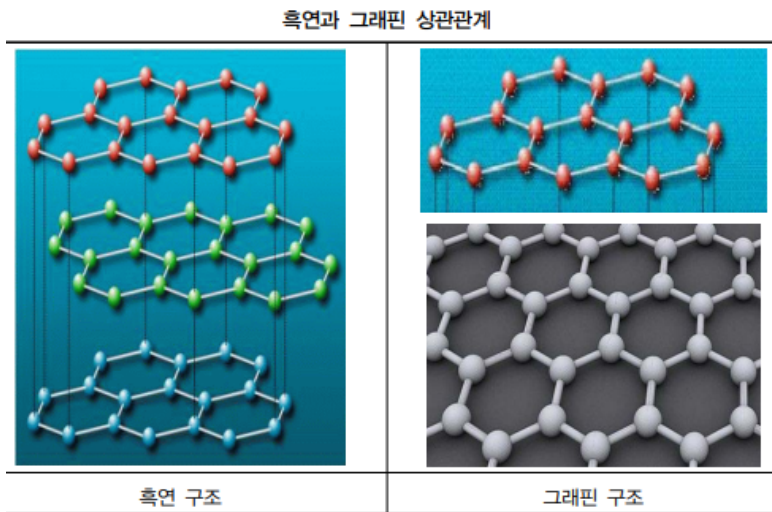


그림 17 흑연과 그래핀의 격자 구조

그래핀의 뛰어난 물리적 전기적 특성을 가지고 있어서 그림 18과 같이 다양한 분야에서 활용되는데 주로 그래핀은 전도성이 높고 투명하여 투명전극 및 인쇄전자용 소자로 응용되고 있다. 투명전극은 기존 희소 금속인 ITO를 대체하기 위한 신소재로써 활용되고 있다. 또한, 열전도도 높아 방열 소재로 강도가 높아 고강도 복합소재로 활용되고 있다.

그래핀 세계시장 점유율 전망

(단위 : 억원, %)

응용분야	연 도	전 망				최종 점유율
		2015년	2020년	2025년	2030년	
투명전극	금액	47	147	356	690	58.0
	점유율	80.0	72.5	65.0	57.5	
이차전지용 전극	금액	5	25	93	310	19.0
	점유율	10.0	13.0	16.0	19.0	
차세대 반도체	금액	4	20	91	371	48.0
	점유율	40.0	42.5	45.0	47.5	
초경량/고강도 복합소재	금액	8	25	63	138	21.0
	점유율	10.0	13.8	17.5	21.3	
방열소재	금액	14	59	202	618	40.0
	점유율	20.0	26.5	33.0	39.5	
배리어/ 코팅소재	금액	1	4	10	22	30.0
	점유율	10.0	16.5	23.0	29.5	
인쇄전자용 소재	금액	2	5	12	29	30.0
	점유율	10.0	16.5	23.0	29.5	
금액 합계		81	285	828	2,178	36.0
점유율		27.0	31.7	34.4	36.3	-

그림 18 그래핀의 응용 연구 분야 및 시장 동향

하지만 이를 FET 등에 응용을 위해 반도체 대체 소재로 활용하기에는 그래핀의 에너지 구조가 도체와 비슷하게 거의 0에 가까워서 반도체 소자로서 활용하기 위한 제한이 존재한다. 그래핀을 소자로서 개발하기 위해서 구조를 변화하거나(탄소나노튜브, 그래핀 나노 리본) 산화시키는(그래핀 옥사이드) 등 여러 연구가 진행되었으나 특성이 일정하지 않고 신뢰성 문제가 있다.

2. TMDs(Transition Metal Dichalcogenide)

그래핀의 밴드갭이 거의 제로에 가까워 반도체 소자로서의 응용의 한계 때문에 밴드갭을 가지며 그래핀과 같은 전기적 기계적 우수성을 가진 TMD가 그래핀을 대신할 물질로서 연구가 진행 중이다. TMD(transition metal dichalcogenide)는 MX₂의 형태를 가진 2차원 반도체를 지칭한다. M은 전이 금속인 transition metal(W, Mo 등)이고 X는 할로젠 원소인 chalcogen(S, Se 등)의 화합물이다. TMD도 원자적으로 얇은 2D구조를 가지고 있는데 예전부터 적층형태 구조인 3차원은 연구가 진행되고 있다. 하지만 bulk TMD의 경우 indirect 밴드갭 구조를 가지기 때문에 특성이 좋지 않았다. 최근 TMD는 기계적으로 박리하거나 합성하는 방법을 통해 단층이나 이중층 등 얇을 층으로 분리하여 광특성과 전기적인 특성이 우수한 TMD 물질을 얻어내고 있다.¹⁶⁻¹⁷

Bandgap (eV)		Mo	W	Ti	Zr	Hf	V	Nb	Ta	Ni	Pd	Pt
S	monolayer	1.8-2.1	1.8-2.1	~0.65	~1.2	~1.3	~1.1	metal	metal	~0.6	~1.2	~1.9
	Bulk	1.0-1.3	1.3-1.4	~0.3	~1.6	~1.6	metal	metal	metal	~0.3	~1.1	~1.8
Se	monolayer	1.4-1.7	1.5-1.7	~0.51	~0.7	~0.7	metal	metal	metal	~0.12	~1.1	~1.5
	Bulk	1.1-1.4	1.2-1.5	metal	~0.8	~0.6	metal	metal	metal	metal	~1.3	~1.4
Te	monolayer	1.1-1.3	~1.03	~0.1	~0.4	~0.3	metal	metal	metal	metal	~0.3	~0.8
	Bulk	1.0-1.2	metal	metal	metal	metal	metal	metal	metal	metal	~0.2	~0.8

그림 19 다양한 TMD 물질들의 밴드갭 에너지¹⁸

2차원 형태의 2D 구조의 밴드갭은 특이한 특성을 가지고 있는데 두께가 적층됨에 따라 밴드갭 에너지가 변화한다. 밴드갭 에너지는 단일층에서 다층으로 변화할수록 줄어들게 된다. 그러나 단일층에서는 direct bandgap이지만 다층에서는 indirect 구조로 변화하게 된다. 단일 층으로 소자를 제작시에

flexible하고 물리적으로 강한 소자의 제작이 가능하다. 또 다층보다는 단일 층에서 양자효율이 높으므로 우리는 단일 층으로 소자를 형성하는 것이 중요하다. 층별 밴드갭 에너지 변화는 PL에서 측정하는 것이 가능하다. 층 내부는 강한 공유결합으로 구성되어 있고 외부는 약한 반 데르 발스(van der Waals) 힘으로 층간의 결합을 이루고 있는 TMD는 물리적 방법이나 화학적 방법으로 분리하는 것이 가능하다.¹⁹ TMD는 2D 구조로 인한 dangling bond 결합이 존재하지 않고 전자 이동도가 높고 밴드갭 에너지가 스위칭 소재로서 좋은 밴드갭 에너지를 가지고 있고 높은 전자 이동도, 광 반응성, On/off ratio로 인해 다양한 소자에 적용할 수 있으므로 투명하면서 flexible하고 물리적으로 강한 결합으로 신소재로서도 주목받고 있다.¹⁶

3. MoS₂(Molybdenum disulfide)

TMD 중에서 대표적인 물질 중의 하나인 MoS₂는 전이 금속(Mo)과 칼코겐 원소(S)가 Mo 원자 양쪽에 S 원자 2개가 결합한 물질이다.

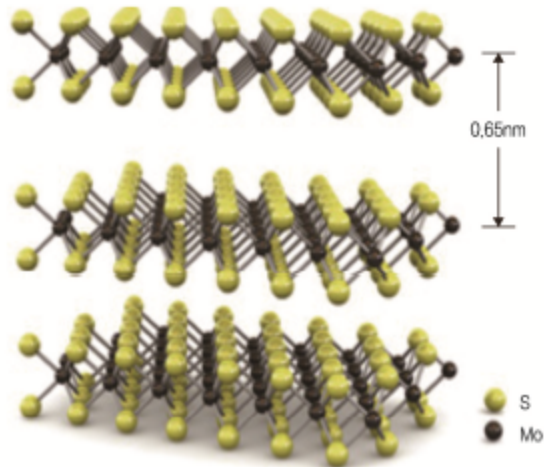


그림 20 MoS₂의 결정 구조

그림 20에서 보는 바와 같이 층 간의 구조는 반 데르 발스의 힘으로 결합되어있으므로 단층 간 분리를 물리적 화학적 방법들로 분리할 수 있다. 층의 두께는 0.65 nm 정도로 매우 얇은 두께를 가지고 있어 면적에 비해 부피가 낮아 매우 작은 소자로서 구성도 가능하다. 단일 층에서 밴드갭은 1.9 eV로 직접천이형 밴드갭이고 벌크 층 형태에서 밴드갭은 1.2 eV로 간접천이형 밴드갭이다.²⁰

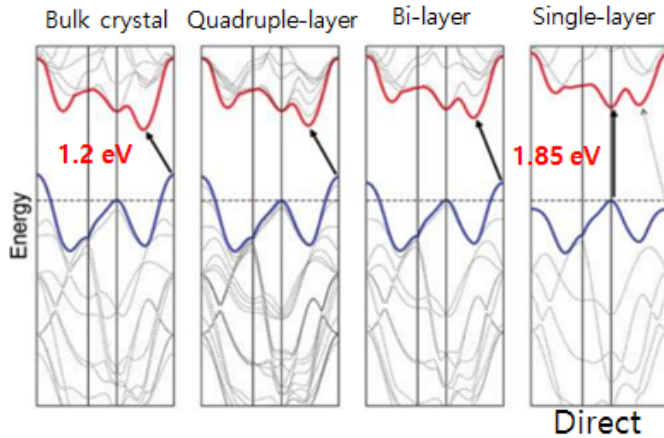


그림 21 layer에 따른 밴드갭 에너지 구조

단일 층일 때는 두께가 수 nm의 크기이기 때문에 투명하고 구부릴 수 있는 장점이 있다. 그리고 벌크 층일 때보다 단일 층에서 direct bandgap이기 때문에 광반응성이 높아 photo sensor 등에 응용할 수 있다. MoS₂를 합성하는 방법은 여러 가지가 있다. 물리적, 화학적 박리는 고품질의 박막을 얻어내는 것은 가능하나 시간과 비용이 오래 걸리고 크기 등이 작고 균일하지 않다는 단점이 있지만 CVD(chemical vapour deposition)를 이용한 합성은 원하는 target 기판 위에서 Mo와 S를 합성하는 것이 가능하다.²¹⁻²⁸ 또한, CVD(Chemical Vapor Deposition)로 합성하여 증착하는 방법은 대량 생산은 가능하나 합성된 도메인 크기가 무작위 하다는 문제와 성장 된 MoS₂가 defect나 grain boundary 등에 의해 고품질의 MoS₂를 얻는 것에 단점이 있다.²⁹

제3장 실험 방법

그림 22는 앞서 설명한 대면적이 가능하며 재현성이 있는 CVD 공정으로 성장된 MoS_2 의 박막의 크기 및 위치 제어를 위해 제안된 리소그래피를 이용하여 금속을 패터닝하고 황화 반응에 의한 성장 방법을 보여준다.

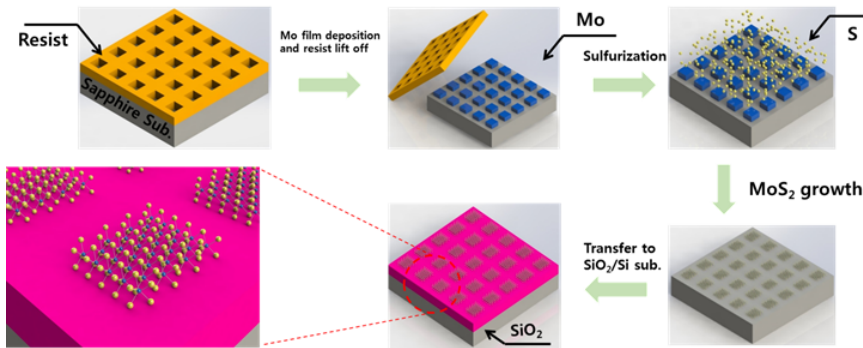


그림 22 리소그래피를 이용한 MoS_2 의 합성 방법

공정 순서는 처음 기판상에 Mo를 리소그래피 공정을 통해 원하는 형상을 기판상에 증착을 한다. 그런 다음 E-beam을 이용하여 Mo를 일정한 두께로 증착하고 증착된 기판을 CVD 공정을 통해 Mo가 증착된 기판을 S와 높은 온도를 통해 MoS_2 로 합성한다.

제 1절 CVD를 MoS₂ 박막 성장 이론

그림 23은 S가 Mo와 반응하여 CVD 내부에서 MoS₂ 핵 성장 및 박막 성장을 위한 메커니즘이다.

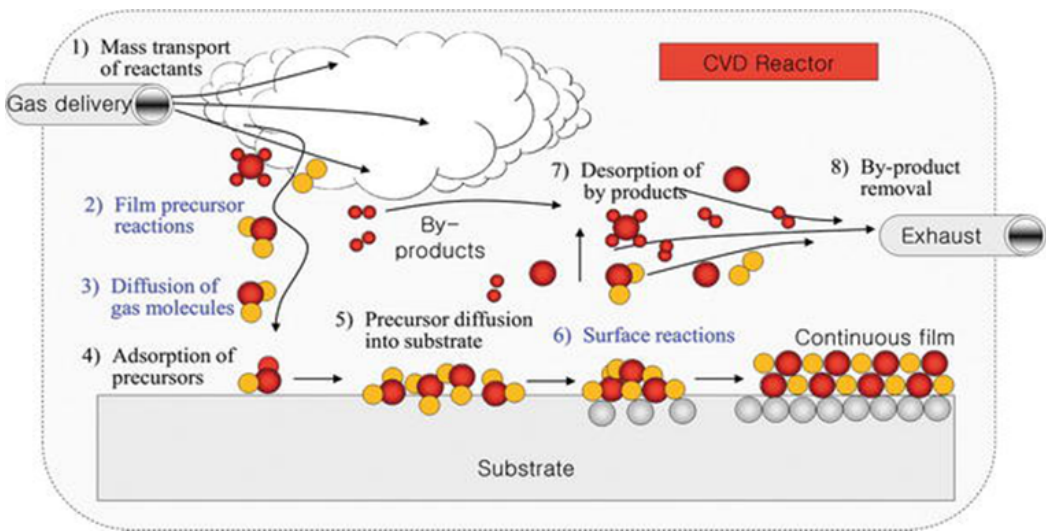


그림 23 CVD 내부 핵성장 및 박막 성장 메커니즘

불활성 가스인 Ar을 타고 기화된 gas source가 기판 쪽으로 이동하게 되면 이동한 gas source가 열분해 때문에 확산이 일어나 기판으로 이동하게 된다. 이동한 원자는 남은 운동에너지에 의해 표면을 이동하게 된다. 이동한 원자는 에너지가 불안정하면 Re-Evaporation이 발생하게 되어 다시 기판상에서 나와 외부로 배출되지만, 안정적인 에너지를 가지고 있는 원자는 원자 적으로 안정적인 kink나 Ledge로 이동하거나 원자끼리 결합하여 핵 성장이나 연속적인 박막을 형성하게 된다.

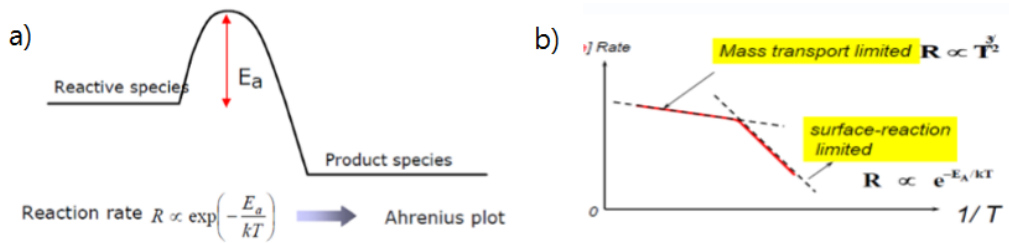


그림 24 온도 변화에 따른 핵 성장 및 연속적인 박막 성장

그림 24은 형성된 cluster의 핵성장의 비율에 관한 그림이다. 핵생성이 될 때 반응이 일어나기 위해서 E_a 를 극복하기 위한 에너지가 필요로 한다. 반응물이 서로 확산 현상에 의해 이동하여 최소 생성물을 만들기 위해서는 activation energy가 필요로 한다. b)는 박막 성장 속도와 온도와의 관계에 관한 그림인데 1000°C 기준으로 이상에서는 Mass transport에 영향을 크게 받지만, 우리의 성장 범위는 1000°C 이하인데 그 범위에서는 온도에 따라 surface reaction이 영향을 크게 받으므로 surface reaction을 위한 핵생성과 측면 성장을 촉진하기 위해서는 우리는 높은 온도가 중요 요소라고 생각하였다. 이러한 원리를 바탕으로 대면적 MoS_2 를 성장하기 위해 온도가 중요한 변수인 것으로 판단 된다.

제4장 실험 및 고찰

제1절 성장 온도변수에 따른 MoS₂ 박막 성장

본 연구에서는 Mo film을 활용하여 성장하는 방법을 선택하였는데 이 방법은 e-beam을 통해 미리 Mo양을 고르게 분포함으로써 Mo와 S 비율을 조절하는 데 용이하다. 그리고 성장 전에 patterning을 하므로 Mo를 선택적인 위치 및 크기를 제어하며 성장할 수 있는 장점이 있다. 먼저 성장하기 위한 개략도를 그림 25에 나타내었다.

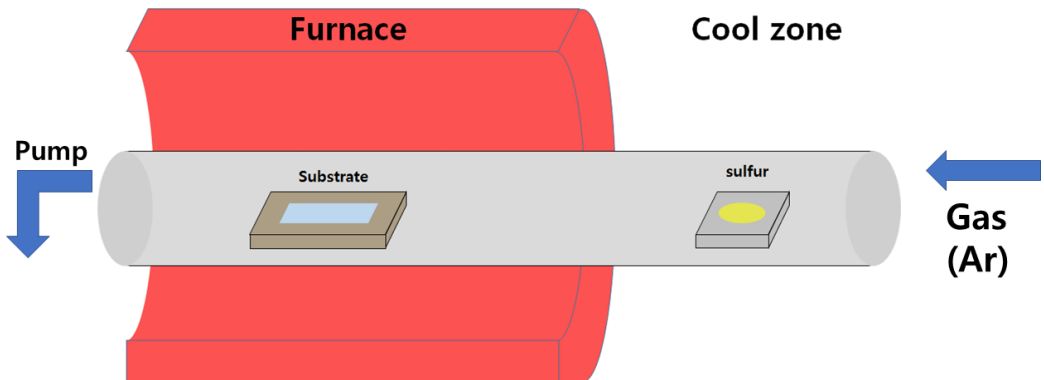


그림 25 MoS₂ 성장을 위한 CVD 개략도

CVD chamber 안에 위치한 석영 holder에 e-beam을 이용하여 Mo (1nm)를 증착한 sapphire기판을 furnace 중앙에 위치시킨다. 다음으로는 sulfurization을 위한 sulfur powder(0.8g)를 세라믹 도가니에 furnace 외곽에 있는 cool zone에 위치시킨다. chamber 내부를 고진공 상태로 유지한 후 불활성 기체인 Ar(100 sccm;)를 흘려줌으로써 sulfur가 일정 비율로 flow 하기 위한 환경을 조성한다. 이때 Chamber 내부에 압력을 50Torr로 유지한다. MoS₂를 합성하기 위해 일정 온도로 가열한 다음 (20 min 동안) 일정한 성장 시간을 유지하여 MoS₂를 합성한다. 이때 성장 온도변수를 650℃부터 750℃까지 조절함에 따라 성장한 MoS₂ SEM 결과이다. 각 a)~c)를 확인하면 MoS₂는 삼각형

flake로 성장함을 확인할 수 있다. 성장 된 grain size는 온도와 상관없이 0.5~1 um의 크기를 갖는다. 핵 성장의 경우 온도가 증가함에 따라 많이 증가하였다. 하지만 핵 성장과 다르게 grain size는 온도와 상관없이 증가 되지 않았다. 이러한 특성은 MoS₂ 박막 성장 시 안정된 상태를 유지하지 못해서 재증발이 발생할 수 있음을 예상할 수 있다. 그림 24에서 보는 것처럼 박막이 측면으로 자라기 위해 activation energy가 큰 것으로 판단 되었다.

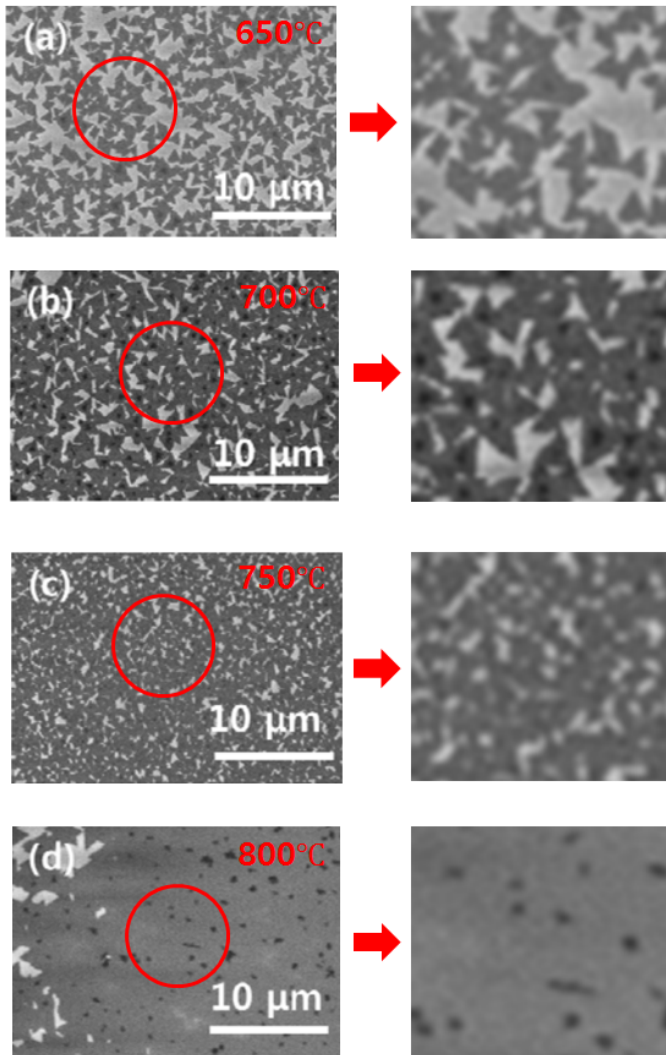


그림 26 온도변수에 따른 MoS₂의 SEM 이미지
 (a) 650 °C, (b) 700 °C, (c) 750 °C, (d) 800 °C,

MoS₂를 800°C에서 성장함에 따라 핵생성이 촉진되어 800°C에서는 그림 24에서 예측했던 것처럼 핵 성장이 온도가 증가함에 따라 증가되었고 grain 크기가 증가하지 않더라도 연속된 박막으로 성장되었다. 하지만 도메인 크기가 커지지 않았기 때문에 연속된 박막이 되었다더라도 많은 grain boundary가 생겼을 것으로 판단된다.

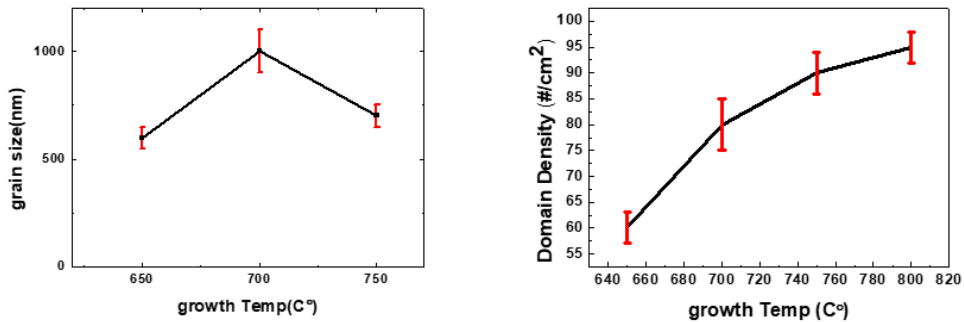


그림 27 온도변수에 따른 grain size와 Domain Density

성장 된 MoS₂의 원자적 구조를 분석하기 위해서 우리는 Raman과 PL 분석을 진행하였다. 성장 된 MoS₂의 원자적 구조 확인을 Raman 분석법으로 확인하였다. Raman 분석법을 통해 MoS₂ layer의 수를 알 수 있는데 MoS₂는 E_{2g}¹ Peak와 A_{1g} Peak 두개의 peak으로 인해 확인하는 것이 가능하다. MoS₂는 Mo 원자 1개와 S 원자 2개로 구성되어 있는데 E_{2g}¹는 Mo와 S의 수평 진동이고 A_{1g}는 sulfur의 수직 진동이다. 이 두 개의 peak은 Width와 intensity는 layer에 따라 영향을 받지 않지만 주파수 간격은 layer에 영향을 받으므로 layer 수를 구분하는 것이 가능하다. 1 layer에서는 18cm⁻¹ 간격이 존재하고 층의 개수가 증가됨에 따라 증가된다. 이는 layer 개수가 증가함에 따라 층간의 반 데르 발스 힘이 증가되어 원자 진동을 억제하게 되어 E_{2g}¹는 blue shift 되고 A_{1g}는 red shift 되게 된다.³⁰⁻³¹ 그림 28을 보면 온도가 650°C에서 750°C로 raman peak 간격은 약 18 cm⁻¹이 관찰 되었다. 그러나 800°C에서는 21 cm⁻¹의 결과를 보였다. 이는 온도가 증가하더라도 핵생성은 촉진되지만 박막의 수직 성장이 일어나거나 수평 성장이 촉진되는 건 아니라는 것을 알 수 있다. 다만 800°C

이상에서 라만의 피크 간격이 큰 것은 수직성장에 촉진된 것이 아니다. 삼각형 도메인들의 병합으로 층이 두꺼워진 것으로 보인다.

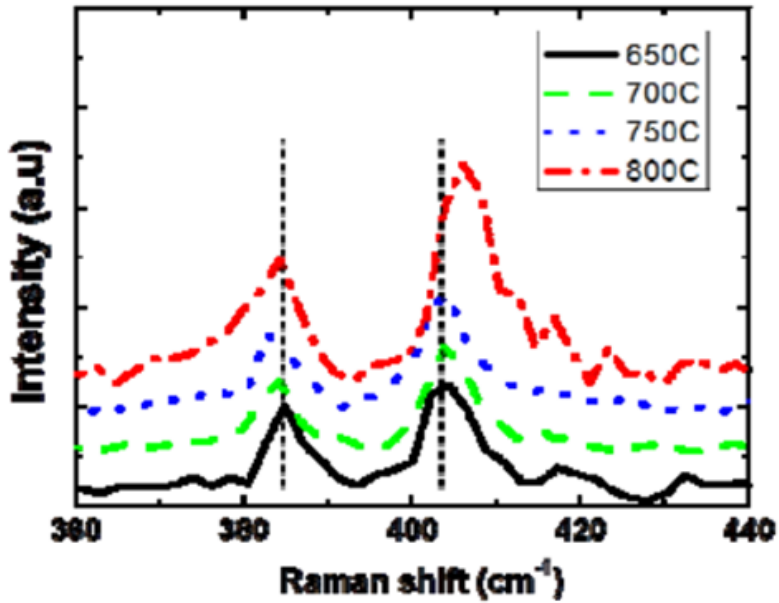


그림 28 성장 온도에 따른 MoS₂의 Raman

이러한 Raman의 결과들은 PL에서도 확인할 수 있는데 그림 29를 보게 되면 단일층 MoS₂의 PL spectrum은 1.85 eV(670nm)를 갖는다.³² 층수에 따라 PL intensity는 변화하는데 층수가 증가할수록 감소하고 PL peak 파장도 red shift 하게 된다. 가장 우수한 광학적 특성을 가진 단일 층 MoS₂를 성장하기 위한 조건을 750°C임을 확인하였다.

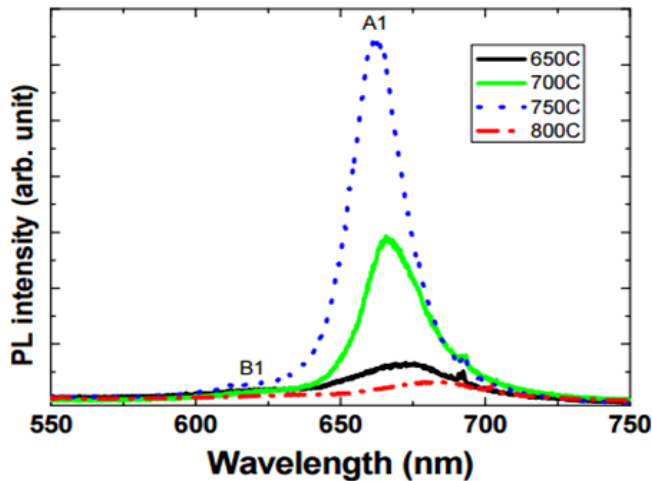


그림 29 성장 온도에 따른 MoS₂의 PL spectrum

800°C 이상의 성장 온도에서 연속된 박막이 형성될 때 도메인이 겹치게 되면서 광 특성이 저하되고 두께가 저하되는 원인을 분석하기 위해 전계 방사형 투과전자현미경(Field Effect -Transmittance Electron Microscope FE-TEM) 분석을 진행하였다. 그림 30에서 삼각형 flake와 이들이 겹침으로 인해 넓은 박막이 형성됨을 알 수 있다. b)는 단일 flake와 c) flake가 병합된 부분을 측정된 결과이다. 단일 flake의 경우 단일 육각형 회절격자를 보인다. 하지만 flake가 병합된 부분을 두 개의 육각형 회절 패턴을 볼 수 있다. 이것은 두 개의 다른 방향의 두메인이 중첩된 것을 알 수 있다. 따라서 이렇게 형성된 continuous film은 grain boundary가 많으므로 특성이 저하되는 요인이다. 그리고 앞에서 설명한 내용처럼 MoS₂는 두께가 증가하면 direct에서 indirect로 변화하기 때문에 양자효율이 감소한다.

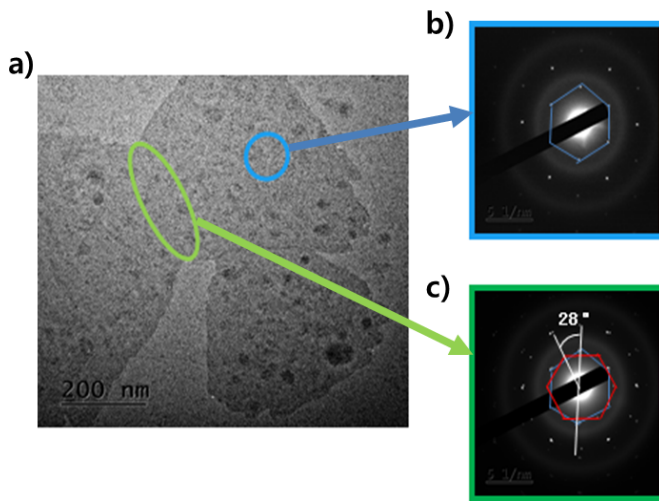


그림 30 삼각형 MoS_2 의 TEM 이미지와 SAED

제2절 Na 촉매를 이용한 대면적 MoS₂ 박막 성장

온도변수에 따른 성장은 온도가 증가함에 따라 핵 성장이 증가함으로 대면적 MoS₂ 박막 성장은 가능하지만, 도메인의 크기가 증가하지 않아 도메인들의 병합으로 박막의 내부에 많은 grain boundary가 존재하기 때문에 광 특성이 크게 저하되는 것을 확인하였다. 그러므로 우리는 결함이 없는 대면적 MoS₂ 박막을 성장하기 위해서 수평 성장을 촉진하는 새로운 방법이 필요하다.

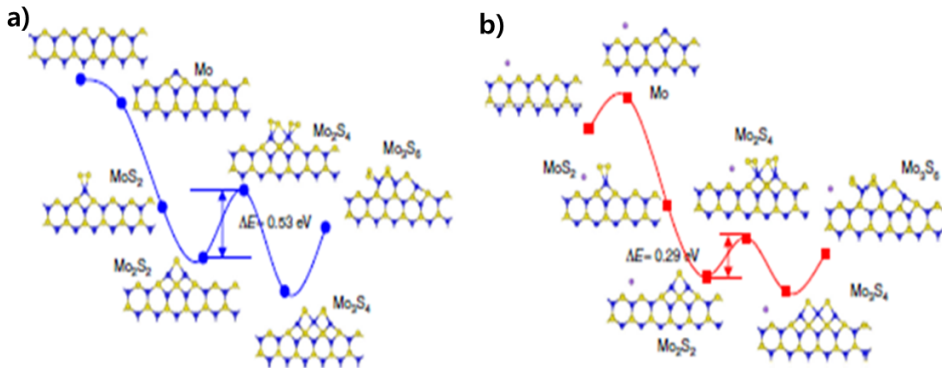


그림 31 (a) Na가 없을 때, (b) Na가 있을 때 수평 성장을 위한 에너지 비교

그림 31는 선행논문에서 Na 유무에 따라 MoS₂가 동일한 성장 온도 1000K 및 10 kpa에서 황 분자(S₂)에 대한 원자들의 성장 거동을 분석한 DFT(Density functional theory) 결과이다.³³ 기존 MoS₂에서 수평 성장을 위해 원자들이 결합해야 하는 에너지가 0.53 eV에서 0.29 eV로 감소하였다. 이는 동일한 성장 조건에서 더 큰 도메인 성장이 가능할 것으로 판단되었다. 우리는 성장 중 Na 원자를 추가하기 위해서 CVD chamber 내부에 촉매제로 사용하거나 성장을 위한 기판 위에 DI water에 희석한 NaOH 용액을 spin coating 하는 방법을 선택하였다. 촉매제로써 사용할 때 CVD chamber S와 Mo가 patterning 된 기판 사이에 위치하였다. 그리고 spin coating 시에는

NaOH를 DI water와 0.01g/ml 비율로 희석하여 main rpm 3000에서 30s 동안 코팅한 뒤 CVD로 성장하였다.

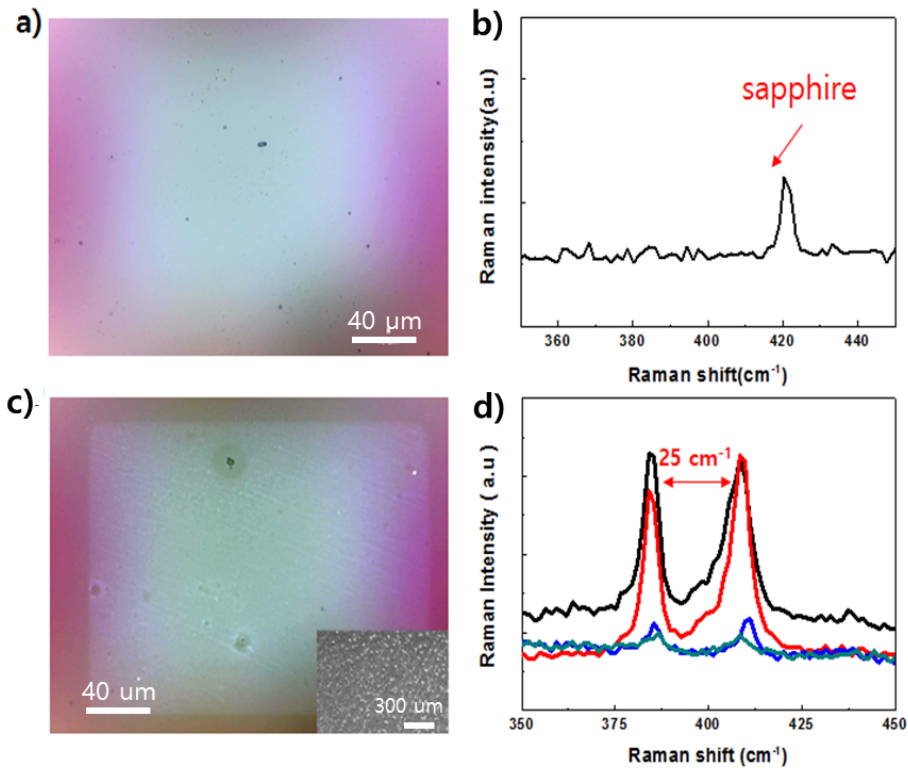


그림 32 (a) NaOH를 촉매제 및 (c) spin coating하여 성장한 MoS₂ 광학현미경 이미지의 라만 스펙트럼 (b),(d)

그림 32는 NaOH를 촉매로 사용할 때와 spin coating하여 성장한 결과이다. 각각 성장한 결과를 비교하면 촉매제로서 사용하였을 때에는 raman 결과에서 MoS₂ peak이 존재하지 않는다는 것을 알 수 있다. 이는 MoS₂가 성장하지 않았음을 나타낸다. 420 cm⁻¹에서 존재하는 Raman peak은 sapphire 기관의 peak이다. 이러한 결과는 우리는 NaOH와 S의 반응으로 인한 HSO₄의 합성으로 인한 Mo의 에칭에 의한 결과라고 생각하였다. 그리고 spin coating의 방법으로 성장하였을 때 MoS₂의 두께가 bulk layer로 성장 되었음을 Raman

으로 확인하였다. 그리고 그림 33에 (c)의 삽화는 SEM 이미지인데 표면상에 보면 알갱이가 뭉쳐있음을 볼 수 있다. 이는 spin coating 시에 기판상에 수용액의 분산이 고르게 되지 않아서 뭉치는 현상이 발생 된 것을 확인할 수 있었다. NaOH를 활용해서 성장이 촉진되지만 grain size를 증가시키기 위한 수평성장 보다는 수직성장이 촉진되었다. 이러한 문제점들을 해결하기 위한 NaCl을 이용한 촉매제 사용을 진행하였다. CVD 상에 Mo 기판과 S powder 사이에 NaCl powder를 위치하여 600°C의 성장 조건에서 비교한 결과이다.

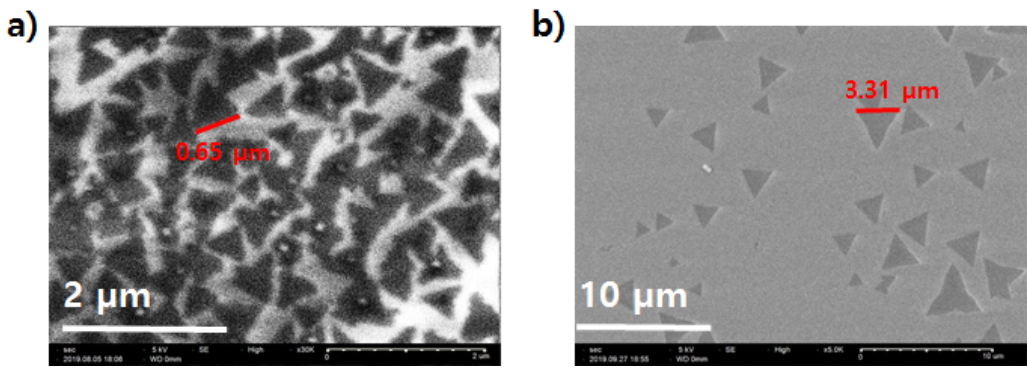


그림 33 600°C 성장온도에서 Na 유무에 따른 MoS₂의 SEM image
 a) W/O NaCl, b) with NaCl

NaCl powder를 CVD chamber 내에서 sapphire 기판과 sulfur powder 사이에 위치시켜놓고 성장을 진행하였다. 성장 진행 간에 온도는 600 °C, 성장 시간 5분, 불활성 가스 100 sccm, 성장 압력이 50Torr의 같은 조건에서 flake 조건이 확보되어있는 조건을 선택하였다. NaCl이 없는 MoS₂의 grain size는 600±50nm 범위를 가지고 있지만 NaCl과 함께 성장한 MoS₂는 3±0.5μm의 grain size가 형성되었다. 이는 NaCl이 grain size에 영향을 주는 것을 알 수 있다. Na 촉매로 이용하거나 없이 성장 된 MoS₂ 박막의 평균적인 grain size를 비교하면 grain size가 650nm에서 3.31μm로 약 5배 정도 증가되었음을 확인하였다. 그러나 성장 전후로 flake 개수는 감소하였다. 이는 NaCl이 표면에너지를 감소하여 S 표면이동과 Mo와 겹합을 촉진함으로 핵생성은 감소시키나

flake의 수평성장을 촉진하는 것을 알 수 있다. 성장 된 MoS₂가 monolayer로 성장 되었는지 확인하기 위해서 우리는 Raman, PL로 확인하였다.

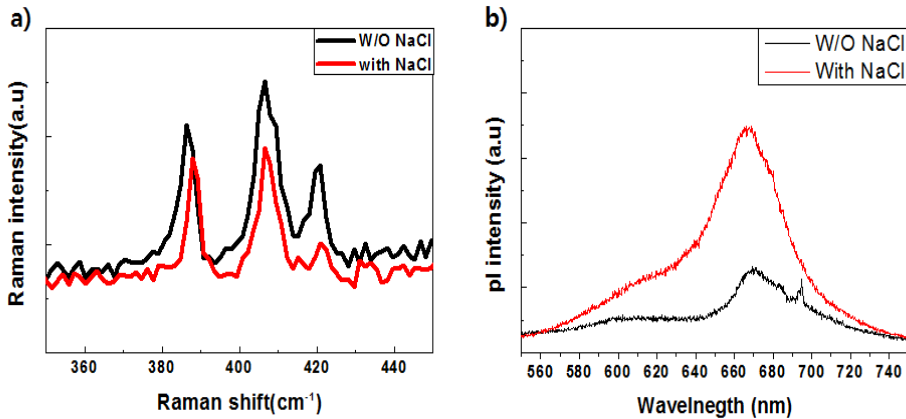


그림 34 성장 온도에서 Na 유무에 따른 MoS₂의 (a) Raman, (b) PL

그림 34 a)와 b) 두 개의 peak 간격을 비교하면 NaCl 없이 성장하거나 사용하여 성장한 MoS₂의 박막의 경우 각각 약 20 cm⁻¹, 18 cm⁻¹로 측정되었다. 이는 성장한 박막이 모두 monolayer로 형성 되었음을 확인하였다. Na가 있는데 피크 간격이 더 줄어 든 것은 의 수평성장이 촉진되었다고 볼 수 있다. 그리고 위에서 언급했던 것처럼 기존 온도 변화 실험에서 대면적의 연속된 박막이 성장 되었을 때 PL에서 intensity가 크게 줄어들었던 것과 반대로 대면적이 되었음에도 Na 사용 시 PL intensity가 크게 증가하였다는 것을 알 수 있다. 이것은 Na 사용 시 grain boundary의 생성 없이 대면적 필름의 성장이 가능하게 해줌을 의미한다. SEM과 Raman, PL 결과를 통해 우리는 NaCl이 수직적으로 성장을 억제하면서 수평적 성장을 촉진함을 확인하는 것이 가능하였다.

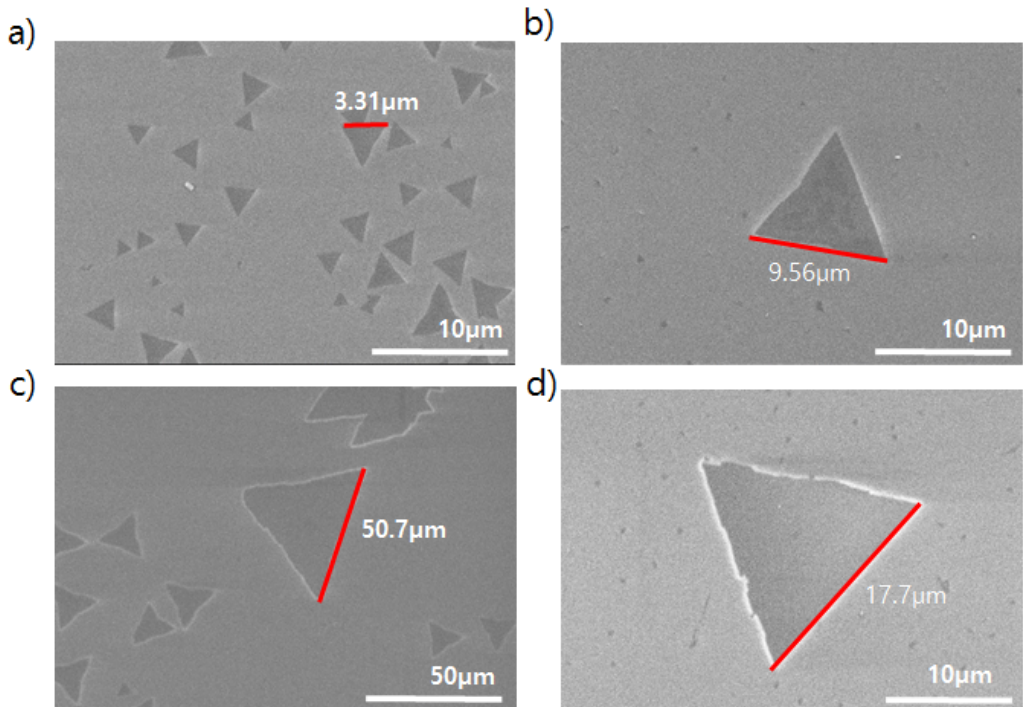


그림 35 온도변수에 따라 NaCl과 함께 성장한 MoS₂의 SEM
 a) 600°C b) 650°C c) 700°C d) 750°C

그림 24에서 MoS₂ 우리의 성장 온도에서 표면 반응에 박막 성장의 주된 성장 메커니즘으로 Na에 의해 측면 에너지가 낮아지면 온도 증가 시 대면적 박막이 성장 가능한 것으로 생각되었다. 성장 된 MoS₂를 소자로서 활용하기 위해서 grain boundary 없이 grain size를 더 증가시켜야 한다. 또한, 위치를 제어하는 방법은 대면적 박막 성장 시 추후 패터닝을 통해 array 구조를 형성할 수 있다. 그래서 우리는 온도가 증가함에 따라 Mo와 S의 결합을 더 원활히 발생시키기 위해서 온도를 증가시켜서 수평 성장을 촉진하기 위한 실험을 진행하였다. 온도변수를 600°C부터 750°C까지 성장 온도를 비교하였다. 그림 35는 각 온도에 따른 성장 온도에 따른 NaCl을 이용한 성장 결과를 비교

한 SEM이다.

그림 35를 확인하면 성장 온도 600°C, 650°C, 700°C로 증가 됨에 따라 각각 $3.31 \pm 1 \mu\text{m}$, $9.56 \pm 2.5 \mu\text{m}$, $50.7 \pm 3 \mu\text{m}$ 로 grain size가 증가하게 된다. NaCl의 유무에 따라 600°C에서 grain size가 변화하는 것은 확인해 보았으므로 온도가 증가하게 되면 NaCl의 양이 늘어나게 되고 그로 인해 grain size가 최대 780 배까지 증가 됨을 보였다. 하지만 성장 온도가 750°C에서는 오히려 grain size가 감소하는 영향을 보이는데 이는 성장 온도가 일정 이상으로 증가하게 되면 성장보다는 높은 에너지에 의한 재증발이 많아지기 때문이다. 이러한 Na 원자를 활용하여 대면적으로 성장하는 결과는 선행논문인 석회유리에 존재하는 Na 원자를 통해 대면적 MoS₂ 박막을 성장하는 결과와 동일한 경향을 보인다.³³

그림 36은 성장한 MoS₂가 monolayer로 성장 되었는지 확인하기 위한 Raman PL 분석이다

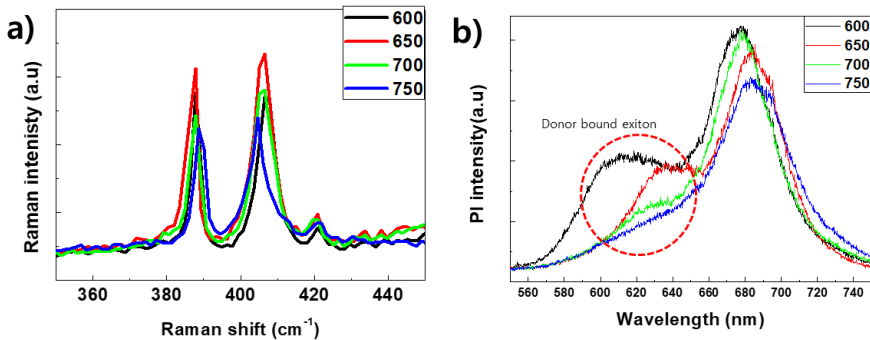


그림 36 온도 변수에 따라 NaCl에 의한 성장한 MoS₂의 Raman (a), PL (b)

그림 36 (a)는 온도에 따른 Raman spectrum을 보여준다. 온도 증가와 상관없이 Raman spectrum의 E_{2g}와 A_{1g}의 차이는 18 cm⁻¹로 거의 비슷한 peak 간격을 보여준다. 이를 성장 온도에 의해 수직성장이 증가 되지 않고 수평 성장이 더 촉진 되었다고 볼 수 있다. 그림 37 (b)는 온도 변화에 따라 성장 된 MoS₂ 박막의

PL 결과를 보여준다. PL의 결과를 보면 600°C~700°C까지 성장한 PL peak은 675nm로 동일하고 intensity도 비슷한 것으로 보아 각 성장한 MoS₂의 quality는 비슷한 것으로 나타내었다. PL spectrum에서 B1 peak이 존재하였는데 이 peak은 donor bound exciton peak으로 내부의 point defect들에 의해 나타나는데 온도가 증가함에 따라 감소하였다 이는 성장 온도가 증가함에 따라 내부의 point defect이 감소함을 알 수 있었다. 성장 된 MoS₂의 Raman 결과와 비교하기 위해 AFM으로 성장 된 MoS₂ 박막의 단차를 측정하였다. 그림 37에 측정된 AFM의 결과를 나타낸다.

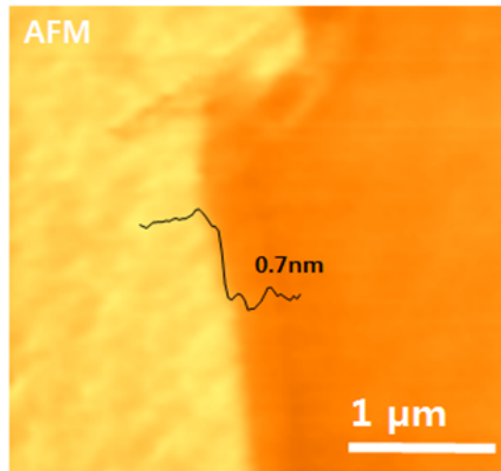


그림 37 단일 층으로 성장된 MoS₂ AFM 분석

성장 된 박막과 기판 사이에 선명한 단차를 보여준다. 성장 된 MoS₂와 기판과의 단차는 0.7nm로 단일층으로 성장된 MoS₂의 두께와 동일함을 확인하였다. 이러한 결과는 Raman과 PL의 결과와 일치한다.

소자로서 사용하기 위해서는 결함이 없는 연속된 대면적 박막의 확보가 중요한 요소이다. 성장 된 MoS₂ 구조에서 성능을 저하하는 요인 중 앞에서 설명한 grain boundary가 있고 MoS₂는 원자적 구조에 따라 밴드갭이 변화하는 형태이기 때문에 병합 되거나 다중층에 의해 밴드갭이 간접천이형 밴드갭으로 변화하는 형태를 가지게 되는 것을 피해야 한다. 성장된 대면적 삼각형

MoS₂ 내부에서의 결함의 유무, 다중 층의 생성 여부를 확인하기 위해서 우리는 mapping을 통해 확인하였다. 아래의 그림은 성장 된 삼각형 MoS₂의 Raman을 mapping한 결과이다.

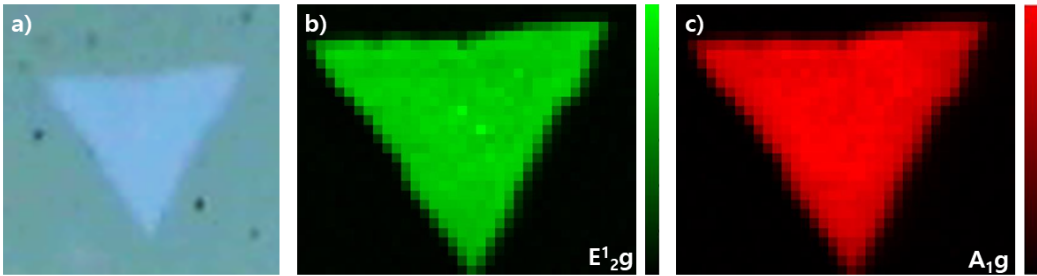


그림 38 성장 된 삼각형 MoS₂의 raman mapping
 a) MoS₂ OM, b) E_{12g} peak, c) A_{1g} peak

그림 38(a)는 측정된 삼각형 MoS₂의 광학현미경 이미지이다. 삼각형으로 성장 된 MoS₂의 uniformity를 확인하기 위해서 2개의 E_{12g} 와 A_{1g} peak 두 개의 peak에 대해 mapping을 진행하였다. 대면적으로 성장된 그래인 크기가 50um 크기를 가진 대면적 MoS₂ 박막에 대해 mapping을 진행하였다. 그림 38에 b), c)는 각각 E_{12g} 와 A_{1g} peak의 Raman 주파수를 나타낸 것인데 E_{12g}는 $388 \pm 0.3 \text{ cm}^{-1}$, A_{1g}는 $406 \pm 0.3 \text{ cm}^{-1}$ 으로 오차범위가 0.3 cm^{-1} 으로서 성장 된 MoS₂의 전체적인 두께는 모두 monolayer로 동일함을 mapping을 통해 확인하였다. 이로 인해 우리는 grain boundary와 다중층 구조가 없는 uniformity한 특성을 가진 대면적 MoS₂가 성장 조건을 확보하였다. 수평 성장을 위한 에너지가 Na의 양에 의존성을 확인하기 위해 다음은 동일한 성장 조건에서 NaCl의 양에 따라서 grain size에 어떠한 영향을 끼치는지 확인하기 위한 실험을 진행하였다. 가장 큰 grain size 조건을 확보한 성장온도 70 0°C에서 NaCl 양을 변화하여 성장한 뒤 결과를 비교하였다. 아래의 그림은 NaCl 양 0.1g, 0.4g, 0.6g, 1.0g에 따라 비교한 결과를 나타내었다.

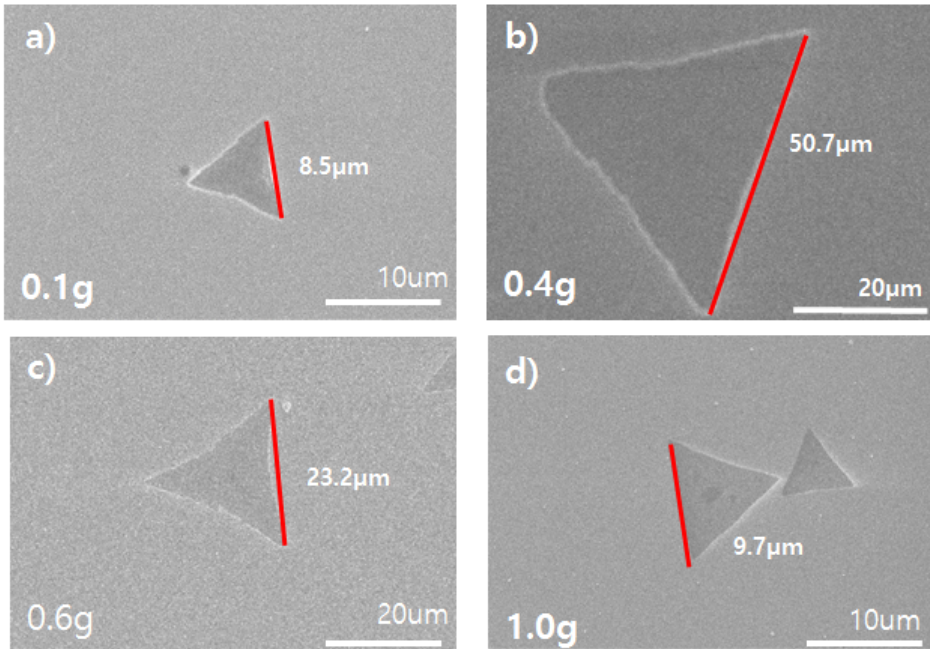


그림 39 700°C의 성장온도에서 NaCl 양에 따른 MoS₂ SEM 이미지

NaCl의 양의 변화에 따른 SEM 이미지들이다. 동일한 조건에서 NaCl의 양이 변화함에 따라 grain size 변화를 확인하였다. NaCl 양이 변화함에 따라 각 $8 \pm 2 \mu\text{m}$, $50 \pm 3 \mu\text{m}$, $23 \pm 4 \mu\text{m}$, $9.7 \pm 2 \mu\text{m}$ 로 변화하였는데 CVD 성장 중 적절한 양의 Na의 양이 grain size를 증가하는데 도움을 주지만 너무 부족하면 Na양이 부족하면 결합에너지를 충분히 낮추지 못하고 너무 많으면 Na의 과잉으로 인해 수평성장 보다는 수직성장이 촉진될 수 있다고 판단된다. 그로 인해 Mo와 S 간의 결합을 오히려 감소시켰다.

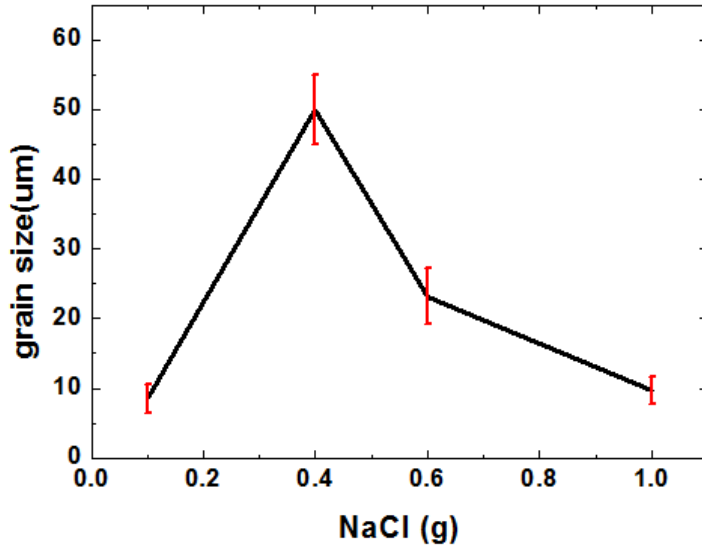


그림 40 동일한 성장 조건에서 NaCl 양에 따른 grain size 변화

제3절 MoS₂ 박막 이송 및 특성 분석

그림 41와 같이 고품질 대면적으로 성장 된 MoS₂를 FET(Field Effect Transistor) 구조상에서 전자가 흐를 수 있는 채널로 활용하고자 한다. 양쪽에 금속을 증착하여 소스, 드레인 역할을 한다. 성장을 위해 사용한 사파이어 기판은 절연기판인데 구조적으로 top gate 구조를 형성하는 것이 ALD(Atomic Layer Deposition)과 같은 복잡한 공정이 추가되어야 하므로 SiO₂ 기판상에서 구조적으로 간단한 소자를 형성하도록 하였다. 아래는 소자로서 구성을 위한 FET 모식도이다.

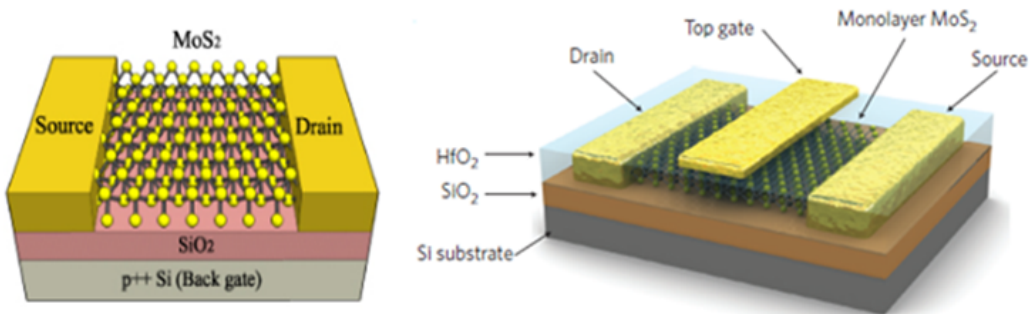


그림 41 MoS₂ FET. Back gate 구조(왼쪽), Top gate 구조(오른쪽)

두 개의 구조를 비교하여 보면 back gate에는 MoS₂ 양쪽에 전극을 증착하는 구조를 형성하면 되는데 MoS₂는 n-type이고 Si가 p-type이라서 따로 Si를 위한 전극을 형성하지 않아도 된다. 우리는 구조상 SiO₂에서 gate부분을 Ohmic contact할 수 있는 backgate를 형성해야 하는데 사파이어는 절연 물질이라서 gate로 제작하는데 한계가 있다.

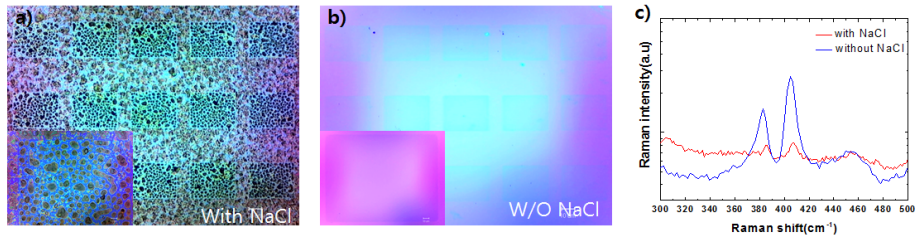


그림 42 NaCl을 사용한 SiO₂ 기판에 성장 With (a), W/O (b), Raman (C)

소자를 제작하기 위해서 MoS₂를 SiO₂에 바로 성장시키기 위해 NaCl을 촉매로 사용하여 성장하였으나 NaCl을 사용하여 성장한 기판 표면에서 Cl₂ 가스에 의한 SiO₂의 에칭에 의해서 그림 42과 같이 기판상에 MoS₂의 박막 성장이 이루어지지 않았다. 그림 (c)의 Raman data를 확인해 보면 SiO₂ 기판에 성장한 MoS₂의 Raman peak은 뚜렷이 나타났지만 반면에 NaCl을 이용한 성장에서는 Raman peak 뚜렷하지도 않고 intensity도 매우 낮은 것을 확인하였다. 대면적으로 성장한 MoS₂를 SiO₂ 기판상에 성장하기 불가능하므로 우리는 사파이어 기판상에 성장한 박막을 SiO₂로 옮기기 위해서 전사 방법을 선택하였다. 그림 43와 같이 이를 전사 기술을 통해 사파이어에서 옮겨 다른 전도성 기판으로 옮기는 것이 가능하다. 반면 top gate 구조에서는 양쪽에 전극을 증착하고 MoS₂ 위에 High-k dielectric을 증착하고 gate 부분 전극을 증착하는 여러 공정 때문에 소자로서 구성하기 위한 제한이 존재하는데 전사하여 소자를 제작하면 top gate 소자를 제작하는 시간보다 전사를 이용하여 소자를 제작하는 시간이 훨씬 단축된다.

그림 43은 사파이어 위에 성장 된 MoS₂ 박막은 TFT 소자제작을 위해 SiO₂/Si 이송하기 위한 전사 기술을 그림으로 나타내었다.

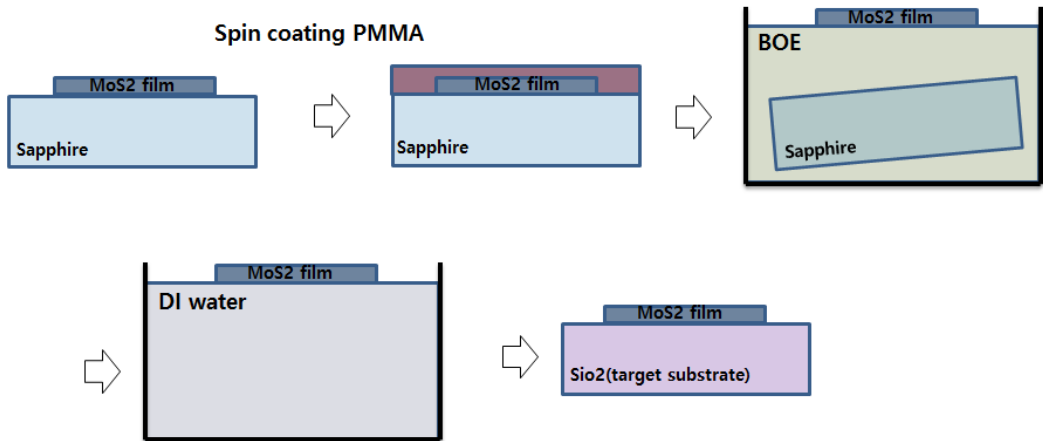


그림 43 MoS₂ 박막을 전사하기 위한 전사 공정

우선 MoS₂가 성장 된 기판을 PET 기판위에 thermal tape로 고정시킨다. 고정할 때 기판을 분리하기 위한 에칭 용액이 가장자리 쪽으로 침투해야 하므로 tape를 붙이는 면적을 최소한으로 하였다. 다음으로 기판 위에 PMMA 용액을 기판에 spin coating을 이용하여 증착하는데 main rpm은 3000에서, 60s 동안 진행한다. PMMA를 증착 후 PET 기판을 분리하고 샬레에 BOE 용액을 채운 후 기판을 용액에 담가 용액이 침투하도록 한다. BOE 용액이 MoS₂와 기판과의 사이에 침투하여 Native oxide를 제거함으로써 반 데르 발스 힘을 약화해 사파이어 기판으로부터 분리되도록 한다. 다음으로 깨끗한 DI water에 기판을 물 위에 띄워 물의 표면장력으로 PMMA와 기판을 분리하면 기판은 가라앉고 PMMA는 물 위에 떠오른다. 이러한 과정을 완료되면 PMMA film을 깨끗한 DI water에 띄워 기판상에 존재하는 BOE 용액을 물에 희석시켜 용액을 제거한 뒤 원하는 target 기판으로 film을 옮겨 기판에서

건조한 뒤 수분을 제거하여 기판과 MoS₂가 잘 붙도록 한다. 마지막으로 기판 상에 남은 PMMA film의 제거를 위해 아세톤 용액에 담귀 80 °C, 600 rpm 조건에서 stirring하여 제거한다. 우리는 MoS₂를 transfer하여 사파이어 기판에서 SiO₂로 구조적 특성의 변화 없이 이동하는 것이 가능하였다. 그림 44는 전사 전후로 소자의 변화를 분석한 결과이다.

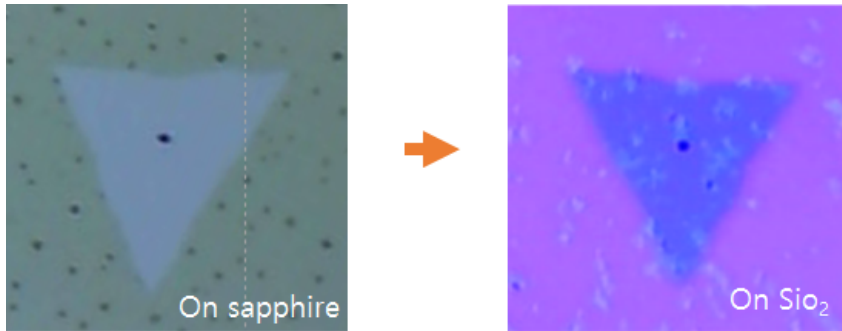


그림 44 transfer 공정 전후 OM 이미지

사파이어 위에서 성장한 MoS₂를 SiO₂ 기판으로 transfer하였다. 광학현미경 상에서는 삼각형 flake 모양 그대로 변화없이 이송되었다. 그리고 우리는 전사 공정 중 물리적인 손상이나 변형에 의한 구조적 변화가 발생했는지 확인하기 위해서 raman, PL을 측정하였다.

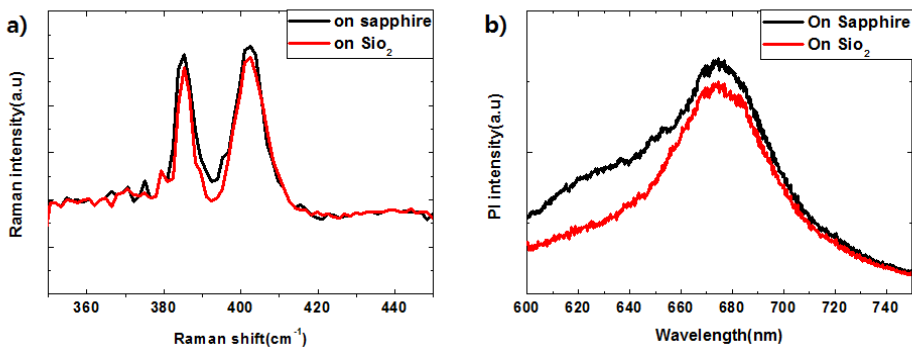


그림 45 transfer 공정 전후 MoS₂ Raman(a) 및 PL(b)

Raman peak의 약간의 높낮이는 변화하였지만 peak 주파수는 각각 E^{1g} peak은 388 cm^{-1} , A_{1g} peak은 406 cm^{-1} 로 동일하였고 peak 간격은 18 cm^{-1} 로 둘 다 동일하였다. Raman peak 간격이 동일한 것으로 보아 주름이나 크랙에 의한 겹침 현상이 없음을 알 수 있다. peak 주파수도 동일한 peak에서 나타나고 peak spacing은 두 개 18 cm^{-1} 로 동일함으로 구조적 변화는 없는 것으로 확인되었다. 다음으로 PI 분석은 raman에서 확인하듯이 두 개 모두 단일 층이므로 그에 따른 peak은 모두 675nm 에서 확인 되었다. peak 세기도 약간의 변화가 관찰 되었는데 이는 무시할만큼 작은 수치이므로 우리는 전사 중에 박막의 두께나 구조변화 및 구성 등의 변화가 없음을 확인하였다. 위의 그림은 우리가 제작하고자 하는 TFT 구조를 나타낸 그림이다. 소자 제작시 E-beam을 이용해 Ti/Au를 5/50nm로 증착하였다. channel 길이를 2, 3, 5, 10 μm 로 구성하였으며 전극 측정을 위한 pad 부분은 $150\text{ }\mu\text{m} \times 150\text{ }\mu\text{m}$ 로 제작하였다. 제작된 TFT 전기적 특성을 키슬리 Keithley 4200A-SCS 장비를 이용하여 분석하였다.

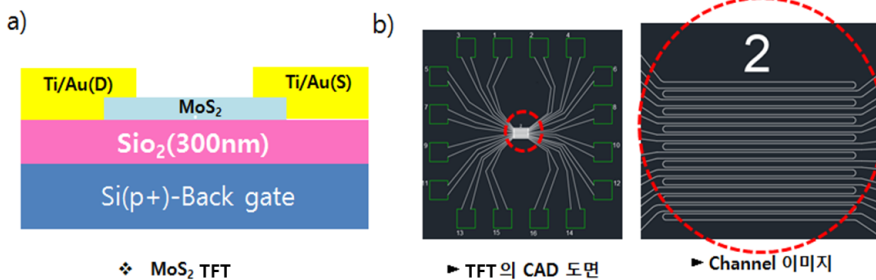


그림 46 제작된 MoS₂ TFT의 개략도 및 CAD 도면

제4절 MoS₂의 기반 TFT

우리는 NaCl을 촉매로 사용하여 대면적으로 성장된 MoS₂(그림 47 a)와 핵 성장이 증가됨에 따라 내부에 grain boundary가 많은 연속된 대면적 MoS₂ 박막의(그림 47 b) 전기적 성질을 비교하였다.

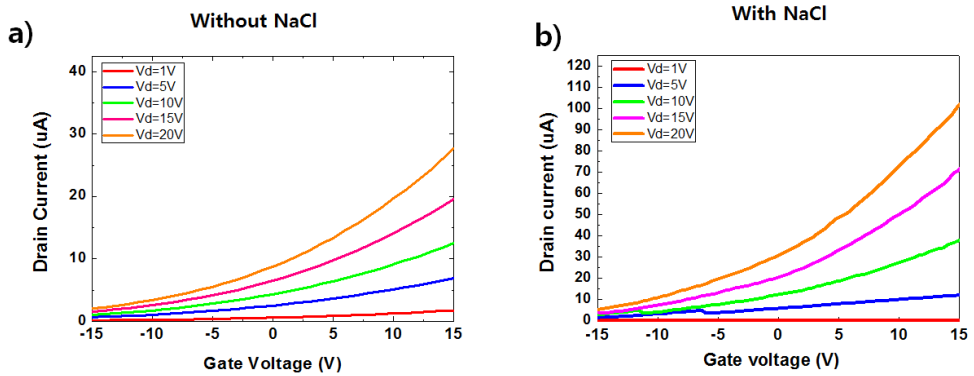


그림 47 MoS₂ 기반 TFT 전기적 특성 비교 W/O NaCl(a), With NaCl(b)

V_g를 -15~15V를 V_d=1V~25V에 따라 측정한 결과이다. V_g-I_d 곡선의 결과를 확인하면 continuous film보다 NaCl을 사용하여서 대면적으로 성장된 단일층 MoS₂로 제작한 소자의 같은 gate 전압에서 Drain 전류가 약 2배~3배까지 증가 됨을 확인할 수 있었다. 이 결과는 우리가 위에서 분석한 것처럼 박막 내부에 존재하는 grain boundary에 의해 소자의 특성을 저하함을 확인하였다.

우리는 위의 측정결과 중 $V_{ds}=10V$ 일 때의 전자 이동도를 비교하였다.

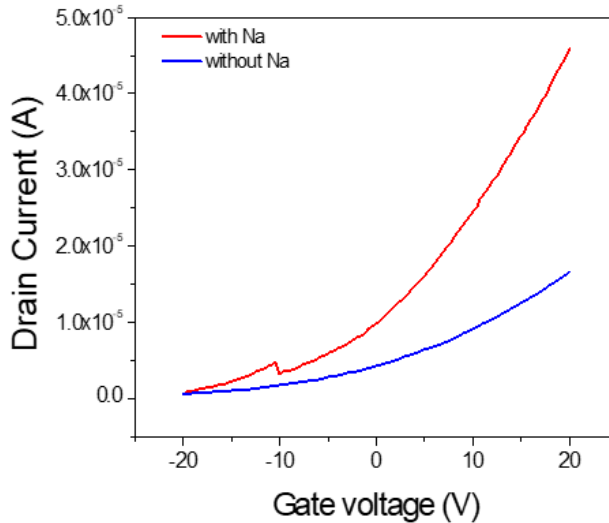


그림 48 전자 이동도를 위한 V_g-I_d 곡선

$$Mobility(\mu) = \frac{L}{W \cdot (\epsilon_0 \cdot \epsilon_r)} \cdot \frac{dI_{ds}}{dV_g} \quad (1)$$

$V_{ds}=10V$ 일 때 전자 이동도를 계산하였다. 계산은 위의 식을 이용하여서 계산하였는데 여기서 L 은 channel length, W 은 Channel Width, $\epsilon_0 \cdot \epsilon_r$ 은 MoS_2 의 유전율, d 는 실리콘 oxide 층의 두께, dI_{ds}/dV_g 은 곡선의 기울기를 나타낸다. 우리가 제작한 소자의 channel length는 $2\mu m$ 고, 채널의 폭은 $15\mu m$ 로 계산하였다. 기울기를 계산하였을 때 Na 촉매를 사용했을 때 사용하지 않았을 때 각각 $3.02 \cdot 10^{-6}$, $0.5 \cdot 10^{-6}$ 이었다. 각각을 식에 대입하면 With Na, W/O의 전자 이동도는 $3.63 \text{ cm}^2/Vs$, $0.66 \text{ cm}^2/Vs$ 이었다. 이러한 결과는 우리가 MoS_2 를 소자로 제작 시에 내부의 grain boundary의 유무에 따라 전자 이동도가 약 6 배 증가하였고 이는 소자의 특성에 영향을 주기 때문에 성장 시에 grain boundary를 없애는 것이 중요하다. Na를 이용한 V_g-I_d 를 측정 시에 Drain current에서 굴곡이 생기는 원인은 측정 장비에 저전류와 고전류가 측정 장비 사이에서 발생하는 noise 때문이다.

제5절 MoS₂로 기반의 포토다이오드

우리는 Na를 이용해 대면적 MoS₂로 포토다이오드 소자를 제작하였다.

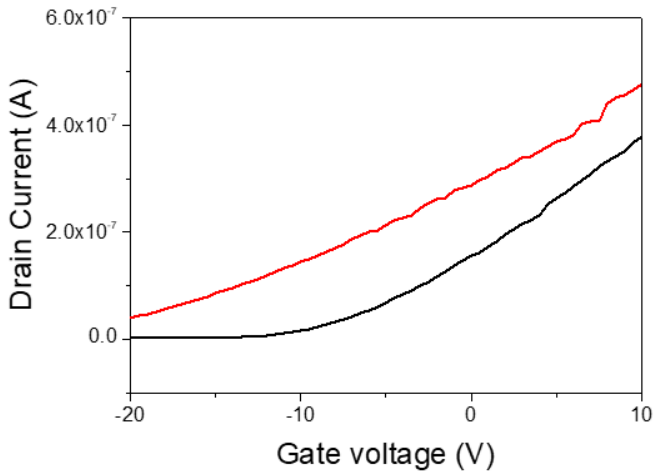


그림 49 V_{ds}=1V일 때 V_g-I_d 곡선

위의 그림은 빛에 대한 반응성을 확인하기 위해서 대면적으로 성장한 MoS₂ 기반 TFT의 V_g-I_d를 측정한 결과이다. 채널 사이의 간격은 2μm 간격이다. 그림 50은 V_d=1V일 때 할로젠램프로 밴드갭 보다 큰 에너지 자극을 통해 발생한 광전류에 의해 소스와 드레인 사이의 전류가 약 2배 정도 증가하는 것을 확인하였다. 시간에 따른 TFT 소자의 빛의 광 반응성을 확인하였다.

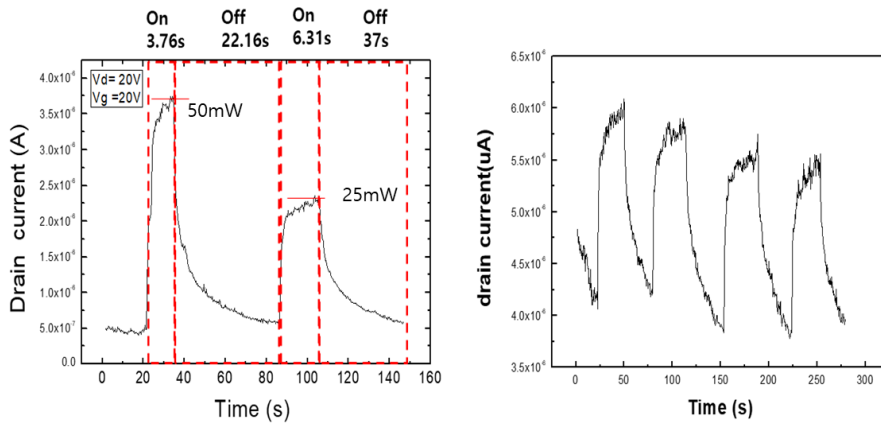


그림 50 (a) 광센서의 시간에 따른 광 반응성 입력파워 50, 25 mW
 (b) 50mW를 동일하게 인가했을 때 시간에 대한 반응성

$V_d = 20V$ $V_g = 20V$ 일 때 할로젠 램프로 50mW, 25mW 세기로 시간에 따른 측정 하였을 때 각 세기에 따른 빛의 광반응성은 290 A/W, 182 A/W로 계산되었다. 시간에 따라 빛을 On 하였을 때 기존 5.0×10^{-7} 였던 드레인 current가 약 7배 증가 되었다. 반응 시간은 3~6s 사이였지만 20~40s로 매우 느림을 확인하였다. 이는 채널에 비해 MoS_2 가 대면적이라 표면에 남아있는 전자 때문에 회복시간이 길다. 우리는 시간에 따라 50mW의 세기로 재현성을 확인하였는데 4번 시간에 따른 측정 시에 on time과 off time 거의 차이가 없었고 드레인 current 역시 비가 일정하므로 포토센서로써 사용되기에 충분하다고 판단된다.

제6절 MoS₂ 기반의 가스 센서

가스 센서는 채널 위에 가스가 흡착되면 흡착되는 가스에 따라 전자를 뺏기기도 얻기도 하여 드레인 current가 증가하거나 감소한다. MoS₂는 부피 비 표면적이 넓어서 가스에 대한 반응성이 우수한 것으로 예측된다.

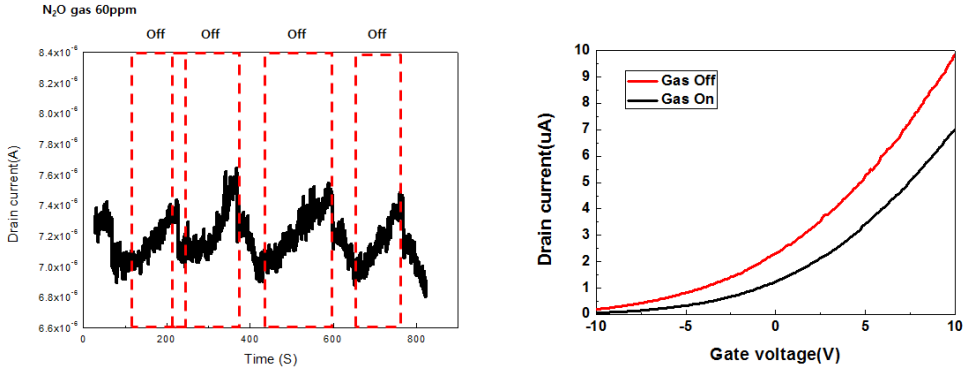


그림 51 MoS₂ 기반의 시간에 따른 반응성 및 V_g-I_d 곡선

그림 51에서 보듯이 N₂O gas 60ppm에 대한 반응성을 확인하였을 때 gas를 소자로 흘려줌에 따라 드레인 current가 감소 됨을 확인하였다. on time은 0.3±0.1 초, Off time 68±10초 측정되었는데 가스 센서 역할을 하기에 드레인 전류 변화가 크지는 않았지만 가스에 대해 반응을 확인하였다. 가스 센서 역시 반응 시간에 비해 회복시간이 너무 느린 것을 확인하였는데 이도 채널에 흡착된 N₂O 가스가 재증발 되기 위해서는 높은 집착력에 의해 오랜 시간이 걸리기 때문이다.

제 5장 결론

MoS₂를 웨어러블 소자에 응용하기 위해서는 grain boundary, point defect 등이 없는 고품질의 대면적 박막의 성장이 필수적이다. 본 연구에서는 박막 성장의 이론에 근거하여 표면 반응을 촉진하기 위해 성장 온도를 800°C 이상으로 높임으로 대면적 박막의 성장에 성공하였다. 하지만 SEM Raman 및 PL 분석 결과 핵생성을 촉진되었다. 그래인의 크기가 증가하지 않아 성장한 박막에서 수많은 grain boundary가 생성됨을 알 수 있고 이로 인해 광특성이 크게 저하되고 TFT의 전기적 특성 또한 나쁨을 알 수 있었다. 이에 수평 성장을 촉진하기 위해 DFT 이론에 근거하여 측면 성장을 에너지를 낮출 수 있는 Na를 도입하였다. 성장 시 NaCl을 이용함으로 획기적으로 도메인의 크기를 grain boundary 없이 증가시킬 수 있었다. 또한, 낮아진 측면 성장 에너지를 낮출 수 있는 측면 성장 에너지를 성장 온도 증가를 통해 더 촉진 할 수 있었다. 최종적으로 50 um 이상의 대면적 박막을 성장할 수 있었다. 이를 통해 제작된 FET의 이동도를 기존 결함이 있던 MoS₂ 박막을 이용한 경우보다 6배 이상 증가하였고 광 응답 특성 또한 개선됨을 확인하였다.

[참고문헌]

- [1] Novoselov. K. S, et. al., Two-dimensional gas of massless Dirac fermions in graphene, *Nature*, 438, 197-200 (2005).
- [2] Du. X, et. al., Fractional quantum Hall effect and insulating phase of Dirac electrons in graphene, *Nature*, 462, 192-195 (2009).
- [3] Bolotin. K. I, et. al., Ultrahigh electron mobility in suspended graphene, *Solid State Commun*, 146, 351-355 (2008).
- [4] PETER. D. W, et. al., Fullerene-Porphyrin Construct, *ACCOUNTS OF CHEMICAL RESEARCH*, 38, 235-242 (2005).
- [5] Iijima. S, et. al., Helical microtubules of graphitic carbon, *Nature*, 354, 56 - 58 (1991).
- [6] Wang. Q. H, e t. al., Electronics and Optoelectronics of Two-Dimensional Transition Metal Dichalcogenides, *Nat. Nanotechnol*, 7, 699-712 (2012).
- [7] Jariwala. V. K, et. al., Emerging Device Applications for Semiconducting Two-Dimensional Transition Metal Dichalcogenides, *ACS Nano*, 8, 1102-1120 (2014).
- [8] Yang. L, et. al., Chloride Molecular Doping Technique on 2D Materials: WS₂ and MoS₂, *Nano Lett*, 14, 6275-6280 (2014).

- [9] Park. W, et. al., Photoelectron Spectroscopic Imaging and Device Applications of Large-Area Patternable Single-Layer MoS₂ Synthesized by Chemical Vapor Deposition, ACS Nano, 8, 4961- 4968 (2014).
- [10] Yuwen. L, et. al., Rapid Preparation of Single-Layer Transition Metal Dichalcogenide Nanosheets via Ultrasonication Enhanced Lithium Intercalation, Chem. Commun, 52, 529-532 (2016).
- [11] Seunghyun. L, et al., Nanoelectronic circuits based on two-dimensional atomic layer crystals, Nanoscale, 6, 13283-13300 (2014).
- [12] Xuesong. L, et. al., Large-Area Synthesis of High-Quality and Uniform Graphene Films on Copper Foils, Science, 324, 1312-1314 (2009).
- [13] Xiaolin. L, et. al., Chemically Derived, Ultrasoother Graphene Nanoribbon Semiconductors, Science, 319, 1229-1231 (2008).
- [14] Liying. J, et. al., "Narrow Graphene Nanoribbons from Carbon Nanotubes," Nature, 458, 877-880 (2009).
- [15] Jeong. G. S, et. al., Sub-10 nm Graphene Nanoribbon Array Field-Effect Transistors Fabricated by Block Copolymer Lithography, Adv. Mater, 25, 4723-4728 (2013).
- [16] Radisavljevic. B, et. al., Single-Layer MoS₂ Transistors, Nat. Nanotechnol, 6, 147-150 (2011).
- [17] Wang. Q. H, Electronics and Optoelectronics of Two-Dimensional

Transition Metal Dichalcogenides, *Nat. Nanotechnol*, 7, 699–712 (2012).

[18] Xidong. D, et. al., “Two-dimensional transition metal dichalcogenides as atomically thin semiconductors: opportunities and challenges, *Chem. Soc. Rev*, 44, 8859–8876 (2015)

[19] Novoselov. K. S, et. al., Two-dimensional atomic crystals, *Proc. Natl. Acad. Sci. U.S.A*, 102, 10451–10453 (2005).

[20] Kuc. A, et. al., Influence of quantum confinement on the electrical structure of the transition metal sulfide, *Phys. Rev*, 83, 245213 (2011).

[21] Ling. X, et. al., Role of the Seeding Promoter in MoS₂ Growth by Chemical Vapor Deposition, *Nano Lett*, 14, 464–472 (2014).

[22] Yumeng. S, et. al., Van der waals epitaxy of MoS₂ layers using graphene as growth templates, *Nano Letters*, 12, 2784–2791 (2012).

[23] Xinsheng. W, et. al., Controlled Synthesis of Highly Crystalline MoS₂ Flakes by Chemical Vapor Deposition, *J. Am. Chem. Soc*, 135, 5304–5307 (2013).

[24] Lee. Y. H, et. al., Synthesis of large-area MoS₂ atomic layers with chemical vapor deposition, *Adv. Mater*, 24, 2320 – 2325 (2012).

[25] Zhan. Y, et al., Large-area vapor-phase growth and characterization of MoS₂ atomic layers on a SiO₂ substrate, *Small*, 8, 966 – 971 (2012).

[26] Liu. K, et al., Growth of large-area and highly crystalline MoS₂ thin

layers on insulating substrates, *Nano Lett*, 12, 1538 - 1544 (2012).

[27] Kim. J. Y, et. al., Controlled growth of large-area and high-quality molybdenum disulfide, *J. Appl. Phys*, 56, 110302 (2017)

[28] Kim M. W, et. al., Role of the Growth Temperature in MoS₂ Growth by Chemical Vapor Deposition, 18, 2140 - 2143 (2018).

[29] Santosh. K, et. al., Impact of Intrinsic Atomic Defects on The Electronic Structure of MoS₂ Monolayers, *Nanotechnology*, 25, 375703 (2014).

[30] Hong. L, et. al., From Bulk to Monolayer MoS₂ : Evolution of Raman Scattering, *Adv. Funct*, 22, 1385 - 1390 (2012).

[31] Changgu. L, et. al., Anomalous Lattice Vibrations of Single and Few-Layer MoS₂ *ACS Nano*. 4, 2695-2700. (2010).

[32] Andrea. S, et. al., Emerging Photoluminescence in Monolayer MoS₂, *Nano Lett*, 10, 1271 - 1275 (2010).

[33] Pengfei. Y, et. al., Batch production of 6-inch uniform monolayer molybdenum disulfide catalyzed by sodium in glass, *NATURE COMMUNICATIONS*, 9, 979 (2018).