



저작자표시-비영리-변경금지 2.0 대한민국

이용자는 아래의 조건을 따르는 경우에 한하여 자유롭게

- 이 저작물을 복제, 배포, 전송, 전시, 공연 및 방송할 수 있습니다.

다음과 같은 조건을 따라야 합니다:



저작자표시. 귀하는 원저작자를 표시하여야 합니다.



비영리. 귀하는 이 저작물을 영리 목적으로 이용할 수 없습니다.



변경금지. 귀하는 이 저작물을 개작, 변형 또는 가공할 수 없습니다.

- 귀하는, 이 저작물의 재이용이나 배포의 경우, 이 저작물에 적용된 이용허락조건을 명확하게 나타내어야 합니다.
- 저작권자로부터 별도의 허가를 받으면 이러한 조건들은 적용되지 않습니다.

저작권법에 따른 이용자의 권리는 위의 내용에 의하여 영향을 받지 않습니다.

이것은 [이용허락규약\(Legal Code\)](#)을 이해하기 쉽게 요약한 것입니다.

[Disclaimer](#)

2019년 2월

석사학위논문

인버터 구동용 Flyback 컨버터의 노이즈 저감을 위한 입력단 필터 설계

조선대학교 대학원

전 기 공 학 과

송 용 진

인버터 구동용 Flyback 컨버터의 노이즈 저감을 위한 입력단 필터 설계

**Design of Input Stage Filter for Noise Reduction of Inverter
Driven Flyback Converter**

2019년 2월 25일

조선대학교 대학원

전 기 공 학 과

송 용 진

인버터 구동용 Flyback 컨버터의 노이즈 저감을 위한 입력단 필터 설계

지도교수 김 재 흥

이 논문을 공학석사학위신청 논문으로 제출함

2018년 10월

조선대학교 대학원

전 기 공 학 과

송 용 진

송용진의 석사학위논문을 인준함

위원장 조선대학교 교 수 조 금 배 (인)

위 원 조선대학교 교 수 최 연 옥 (인)

위 원 조선대학교 교 수 김 재 홍 (인)

2018년 11월

조선대학교 대학원

목 차

I . 서 론	1
II . 이론적 고찰	2
A. Flyback 컨버터	2
B. EMC(Electro Magnetic Compatibility)	9
C. 노이즈(Noise)	12
D. Noise 저감 대책 방법	14
III . 회로 및 Filter 설계	19
A. 회로 설계	19
B. Filter 설계	22
IV . 시뮬레이션	29
A. 1차 설계회로 시뮬레이션	29
B. 2차 설계회로 시뮬레이션	39
V . 결 론	49
참고문헌	50

List of Table

Table 1. RF Interference Voltage Acceptance Criteria	11
Table 2. RF Electro-magnetic Field (0.15~230 MHz)	11
Table 3. Transformer Value	28

List of Figures

Fig. 1 Flyback Converter	2
Fig. 2 Flyback Converter Switch ON Circuit	3
Fig. 3 Flyback Converter Switch OFF Circuit	4
Fig. 4 Flyback Converter Behavior Properties	4
Fig. 5 A Classification of EMC	10
Fig. 6 A Classification of Noise	13
Fig. 7 Low Pass Filter Circuit	16
Fig. 8 Q-Factor	18
Fig. 9 SMPS Basics Block Diagram.	19
Fig. 10 MATLAB Simulation Circuit	21
Fig. 11 MATLAB Simulation Circuit-Modification Design	21
Fig. 12 Common-mode Noise Circuit	23
Fig. 13 Common-mode Filter	23
Fig. 14 Different-mode Noise Circuit	23
Fig. 15 Different-mode Filter	24
Fig. 16 CM/DM Mode Filter	24
Fig. 17 Input Circuit	25
Fig. 18 Simulink CM/DM Filter Circuit	26
Fig. 19 Input Voltage	29
Fig. 20 Expand Input Voltage	29
Fig. 21 Input Current	30
Fig. 22 Expand Input Current	30
Fig. 23 Output Voltage	31
Fig. 24 Expanded Output Voltage	31
Fig. 25 Output Current	32
Fig. 26 Expanded Output Current	32
Fig. 27 Input Current	33
Fig. 28 Expand Input Current	33

Fig. 29 Input Voltage34
 Fig. 30 Expand Input Voltage34
 Fig. 31 Inductor-Input Voltage35
 Fig. 32 Output Current35
 Fig. 33 Output Voltage35
 Fig. 34 Input Current36
 Fig. 35 Expand Input Current36
 Fig. 36 Input Voltage37
 Fig. 37 Expand Input Voltage37
 Fig. 38 Input Voltage UP, Input Voltage(Snubber)DW39
 Fig. 39 Expand Input Voltage-UP, Snubber Voltage-DW39
 Fig. 40 Bypass-C1 Input Voltage CM40
 Fig. 41 Expand Bypass-C1 Input Voltage CM40
 Fig. 42 Bypass-C2 Input Voltage CM41
 Fig. 43 Expand Bypass-C2 Input Voltage CM41
 Fig. 44 Input Voltage DM42
 Fig. 45 Expand Input Voltage DM42
 Fig. 46 Input Current-UP, Current Snubber-DW43
 Fig. 47 Expand Input Current-UP, Current Snubber-DW43
 Fig. 48 Output Current 5[V]-UP, 15[V]-DW44
 Fig. 49 Output Voltage 5[V]-UP, 15[V]-DW44
 Fig. 50 Filter Input Voltage-UP, Voltage Snubber-DW45
 Fig. 51 Filter Input Voltage DM45
 Fig. 52 Filter Bypass-C1 Input Voltage CM46
 Fig. 53 Filter Bypass-C2 Input Voltage CM46
 Fig. 54 Filter Input Current-UP, Current Snubber-DW47
 Fig. 55 Filter Output Current 5[V]-UP, 15[V]-DW47
 Fig. 56 Filter Output Voltage 5[V]-UP, 15[V]-DW48
 Fig. 57 PCB Logic Flyback Converter Circuit Design48

ABSTRACT

Design of input stage Filter for noise reduction of inverter driven Flyback converter

Yongjin. Song

Advisor : Prof. Jaehong. Kim Ph D.

Department of Electrical Engineering

Graduate School of Chosun University

In the 21st century, electronic devices such as Smart-Phones, components of electric cars, Microgrids, SMPS, machine tools and others are seeking high-performance and small-sized ones. This makes 21st century devices more complex than conventional circuits. Because switching devices such as semiconductors, converters, and inverters increase proportion, noise is generated in circuits. Radioactive noise emitted by the device used and conductive noise propagating through the input and output terminals are generated. Interference between noise causes confusion, such as disturbance, noise, and malfunction of the device.

Noise reduction technologies include PCB (Printed Circuit Board) circuit design technologies that take into account EMC (Electro-Magnetic Compatibility). This can reduce radioactive noise through physical shape variations such as the size of the hole, the thickness of the wiring, the location of the high-frequency or low-frequency device, but this is not enough to eliminate conductive noise.

In this paper, filters were designed on the input side to reduce conductive noise. The MATLAB simulation link numerical analysis program was used for design, and the Flyback converter was designed for noise reduction, and the filters designed in this paper were installed to analyze the waveform. Simulation results confirm that there is less conductive noise on the input side.

1. 서론

제4차 산업 혁명에 접어들면서 많은 서비스 및 제품을 네트워크로 연결하여 사물을 지능화 시키는 기술이 발달하고 있다. 대표적인 예로 사물인터넷(IoT), 빅 데이터, 모바일 등이 있다. 또한 첨단 정보통신기술의 적용 범위가 넓어짐에 따라 전자부품의 IC(집적회로), LSI(고밀도 집적회로)의 구성 및 성능이 중요한 이슈가 되고 있다.

전자 기기의 다양한 기능 및 성능 향상을 위해 사용된 기술은 더욱 복잡한 회로를 가지게 되며, 상호작용을 방해하는 전자파 노이즈가 발생하게 된다. 이 때 발생하는 노이즈는 사용자 및 설계자의 의도와 상관없이 입·출력 또는 접지 등을 통하여 발생된다. 이러한 노이즈는 기기의 오동작, 외란 및 잡음 등 혼선 장애의 발생 원인이 된다.

회로에서 발생하는 전자파 노이즈는 전자파 적합성(Electro Magnetic Compatibility: EMC)으로 적합여부를 판별할 수 있다. EMC는 기기에서 발생하는 노이즈가 전체 시스템에 악영향을 끼치는지를 판별하는 기준이다. 이러한 EMC는 전자파장애(Electro Magnetic Interference: EMI)와 전자파 내성(Electro Magnetic Susceptibility: EMS)으로 구분 된다.

전자파 장애(EMI)에서 발생하는 노이즈는 전자 소자 및 회로에서 발생하는 방사성 노이즈(RE)와 입·출력 단자를 통하여 전파되는 전도성 노이즈(CE)가 있다. 노이즈 저감을 위해 PCB(Printed Circuit Board)설계 시 고주파 또는 저주파 기기 간의 배치, 홀의 크기, 배선의 크기/간격 등 물리적인 형태 변화를 통해 저감 시킬 수 있다. 이러한 방법은 RE저감에는 효과적이지만 CE를 저감시키기에는 한계가 있다.

본 논문에서는 노이즈 확인 및 노이즈 분석을 위해 MATLAB 시뮬레이션 프로그램을 사용하여 인버터 구동용 Flyback 컨버터를 설계하였다. 또한 Flyback 컨버터의 노이즈를 저감시키기 위해서 필터를 설계하고 이를 적용하여 입출력 단자를 측정한다. 측정한 데이터를 비교 분석 하여 입력 단에서 발생하는 CM/DM 노이즈 저감 및 제거용 필터를 설계하였다.

II . 이론적 고찰

A. Flyback 컨버터

1. Flyback 컨버터

Fig. 1은 Flyback 컨버터의 실제 회로도의 등가회로도이다. Flyback 컨버터는 입력과 출력이 전기적으로 분리된 절연 변압기를 갖는 컨버터이며 스위칭 동작을 통하여 출력전압을 일정하게 유지 시키는 전력 변환기이다. 전원 공급 측과 자기적으로는 폐회로를 이루고 있지만 전기적으로는 완전히 절연이 되어있어 최소한의 절연으로 큰 효과를 기대할 수 있다. 이러한 Flyback 컨버터는 100[W]이하의 소 용량 기기에서 많이 사용되며 SMPS (Switched Mode Power Supply) 회로 방식에서 가장 많이 이용되는 DC-DC 컨버터이다.

노이즈 특성을 확인하여 정확한 필터 설계를 위해서는 Flyback 컨버터의 정상상태 및 동작 특성을 분석하여야 한다[1].

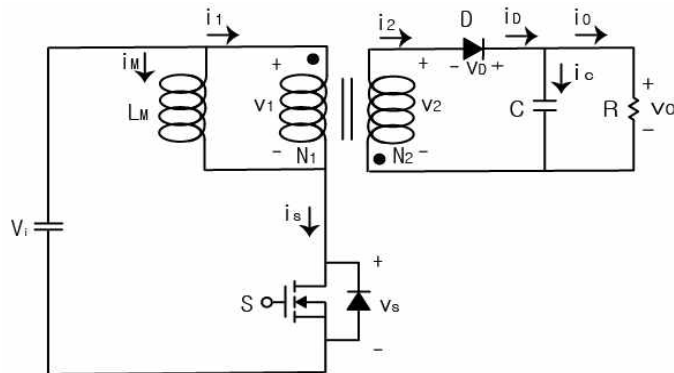


Fig. 1 Flyback Converter

2. 동작 특성

Fig. 2은 Flyback 컨버터의 스위치 S가 닫혔을 때 회로도이다. 스위치 S가 ON 동작 시 1차 측 회로가 폐회로가 되며 입력 전류 I_1 이 흐르게 된다. 여기서 1차 측 전류 $I_1 = i_M = i_s$ 와 같으며 입력 전압원 V_i 는 스위치 전압 V_s 와 같다. 또한 부하전류 i_0 , 출력 전압 V_0 는 0 이 된다. 초기상태가 아닌 경우 출력전압 V_0 는 2차 측 커패시터 C에 충전된 에너지 w_C 가 완전 방전 상태까지 부하 측에 전압을 공급하게 된다. 커패시터 전류 i_C , 전압 v_C 식 (1)과 식 (2)와 같을 때 커패시터 충전 에너지 w_C 는 식 (3)과 같다.

$$i_C = C \frac{dv_C}{dt} \quad (1)$$

$$v_C(t) = \frac{1}{C} \int_{t_0}^t i_{C(T)} dT + v_C(t_0) \quad (2)$$

$$\begin{aligned} w_C &= \int_{t_1}^{t_2} v_C i_C dt = \int_{t_1}^{t_2} \left(C \frac{dv_C}{dt} \right) \cdot i_C dt \\ &= \frac{1}{2} v_2^2 - \frac{1}{2} v_1^2 [J] \end{aligned} \quad (3)$$

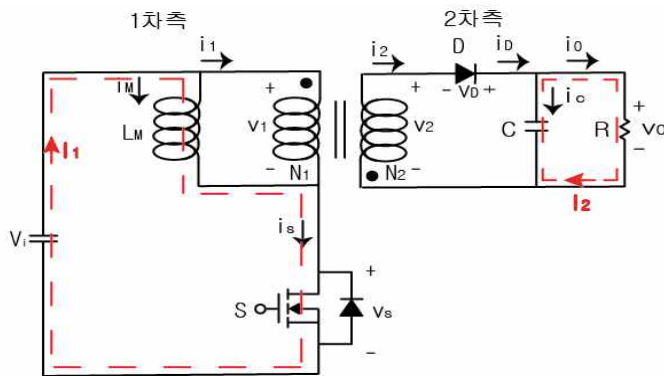


Fig. 2 Flyback Converter Switch ON Circuit

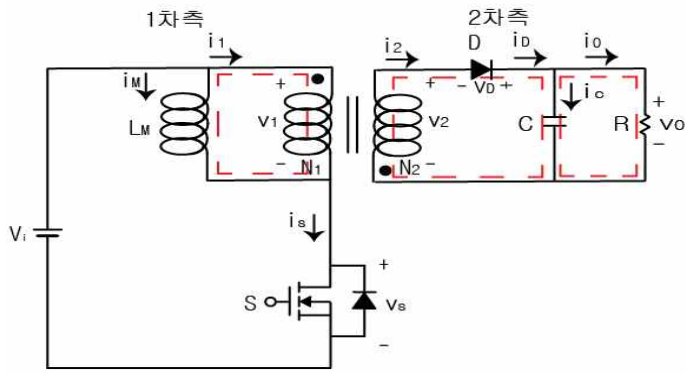


Fig. 3 Flyback Converter Switch OFF Circuit

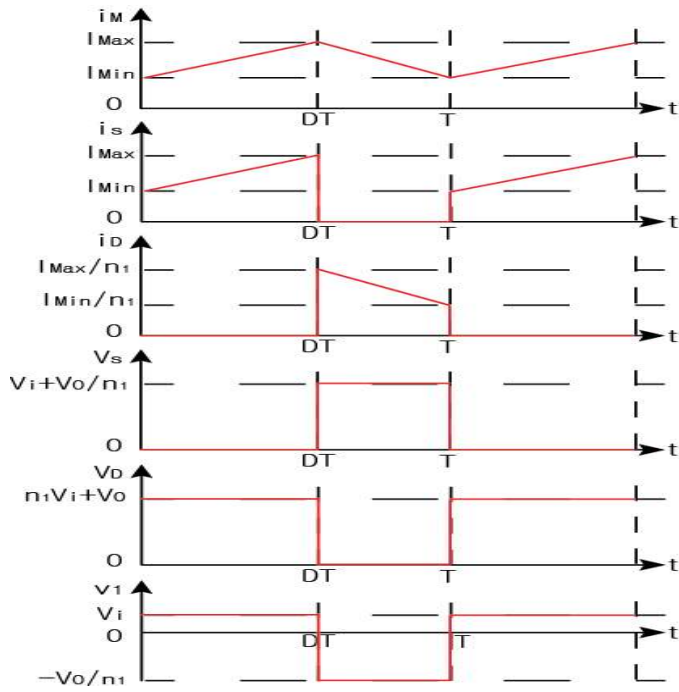


Fig. 4 Flyback Converter Behavior Properties

Fig. 3는 Flyback 컨버터 스위치 S를 열 때 회로도 이다. 스위치가 OFF 될 경우 1차 측 회로는 오픈회로가 되며 이로 인하여 입력 전류 I_1 은 0이 된다. 스위치가 OFF 상태이기 때문에 스위치 전류 i_s 또한 0 이 된다. 1차 측 자화 인덕터 L_M 에 충전되는 에너지 w_L 만큼 전류원으로 동작하게 되며 충전 에너지 w_L 은 인덕터 전압 v_L 인 식 (4)와 인덕터 전류 i_L 인 식 (5)를 이용하여 식 (6)과 같이 나타낼 수 있다. 2차 측 전압 v_2 는 식 (8) 만큼 양단에 전압이 걸리게 되면서 전류 i_2 가 흐리게 된다. 폐회로 가 된 커패시터 C 양단에는 전압이 걸리게 되면서 충전되는 에너지 w_C 만큼 에너지가 충전이 되게 된다. 충전된 에너지를 다 소비될 때까지 부하 측의 출력전압 V_0 는 식 (7)의 크기만큼 전압을 공급하게 된다[12]. Fig. 4와 같이 스위치 ON, OFF 시 동작 특성을 보인다.

$$v_L = L \frac{di_L}{dt} \quad (4)$$

$$i_L(t) = \frac{1}{L} \int_{t_0}^t v_{L(T)} dT + i_L(t_0) \quad (5)$$

$$\begin{aligned} w_L &= \int_{t_1}^{t_2} v_L i_L dt = \int_{t_1}^{t_2} \left(L \frac{di_L}{dt} \right) \cdot i_L dt \\ &= \frac{1}{2} i_2^2 - \frac{1}{2} i_1^2 [J] \end{aligned} \quad (6)$$

$$V_0 = N_1 \cdot \frac{D}{1-D} \cdot V_i \quad (7)$$

여기서, V_i : 입력전압, V_0 : 출력전압, n_1 : 1차 측 권수, D : 듀티비(0~1까지의 변화)이다.

$$v_2 = \frac{v_1}{a} \quad (8)$$

$$a = \frac{N_1}{N_2}, \frac{I_2}{I_1}, \frac{V_1}{V_2}, \sqrt{\frac{Z_1}{Z_2}}, \sqrt{\frac{R_1}{R_2}}$$

여기서, a : 변압기 권수비, N_1/N_2 : 1,2차 측 권선, I_1/I_2 : 1,2차 측 전류, V_1/V_2 : 1,2차 측 전압, Z_1/Z_2 : 1,2차 측 임피던스, R_1/R_2 : 1,2차 측 저항이다.

3. 정상상태 해석

정상상태에서 자화 인덕터 L_M 의 자화 전류 i_M 과 출력전압 v_0 를 해석할 수 있다. 식 (9)는 Flyback 컨버터의 입력 전력 p_{in} 을 나타낸다.

$$p_{in} = V_i \cdot i_s \quad (9)$$

입력전압이 일정할 경우 스위치의 평균 전류 I_s 는 식 (10) 과 같이 구할 수 있다.

$$I_s = \frac{I_m \cdot DT}{T} = D \cdot I_M \quad (10)$$

식 (10)을 이용하여 식 (11) 과 같이 평균 입력전력 P_{in} 을 구할 수 있다.

$$P_{in} = V_i \cdot I_s = D \cdot V_i \cdot I_M \quad (11)$$

평균 출력전력 P_0 는 출력전력의 평균값을 I_0 라 하면 식 (12)와 같이 나타낼 수 있다.

$$P_0 = V_0 \cdot I_0 = V_0 \cdot \frac{I_M}{n_1(1-D)} = \frac{V^2}{R} = \frac{(D \cdot n_1 V_i)^2}{(1-D)^2 V_0 \cdot R} \quad (12)$$

컨버터의 효율이 100% 일 때, 입력전력 P_{in} 과 출력전력 P_0 는 같다. 그러므로 식 (16), (17)에서 자화 인덕터 L_M 의 평균 자화전류 I_M 을 식 (13)과 같이 나타낸다.

$$I_M = \frac{n_1^2 D \cdot V_i}{R \cdot (1-D)^2} = \frac{n_1 V_0}{R \cdot (1-D)^2} = \frac{n_1 I_0}{(1-D)} \quad (13)$$

전류 상승구간 : $0 \leq t < DT$ 에서 자화 인덕터 L_M 은 변압기와 병렬로 연결된 상태 이며 자화 전류 i_M 은 식 (14)의 기울기로 증가한다. 스위치 S 가 ON 되는 DT구간 동안에 자화 전류 i_M 의 상승분 Δi_M 은 식 (15)와 같이 나타낸다.

$$\frac{di_M}{dt} = \frac{V_i}{L_M} \quad (14)$$

$$\Delta i_M = I_{max} - I_{min} = \frac{V_i}{L_M} \cdot DT \quad (15)$$

자화인덕터 전류 i_M 은 선형적으로 변동하므로 최대 전류 I_{max} , 최소 전류 I_{min} 을 식 (16), (17) 과 같이 나타낸다.

$$\begin{aligned}
 I_{max} &= I_M + \frac{1}{2} \Delta i_M = I_M + \frac{V_i}{2L_M} \cdot DT = I_L + \frac{V_0}{2L_M} \cdot (1-D)T \quad (16) \\
 &= \frac{n_1 I_0}{1-D} + \frac{V_i}{2L_M} \cdot DT = \frac{n_1 I_0}{1-D} + \frac{V_0}{2L_M} \cdot (1-D)T
 \end{aligned}$$

$$\begin{aligned}
 I_{\max} &= I_M - \frac{1}{2} \Delta i_M = I_M - \frac{V_i}{2L_M} \cdot DT = I_L - \frac{V_0}{2L_M} \cdot (1-D)T \quad (17) \\
 &= \frac{n_1 I_0}{1-D} - \frac{V_i}{2L_M} \cdot DT = \frac{n_1 I_0}{1-D} - \frac{V_0}{2L_M} \cdot (1-D)T
 \end{aligned}$$

전류 하강구간 : $DT \leq t < T$ 동안의 자화 전류 i_M 은 식 (18)의 기울기로 감소한다. 스위치 off 구간 동안 인덕터 전류의 변동 값 ΔI_L 은 다음과 같이 구할 수 있다.

$$\frac{di_M}{dt} = \frac{-V_0}{L_M} \quad (18)$$

$$\Delta i_M = \frac{V_0}{L} (1-D)T \quad (19)$$

하강구간에서도 자화 전류 i_M 은 선형적으로 변동하기에 식 (9), (13), (19)에서 최대 전류 I_{\max} 최소 전류 I_{\min} 을 구하면 식 (16), (17)과 동일하다 [12].

위와 같은 동작 특성은 전자파 또는 어떠한 장애도 없는 이상적인 모델에서 볼 수 있는 동작 특성이다. 하지만 실제 물리적인 모델에서는 이러한 특성을 찾아보기 힘들다. 실제 모델에서는 내부, 외부의 악영향에 의해서 동작 특성에 장애가 발생하게 된다. 장애로 인해 기기의 오동작, 외란 등의 문제가 발생하게 되며 장애의 원인은 대부분 전자파에 의한 것이다. 모든 전자 기기는 전자파를 전파한다. 전자파를 줄이기 위해서는 PCB 회로 설계 시 EMC를 고려한 PCB를 설계 하는 것이 바람직하다.

B. EMC(Electro Magnetic Compatibility)

전자파 양립성 또는 전자파 적합성(Electro Magnetic Compatibility: EMC)은 전기, 전자 시스템, 장비, 기기 등의 일반적으로 사용되는 전자파 환경 내에서, 규정된 범위를 벗어나지 않고 전자파장해로 인한 성능 저하 및 장애 등을 일으키지 않는 정상 상태로 동작할 수 있는 능력을 뜻한다. EMC는 Fig. 5 와 같이 EMI와 EMS로 분류할 수 있다.

전자파 장해(Electro Magnetic Interference: EMI)는 어떠한 전자기기에서 다른 전자기기로 방사 또는 전도의 경로로 전파된다. EMI를 흔히 무선 주파수(Radio Frequency: RF) 신호를 가리키는 말로 쓰고 있으며 DC에서 가시광선까지 전체 주파수 범위에서 일어날 수 있다. 무선 주파수(RF)는 통신에 사용되는 전자파 에너지의 주파수로 그 범위는 대략 10 KHz ~ 100 GHz이다. 전자파 에너지는 전자기기가 동작하는 과정에서 발생되고 전파된다. 무선 주파수 RF는 RE와 CE로 분류할 수 있다.

방사성 방출(Radiated Emission: RE)는 전자기장의 형태로 매질을 통해서 전파되는 무선 주파수(RF)는 보통 공간을 통하여 전파되지만 다른 방식으로 발생할 수 도 있다.

전도성 방출(Conducted Emission: CE)는 진행파의 형태로 매질을 통해서 전파되는 무선 주파수(RF) 성분으로 주로 도선 또는 상호 접속 케이블을 통해서 전파된다. 선로의 전도성 장해는 전원 선 또는 AC 입력 케이블에 있는 RF 에너지를 말한다. 전도성 신호는 전자기장 형태로 선로를 따라 전파되며, 공간으로는 전파되지 않는다.

EMI와 반대되는 전자파 내성(Electro-Magnetic Susceptibility: EMS)는 전자파장해 또는 비슷한 장해에 얼마만큼 견딜 수 있는지를 의미한다. EMS는 RS, CS, ESD로 분류 되며 ESD는 마이크로 칩 등에 대한 보호설비로 다른 두 분류 보다 좀 더 이슈가 되고 있다.

정전기 방전(Electrostatic Discharge: ESD)는 다른 두 물체가 서로 근접한 거리에 있거나 직접 접촉할 경우 물체 사이에서 발생하는 전하의 이동은 기기에 손상 또는 성능저하를 일으키는 원인으로 관찰된다. 번개가 치는 현

상을 고전압 펄스로 분류하여 전류량이 번개보다 적은 경우 ESD라는 용어를 사용한다. 번개를 ESD의 범주에 포함시켜 검토하기도 한다. 이것은 번개와 ESD가 크기는 서로 다르지만 이들을 막는 보호기술이 매우 비슷하기 때문이다[6].

이렇게 EMC는 EMI와 EMS로 분류 할 수 있으며, 이들 중 EMI가 좀 더 이슈가 되고 있다. 일상생활에서 사용되는 통신기기, 공작기계 및 모든 전기 전자기기에서는 전자파가 발생 또는 전파하기 때문이다. 이렇게 발생한 전자파로 인해 전자기기의 오동작, 외란 및 잡음 등의 장애가 발생하게 된다. 이러한 문제로 인하여 유럽, 미국, 중국, 대한민국 등 전 세계의 많은 나라에서는 전자파적합성(EMC)시험을 의무적으로 실시하도록 하고 있다.

EMC 규정은 각 나라별로 다르지만 대표적으로 미국의 연방통신위원회(Federal Communications Commission: FCC), 독일의 전기기술자협회(Verband Deutscher Elektrotechniker: VDE)의 규정을 참고하고 있다. 위에서 언급한 장애의 원인으로 EMI가 대두 되고 있다.

표 1, 2은 RF의 장애 허용범위 및 시험 규정 이다.

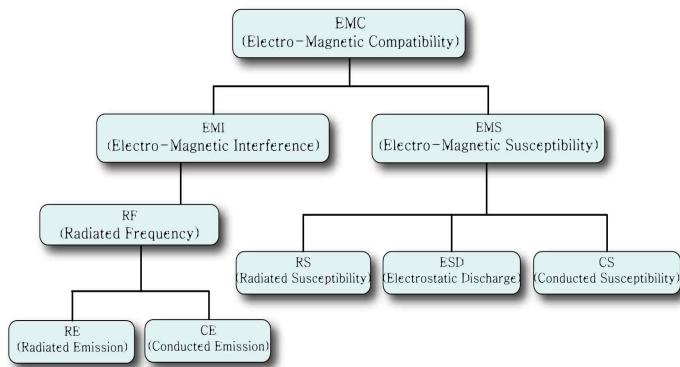


Fig. 5 A Classification of EMC

Table 1. RF Interference Voltage Acceptance Criteria

주파수 범위(MHz)	허용 기준 (dB(μV))	시험 방법	비고
1.15 ~ 0.5	79 (준첨두값) 66 (평균값)	KN 16-1-1 KN 16-1-2	(주1)
0.15 ~ 0.5	73 (준첨두값) 60 (평균값)	KN 16-2-1	
(주1) 구내의 직류전원 배전망 또는 30 [m]를 초과하는 케이블에 연결된 배터리에 연결하기 위한 포트에만 적용			

Table 2. RF Electro-magnetic Field (0.15~230 MHz)

적용 포트	시험조건	단위	시험방법	성능평 가기준	비고
신호 및 제어 포트	0.15 ~ 230	MHz	KN 61000-4-6	A	주(1) 주(2)
	1	V			
	80	% AM (1 KHz)			
입 · 출력 직류 전원포트	0.15 ~230	MHz	KN 61000-4-6	A	주(1) 주(2) 주(3)
	1	V			
	80	% AM (1 KHz)			
입 · 출력 교류 전원포트	0.15 ~230	MHz	KN 61000-4-6	A	주(1) 주(2)
	3	V			
	80	% AM (1 KHz)			
(주1) 연결선의 길이 3[m]를 초과하는 포트에만 적용한다.					
(주2) 시험조건 중 인가되는 신호의 세기는 변조하기 전에 실효값이며 실제 시험시에는 AM 변조신호를 인가한다.					
(주3) 재충전을 위해 기기에서 제거되거나 분리되어야 하는 배터리 또는 재충전식 배터리에 연결하도록 만들어진 입력 포트에는 적용하지 않는다. 교류-직류 전원 어댑터에 사용하도록 만들어진 직류 입력 포트가 있는 기기는 제조자가 규정한 전원 어댑터의 교류 입력 전원에서 시험한다. 특히 제조자가 규정하지 않은 경우 일반적인 교류-직류 전원 어댑터를 사용해서 시험하여야 한다.					

C. 노이즈(Noise)

전자파 장애 EMI의 원인인 노이즈(Noise)는 시스템을 방해하는 모든 전기 전자 적인 원인을 말한다.

전기 전자 기기에 전류가 흐르게 될 경우 전류의 주위에는 전계와 자계가 발생하게 된다. 발생한 전계와 자계는 전류의 변화에 따라 특성이 변하며 이로 인해 의도하는 바와 관계없이 전자파인 노이즈가 발생하게 된다. 이렇게 발생된 노이즈는 전파경로를 통하여 전파되는 기기에 성능저하 또는 오동작의 원인이 되며, 이것을 “전자파 장애” 라고 한다. 이러한 장애는 반도체, 디지털 등의 기술이 급속히 발전하면서 부품의 초소형 고밀도, 고속화 로 극히 짧은 시간에 전압 과 전류 가 변화할 때 노이즈가 대단히 커지게 된다. 이와 동시에 외부에서 방사된 노이즈에 민감한 특성을 보이는 등의 단점이 있다. 이와 같은 특성을 보이는 기기는 제어에 어려움이 있어 자연적인 미세한 장애에도 민감한 특성을 보여 오동작을 유발시킨다. 여러 산업분야에 걸쳐 전기 전자 기기가 보급됨으로써 전자파의 영향 및 기존 동작에 문제를 일으키기도 한다. 이러한 노이즈는 자연적으로 발생하는 자연 노이즈와 전기제품 등에 의해서 발생하는 인공 노이즈로 분류 할 수 있다. 자연노이즈는 크게 문제가 되지 않지만, 인공노이즈에 의해서 많은 문제가 발생한다. 인공노이즈에 의한 문제로는 앞에서 언급 기기의 오동작과 성능의 저하, 외란 및 잡음 등이 있으며, 더 나아가 인체에 악영향을 준다. 이러한 인공노이즈는 방사성 노이즈와 전도성 노이즈로 분류되며, 방사 노이즈는 다른 기기에서 발생한 노이즈가 다른 기기에 영향을 준다. 영향을 줄이는 방법으로 차폐 또는 접지 등의 방법이 있다. 방사성 노이즈에 비해 전도성 노이즈의 제거는 그렇게 쉽지 않은 않다. 전도성 노이즈 에는 차동 모드(Different Mode)노이즈와 커먼 모드(Common Mode)노이즈 두 가지의 노이즈 모두 고려하여 하기 때문이다[4]. Fig. 6과 같이 Noise를 분류 할 수 있다.

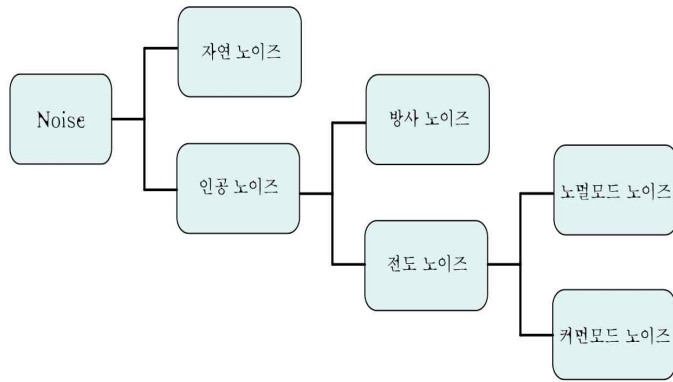


Fig. 6 A Classification of Noise

D. Noise 저감 대책 방법

1. Filter

전도성 노이즈를 저감 제거하기 위해서는 Filter를 설계하는 방법이 효과적이다. Filter는 전원을 공급하는 전원 선 또는 신호 선에서 의도치 않게 발생하는 노이즈 성분을 감소시키는 역할을 하는 제품 또는 소자를 Filter라고 한다. 이러한 Filter는 전원의 입·출력에 포함된 노이즈를 제거하거나 감소하는 기능을 하며 커패시터(C)와 코일(L)로 이루어진 수동형 Filter이다. 기본적으로 노이즈의 유입 및 유출을 줄이고, 전류의 변화에 의해서 발생하는 노이즈는 Filter를 이용하여 전류의 변화와 흐름을 방해함으로써 유출 및 발생하는 양을 제한하는 것이 목적이다. Filter를 설계하기에 앞서 몇 가지 고려하여야 할 사항이 있다.

a. Filter의 종류 및 제품

Filter의 종류 및 제품을 상황에 따라 고려해야 한다. 그 이유는 설계자에 따라 회로에서 차단하고 싶은 Noise의 폭이 각각 다르고, 그에 맞는 Filter를 선정하여야 한다. Filter는 대역폭에 따라 종류를 분류할 수 있다. 대역폭에 의한 분류로는 저역필터인 LPF(Low Pass Filter), 대역통과필터 BPF(Band Pass Filter), 고역통과필터 HPF(High Pass Filter), 대역저지필터 BSF(Band Stop Filter 또는 BRF Band Reject Filter, Notch Filter)가 있다. 그 외에도 통과대역의 형태에 따른 Butterworth, Chebyshev로 분류되며 PCB 회로의 L, C를 이용하여 구현 형태에 따라서 π 형, T형 등으로 분류하기도 한다. Filter의 소자 및 제품으로는 디커플링, bypass, π 형, T형, LC, RC 등이 있으며, 대표적인 제품으로는 초크(Choke), 디커플링, bypass 및 LC를 이용한 수동형 Filter 제품들을 많이 사용한다.

b. Filter 선정 시 고려사항

첫 번째. 정격 용량에 맞는지 확인하여야 한다. Filter 선정 시 실제 사용 전류와 같거나 10% 정도의 용량에 여유가 있는 것을 사용하는 것이 좋다. 실제 사용 용량보다 높은 용량을 사용할 경우 감쇄 특성은 떨어지고 사이즈만 커지고, 가격이 비싸진다. 반대로 낮은 정격전류의 것을 사용할 경우 가격은 저렴할 수 있지만 신뢰성이 저하된다.

두 번째. 사용 목적을 고려하여야 한다. 사용 목적이 Noise의 방출을 감소시키는 것인지, 아니면 유입을 감소시키는 것인지를 명확하게 선택하여야 한다.

세 번째. Noise 주파수를 확인하여야 한다. 줄이고자 하는 Noise가 저주파(1MHz이하) 인지 고주파(5MHz이상)인지 또는 광대역인지를 확인한다.

네 번째. Noise의 특성을 확인한다. Noise의 특성이 Normal 또는 Common Mode 인지를 확인하고, 그에 적합한 Filter를 선택한다. 만일 확인이 어려울 경우 두 가지 특성의 Noise Filter를 설계하여 실험한다.

c. Filter 설계 방법

설계하기에 앞서 Filter 소자의 특성을 먼저 이해하여야 한다.

용량성 리액턴스 X_C 는 고주파에서 그 크기가 작아져 전류 또는 신호가 통과하기 쉬워진다. X_C 와 반대 특성인 유도성 리액턴스 X_L 은 고주파에서는 크기가 커져 전류 및 신호가 통과하기 어려워진다. 이러한 특성의 소자들을 이용하여 자신이 원하는 Filter를 설계할 수 있다. X_C , X_L 는 식 (20)과 같이 나타낼 수 있다.

$$X_L = \omega L, \quad X_C = \frac{1}{\omega C} \quad (\omega = 2\pi f_o) \quad (20)$$

Fig. 7는 LPF Filter 회로이다. 회로의 C 양단의 전압은 출력전압 V_o 와 같으며 V_o 는 식 (21)과 같이 구할 수 있으며 식 (21)을 이용하여 L과 C 값을 선정할 수 있다.

$$V_o(j\omega) = \frac{\frac{1}{j\omega C}}{j\omega L + \frac{1}{j\omega C}} V_i, \quad V_o = \frac{X_C}{X_L + X_C} V_i \quad (21)$$

입력에 따른 출력을 비교하여 주파수 응답 특성을 구할 수 있다. 주파수 응답 $G(j\omega)$ 식 (22)과 같으며 출력전압 V_o 은 식 (21)를 통해 도출할 수 있으며 주파수 응답의 크기 $|G(j\omega)|$ 는 식 (21), (22)를 통해 식 (23)과 같이 나타낼 수 있다. 필터 소자가 LC 소자가 아닌 RL 소자일 경우 주파수 응답의 크기는 $1/\sqrt{2}$ 이 된다.

$$G(j\omega) = \frac{V_o}{V_i}(j\omega) = \frac{\frac{1}{j\omega C}}{j\omega L + \frac{1}{j\omega C}} \quad (22)$$

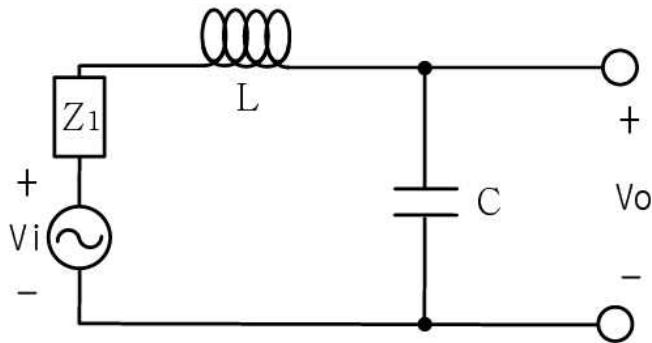


Fig. 7 Low Pass Filter Circuit

$$|G(j\omega)| = \frac{\omega L - \frac{1}{\omega C}}{\sqrt{(\omega L - \frac{1}{\omega C})^2}} \quad (23)$$

주파수 응답의 크기인 식 (23)을 이용하여 차단 각주파수 ω_0 는 식 (24)와 같이 나타낼 수 있으며, 차단 주파수 f_o 는 식 (25)와 같다.

$$\omega_o^2 = \frac{1}{LC}, (\omega_o = 2\pi f_o) \quad (24)$$

$$f_o = \frac{1}{2\pi\sqrt{LC}} \quad (25)$$

차단 주파수 f_o 인 식 (25)을 이용하여 Filter 소자인 L 또는 C 값을 선정할 수 있으며 또는 식 (26)과 같이 차단각주파수 ω_0 을 이용하여 소자의 값을 선정할 수 있다.

$$\omega_o L = \frac{1}{\omega_o C}, R = \frac{1}{\omega_o C}, R = \omega_o L \quad (26)$$

위와 같은 방법 이외에도 C 소자의 값을 선정할 수 있으며, 첫 번째로 클럭 신호의 에지율(Edge rate)을 알고 있을 경우에는 에지율 인 식 (27)을 통해 커패시턴스 값을 선정할 수 있다. 에지율은 어떠한 파형의 Min에서 Max까지의 상승 시간 또는 하강 시간을 의미한다.

$$t_r = kR_t C_{\max} = 3.3 \times R_t \times C_{\max}$$

$$C_{\max} = \frac{0.3t_r}{R_t} \quad (27)$$

여기서, R_t : 회로의 전체 저항, C_{\max} : 사용 커패시턴스의 최대값, k : 시정수의 배수 이다.

두 번째 방법은 제거할 잡음의 최대 주파수를 정하고, 신호 왜곡을 줄이기 위해 커패시터의 허용범위를 구하는 것으로 식 (28)을 통해 C의 허용범위를 구할 수 있으며 여기서, $C = [nF]$, $f = [MHz]$ 단위를 갖는다.

$$C_{max} = \frac{100}{f_{max} \times R_t}, \quad \frac{1}{2\pi f_{max} \frac{C}{2}} \geq 3 \times R_t \quad (28)$$

앞에서 언급한 방법을 기반으로 RLC 소자 값을 선정할 수 있다. 선정된 소자의 공진 특성은 Q-Factor를 이용하여 확인할 수 있다.

Fig. 8은 주파수에 따른 Q-Factor를 나타낸 것으로 주파수 선택 특성 품질을 의미한다. Pick 점을 기준으로 그래프의 대역폭이 좁을수록 대부분 공진 특성이 우수하지만 그와 반대되는 특성의 필터들도 있기 때문에 무조건 좁다고 해서 공진 특성이 우수하다고 할 수는 없다. 공진이란 결국 주파수의 선택 특성을 말하는 것이기 때문에 사용할 필터에 얼마나 좋은 주파수 특성을 선택해 낼 수 있는 지표가 Q-Factor이며 다른 의미에서는 R 유효분에서의 손실에 대한 L, C의 무효분에서의 손실 비를 의미 한다. 주파수 또는 손실의 의미를 가지고 있는 Q-Factor는 식 (29)과 같이 나타낼 수 있다.

$$Q(\text{Quality Factor}) = \frac{\omega_o L}{R} = \frac{f_o}{f_2 - f_1}, \quad (3dB = \frac{1}{\sqrt{2}}) \quad (29)$$

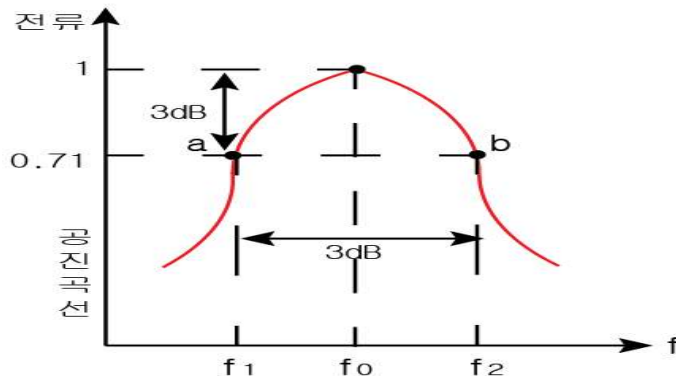


Fig. 8 Q-Factor

III. 회로 및 Filter 설계

A. 회로 설계

노이즈 저감을 위한 필터의 특성을 고찰하기 위해 기본 회로를 Flyback 컨버터형 SMPS를 적용하였으며 Fig. 9와 같다. Fig. 9와 같이 SMPS의 기본 구성은 Flyback 컨버터를 기준으로 1차 측과 2차 측으로 나눌 수 있다. 1차 측에는 노이즈 필터, 돌입전류 방지 회로, 입력 정류 평활 회로로 구성되어 있으며 2차 측은 출력 정류 평활 회로, Feedback 회로인 궤환제어 및 보호 회로로 구성 하였다.

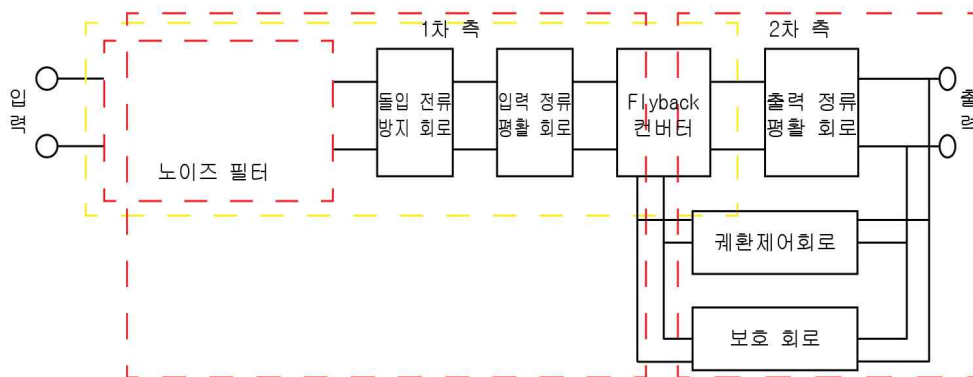


Fig. 9 SMPS Basics Block Diagram.

SMPS 기본 구성도를 참고하여 Fig. 10과 같이 MATLAB 시뮬링크(Simulink)를 사용하여 Flyback 컨버터 회로를 설계하였다. 설계 회로 구성으로는 Flyback 컨버터의 절연 변압기를 기준으로 1차 측에는 돌입 전류 방지 회로, DM/CM 필터 회로, 스너버 회로, MOSFET으로 구성되어 있으며, 2차 측은 정류 회로, 출력전압을 일정하게 공급할 수 있도록 전압원 역할을 하는 커패시터(C)로 구성하였다. Fig. 11은 Fig.10을 추가적으로 수정 설계한 회로 이다.

2차 설계 회로 수정사항으로는 입력전압 24[V]를 12[V] 2개로 나누어서 설계 하였으며 필터의 동작 특성을 파악하기 위해서 전원 단자에 DM노이즈를 발생하도록 설계하였다. 또한 필터를 회로에 추가하기 전과 후의 특성을 분석하기 위해서 바이패스 회로를 추가 적으로 설계하였다. 바이패스 회로가 돌입전류 등에 대한 보호 설비로서 동작하기 때문에 1차 회로에서 설계한 돌입전류 보호 회로인 커패시터와 저항을 제거하였다. 2차 설계를 한 이유는 좀 더 실제와 같은 상황에서 발생하는 노이즈를 저감 및 제거하기 위해서 이며 정확한 필터의 동작특성을 측정하기 위해서이다.

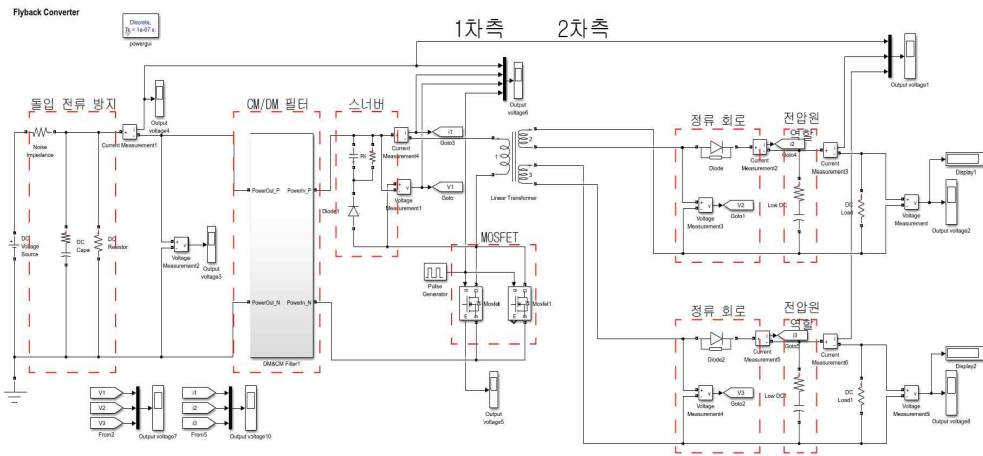


Fig. 10 MATLAB Simulation Circuit

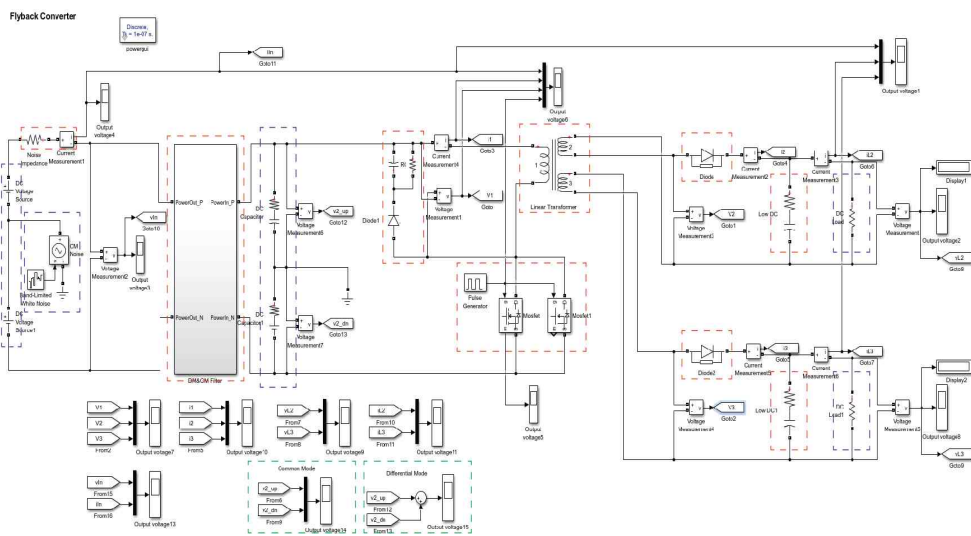


Fig. 11 MATLAB Simulation Circuit-Modification Design

B. Filter 설계

앞에서 언급한 Filter 설계방법과 종류 들을 참고하여 Flyback 컨버터의 입력단자를 통하여 유입 및 방사되는 노이즈를 저감 및 제거한다. 입력단자를 통하여 전파되는 노이즈는 주로 전도성 노이즈가 있다. 전도성 노이즈에는 커먼 모드(Common Mode) 노이즈 와 차동 모드(Different Mode) 노이즈가 있다.

커먼 모드(Common Mode) 노이즈는 공통 모드로 불리기도 한다. 이유는 Fig. 12와 같이 크기와 방향이 같은 두 개의 노이즈가 기생 커패시터(C)를 지나 접지를 따라 흐르기 때문이다. 노이즈의 발생 원인은 기생 커패시터에 의해서 발생하는 선간과 접지 간의 전위차에 의해서이다. 전위차를 줄이기 위해서는 Fig. 13와 같이 선로 양단에 리액턴스(L)와 커패시터(C)를 직·병렬접속 시킨다. L_1 와 L_2 의 크기는 서로 대칭되며, C_1 과 C_2 또한 대칭된다. 이러한 이유는 앞에서 설명한 바와 같이 기생 성분에 의한 선로와 접지 간의 전위차를 고려하기 위해서 이다.

직·병렬접속한 LC 소자는 Filter로서 동작하게 되며 LPF와 같은 특성으로 동작하게 된다. 주파수에서 LC는 저항으로서 동작하게 된다. LPF는 차단주파수 f_o 을 기점으로 L의 저항이 커지게 되면서 전류의 흐름을 방해하게 된다.

L과 반대로 C의 저항은 작아지게 되면서 전류의 흐름을 방해 하지 않는다. 이러한 주파수에서의 특성을 이용하여 노이즈가 발생하는 주파수 대역을 차단하여 노이즈를 제거 한다.

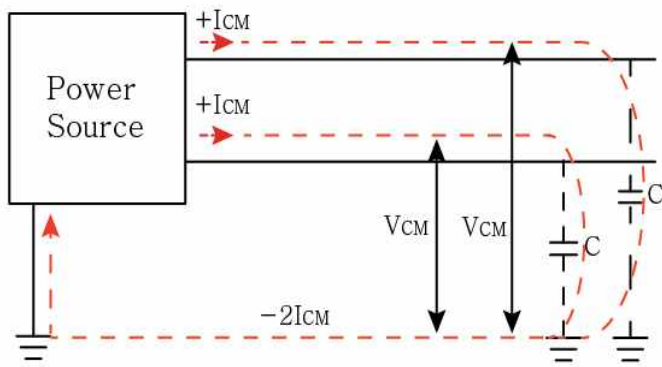


Fig. 12 Common-mode Noise Circuit

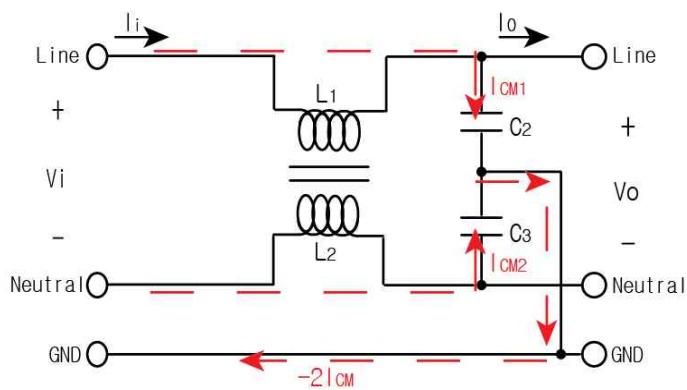


Fig. 13 Common-mode Filter

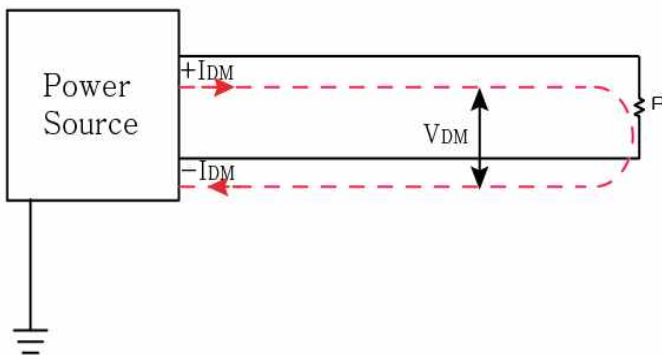


Fig. 14 Different-mode Noise Circuit

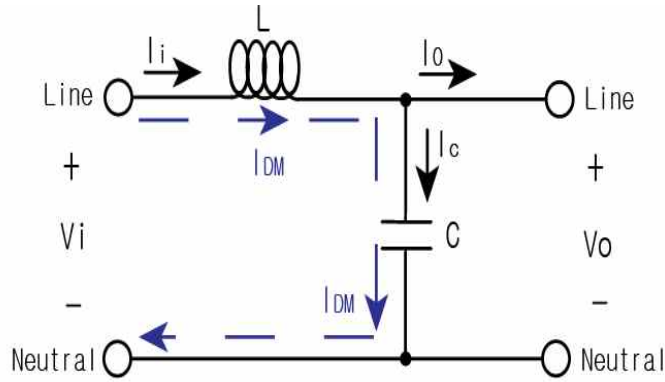


Fig. 15 Different-mode Filter

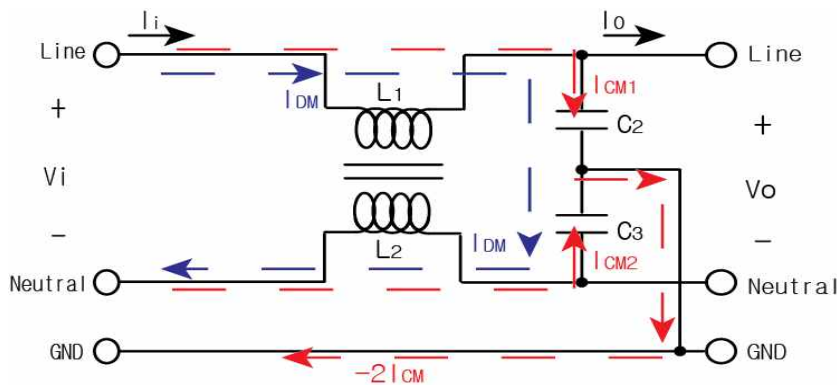


Fig. 16 CM/DM Mode Filter

차동 모드(Different Mode) 노이즈는 Fig. 14에서 보이는 것과 같이 전류, 전압과 동일한 경로를 통하여 노이즈의 유입 및 방사가 이루어진다. 차동 모드 노이즈는 Fig. 15과 같이 LC 소자를 설계하여 노이즈를 감소 및 제거할 수 있다. 차동 모드 필터 또한 앞에서 설명한 커먼 모드의 LPF 필터와 동일하게 동작하며 차단주파수 f_o 부터는 감소 특성을 보일 것이다. 커먼 모드와 다른 점은 노이즈가 선로만을 통해서 이동하기 때문에 커먼 모드처럼 커패시터(C)를 Y형으로 설계할 필요가 없다.

앞에서 설명한 전도성 노이즈인 CM/DM 노이즈를 저감 및 제거하기 위해서는 두 가지 노이즈의 특성을 다 고려하여 필터를 설계하여야 한다. 위의 필터 특성들을 고려하여 Fig. 16과 같이 LPF 필터를 설계한다.

Flyback 컨버터는 입력 전압 $V_i = 24[V_{oc}]$, 스위칭 주파수 $f_{sw} = 20[KHz]$, 입력 측 병렬 커패시터 및 내부저항 $C_i = 432[uF], r = 0.05[\Omega]$, 입력 측 병렬 저항 $R_i = 200[K\Omega]$, 스너버 회로 병렬 커패시터 및 내부저항 $C_{sn} = 4.7[nF]/r = 0.05[\Omega]$, 병렬 저항 $R_{sn} = 500[\Omega]$ 으로 구성되어 있다. 차단 주파수 f_o 을 20[KHz]로 선정한다. Filter로 사용되는 모든 소자에는 아주 작은 내부저항 r 을 가지고 있다. 그렇기 때문에 LC를 선정할 때 이러한 부분을 고려하여 선정하여야 한다.

Fig. 17 L_1 를 선정하기 위해서 먼저 Fig. 18 병렬 C_i, R_i 을 임피던스 Z_1 를 구한다. C_i 은 식 (20)로 $X_{iC} = 0.0184[\Omega]$ 이 된다. C_i, R_i 을 임피던스가 아닌 계산하기 쉽도록 먼저 식 (30) 어드미턴스 Y 를 계산한다. $Y_1 = 0.0184$ 가 된다. Y_1 를 식 (30)과 같이 역수를 취해서 Z_1 을 구한다. $Z_1 = 54.348[\Omega]$ 이 된다.

$$Y = \sqrt{\left(\frac{1}{R}\right)^2 + X_C^2}, Y = \frac{1}{Z} \tag{30}$$

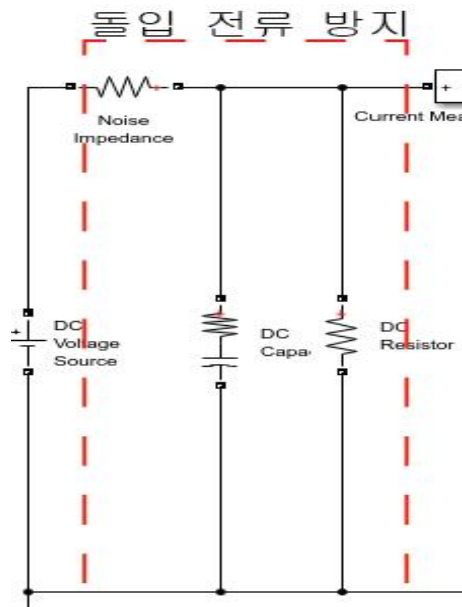


Fig. 17 Input Circuit

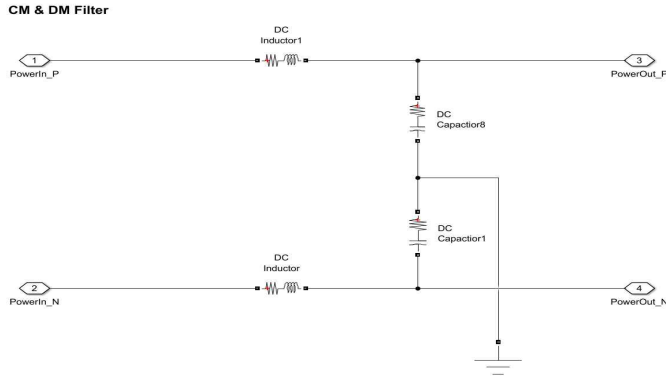


Fig. 18 Simulink CM/DM Filter Circuit

$$f \propto \frac{1}{T} \quad (f: \text{주파수}, T: \text{주기}) \quad (31)$$

식 (26)을 통해서 $L_1 = 0.4325[\text{mH}]$ 를 구할 수 있다. C_1 을 구하기 위해서 식 (24), (25)를 통해서 $C_1 = 146[\text{nF}]$ 를 구할 수 있다.

L_1, L_2 와 C_1, C_2 는 대칭 성분이기 때문에 같은 값을 선정해 준다. 식 (21)을 통해서 출력전압 V_o 를 구할 수 있으며 $V_o = 16[\text{V}]$ 이다. 식 (22)을 통해서 주파수 응답 $G(j\omega) = 0.7$ 이 된다. 앞에서 설계한 Filter가 LPF로서 동작을 하는지 확인하기 위해서 MATLAB 시뮬링크 프로그램을 이용하여 실험을 실시한다. 설계한 Filter는 수식적으로 구한 Filter 이기 때문에 오차가 발생 할 수 있다. 그렇기 때문에 실험을 통하여 측정된 데이터를 토대로 Filter를 수정 설계하고, CM/DM 노이즈 저감 및 제거에 적합한 필터를 수정 설계한다.

Fig. 18는 시뮬링크 프로그램을 이용하여 설계한 CM/DM Filter 회로이다.

Fig. 11와 같이 Flyback 컨버터 회로를 다시 수정 설계하였으며 Filter 또한 실험 데이터를 토대로 수정 설계 하였다. 설계 방법은 필터를 설치하지 않은 초기상태의 회로 데이터를 바탕으로 차단주파수를 선정한다. 선정하기 위해서 먼저 초기상태의 전류, 전압 파형의 노이즈의 발생 시간 및 주기를 확인한다. 식 (31)과 같이 주파수는 주기와 반비례 관계이며 식 (31)을 이용하여 차단주파수를 계산한다. 계산한 차단주파수 f_o 를 이용하여 선로의 입력

단 출력단의 식 (30)을 이용하여 어드미턴스 Y 를 구한다. 구한 어드미턴스를 이용하여 임피던스 Z 를 구한다. 구한 임피던스를 이용하여 LC 소자를 선정한다. Y-cap을 사용할 경우 저항이 $50[\Omega]$ 이하로 선정하여야 하며 누설전류 또한 고려하여 선정하여야 한다.

위의 방법으로 Filter를 설계 하였으며, 아래와 같은 방법으로 변압기를 설계 하였다.

첫 번째 권수를 선정한다. 실제 변압기의 와인딩(Winding)시 생기는 오차를 고려하여 권수를 1~2번 더 와인딩 한다.

두 번째 권선의 단면적을 선정한다. 일반적으로 권선의 단면적 B 는 $1[mm^2]$ 당 $5\sim 7[A]$ 까지 사용 가능하다. 식 (32)을 이용해서 단면적을 구하며, 구한 단면적을 이용하여 전류밀도 δ 의 식 (34)을 통해서 전선의 허용전류를 알 수 있다.

세 번째 인덕터 L 를 구하기 위해서 식 (34)을 사용하거나 또는 식 (33)을 이용해서 선정할 수 있다.

네 번째 상호인덕턴스 M 은 식 (35)을 통해서 선정할 수 있다. 만약 이상적인 경우에는 K 를 제외하고 계산하면 된다.

$$\delta = \frac{I}{S}[A/mm^2] \quad S = \pi r^2 \quad (32)$$

$$\Phi = BS, \quad B = \mu H, \quad B = \mu n I \quad (33)$$

$$LI = N\Phi, \quad L = \frac{\mu s n^2}{l}, \quad \Phi = \frac{\mu s n i}{l} \quad (34)$$

$$M = K\sqrt{L_1 L_2} \quad (35)$$

Table 3. Transformer Value

V [v]	N	I [A]	D [mm]	S [mm ²]	δ [A/mm ²]
24 (1차측)	24	2	0.5	0.2	10
	24		0.7	0.4	5
5 (2차측)	6	8	0.9	0.6	13.3
	6		1.2	1.1	7.3
15 (2차측)	17	3	0.6	0.3	11
	17		0.8	0.5	6

IV. 시뮬레이션

A. 1차 설계회로 시뮬레이션

Fig. 19, 20은 Filter를 추가하지 않은 초기 상태의 입력 측 단자의 전압, 파형이다. Fig. 20에서 보이는 것처럼 스위치가 ON 되었을 때 순간적으로 이 상전압이 발생하며, 일정 시간 후에 정상상태가 되는 것을 볼 수 있다.

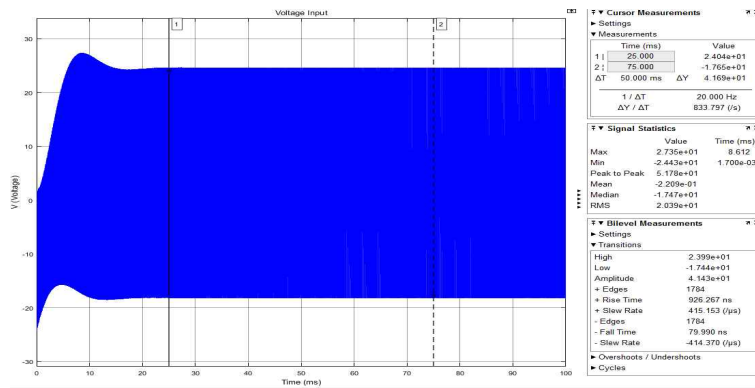


Fig. 19 Input Voltage

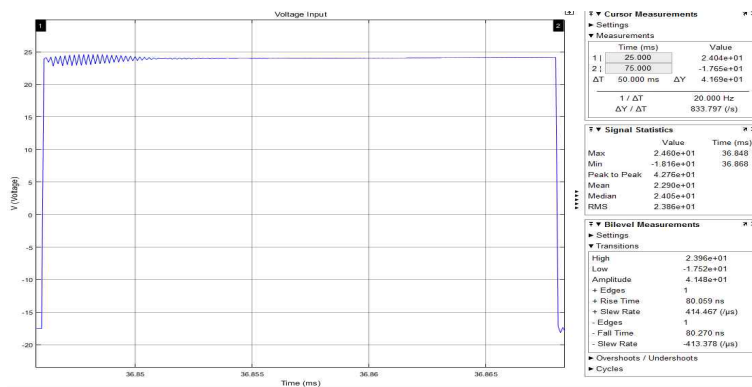


Fig. 20 Expand Input Voltage

Fig. 21, 22는 입력 측 단자의 전류 파형의 특성을 보여주고 있다. Fig. 22에서 보이는 것과 같이 전류도 전압과 비슷하게 스위치가 ON/OFF 상태가 되었을 때 순간적으로 돌입전류가 발생하는 것을 확인할 수 있으며, 전압보다 전류의 노이즈가 좀 더 심한 것을 확인할 수 있다. 또한 정상상태로 돌아가는 시간 또한 오래 걸린다.

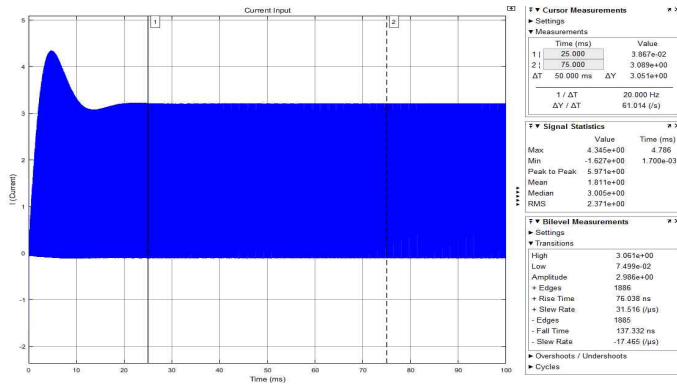


Fig. 21 Input Current

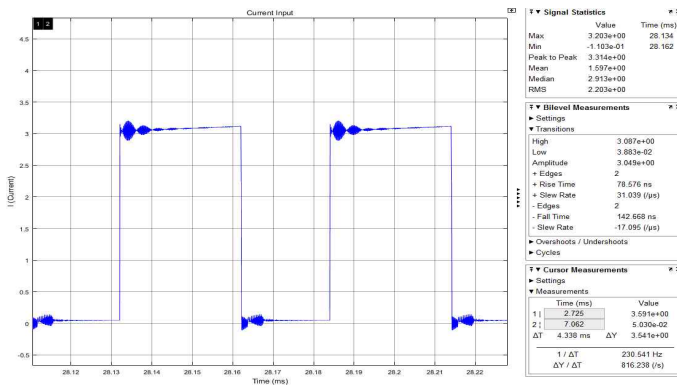


Fig. 22 Expand Input Current

Fig. 23, 24는 출력 측 단자의 전압을 보여주고 있다. 순간 돌입 전압이 발생하지만 일정 시간 후 정상상태로 돌아가는 것을 확인할 수 있다. Fig. 24는 파형의 특성을 확인하기 위해서 출력 전압 파형을 확대한 상태이며 입력단의 영향으로 노이즈가 발생한 것을 확인할 수 있다. 2차 측 5[V] 단자 회로는 파란색, 2차 측 15[V] 단자 회로는 주황색으로 나타내고 있다.

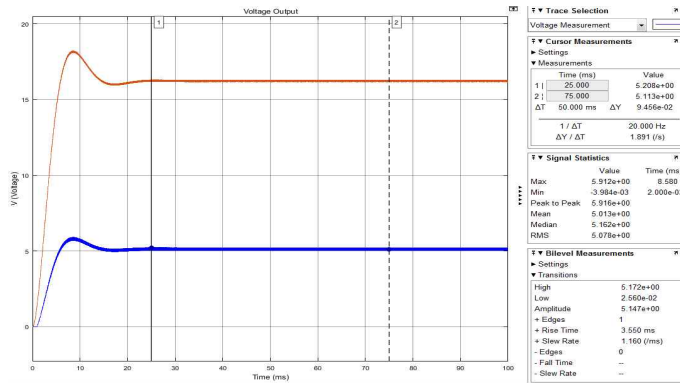


Fig. 23 Output Voltage

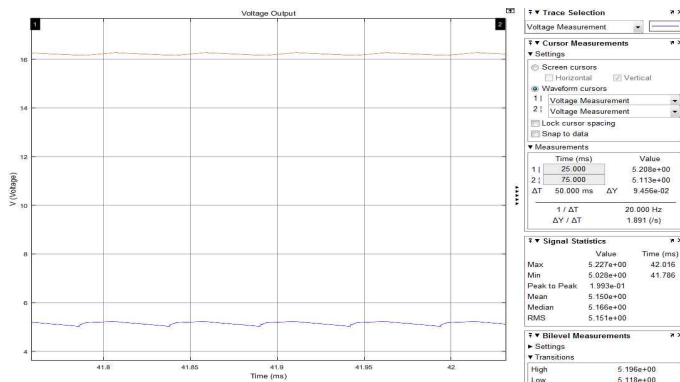


Fig. 24 Expanded Output Voltage

Fig. 25, 26 출력 측 단자의 전류의 파형을 보여주고 있다. 전류 또한 돌입 전류가 발생하고 일정 시간 후에 정상상태로 돌아가는 것을 볼 수 있다. Fig. 26 에서는 6 권선 변압기에 노이즈가 많이 발생하는 것을 알 수 있다. 노이즈는 입력 측의 영향에 의해서 노이즈가 발생한 것을 볼 수 있다. 2차 측 5[V] 단자 회로는 파란색, 2차 측 15[V] 단자 회로는 주황색으로 나타내고 있다.

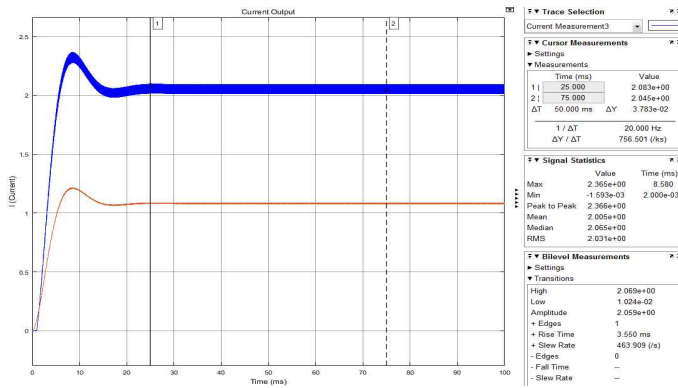


Fig. 25 Output Current

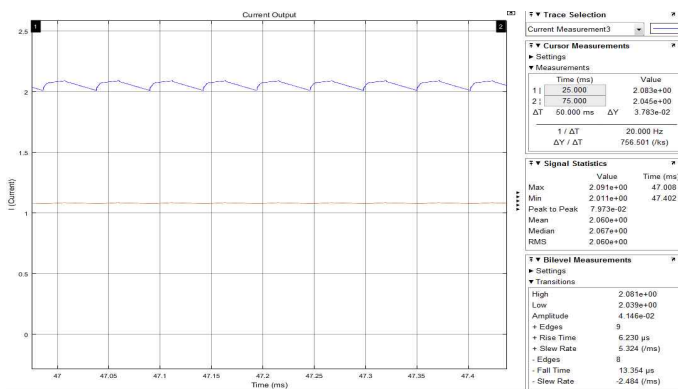


Fig. 26 Expanded Output Current

앞에서 설계한 필터를 사용해서 전압, 전류 특성을 측정하였다. 설계한 필터는 $L = 0.4325[\text{mH}]$, $C = 146[\text{nF}]$ 를 선정 하였다. 차단 주파수는 $f_o = 20[\text{KHz}]$ 이다.

Fig. 27, 28는 입력 측 전류 파형을 측정한 것 이다. Fig. 27에서는 초기 측정 값 보다 전류의 크기가 줄어 든 것을 확인할 수 있다. Fig. 28에서 보이는 것과 같이 파형의 모양이 노이즈에 의해서 파형의 특성이 변한 것을 확인할 수 있다. 주파수 공간에서 저항으로서 동작하는 인덕터 L 특성에 의해서다. 식 (20)에서 보이는 것처럼 주파수와 비례관계 이며 차단 주파수 이상에서는 전류의 흐름을 방해 하며 손실이 발생하게 된다.

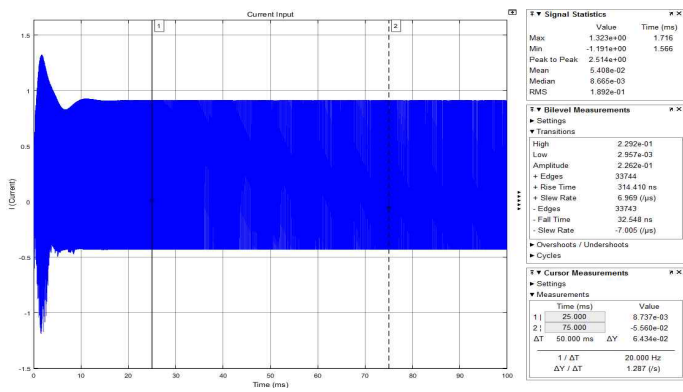


Fig. 27 Input Current

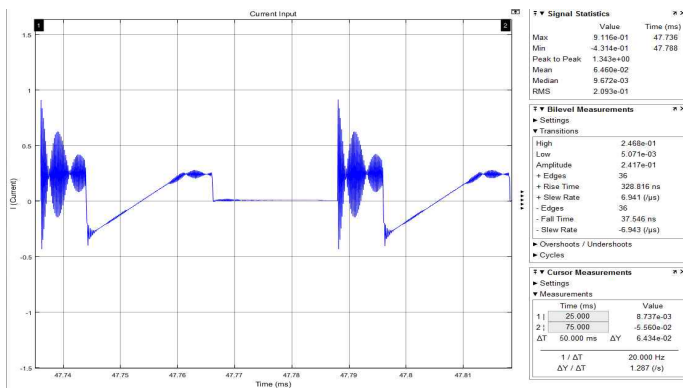


Fig. 28 Expand Input Current

Fig. 29, 30은 입력 측 전압 파형을 측정된 것이다. 초기 실험 파형보다 전압의 크기가 떨어진 것을 알 수 있다. 이러한 특성을 보이는 이유는 위에서 설명했듯이 주파수 공간에서 저항으로서 동작하는 인덕터 L 특성에 의해서다. Fig. 31와 같이 L 에서 전압 드롭이 생긴 것을 확인할 수 있다.

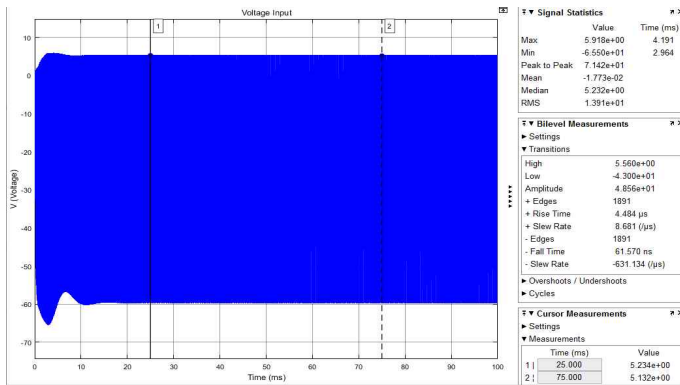


Fig. 29 Input Voltage

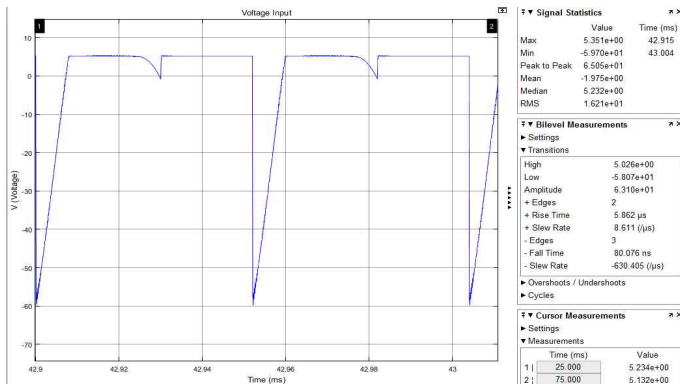


Fig. 30 Expand Input Voltage

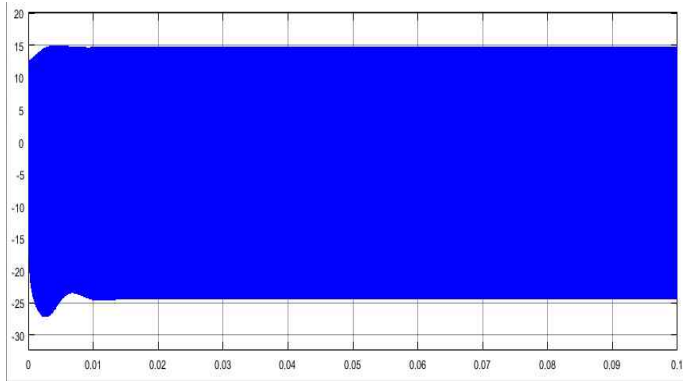


Fig. 31 Inductor-Input Voltage

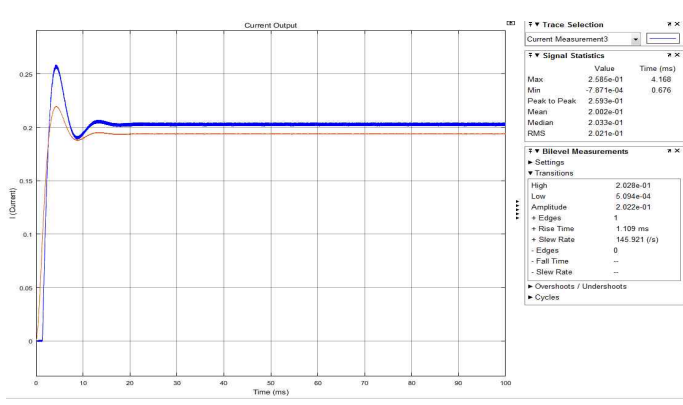


Fig. 32 Output Current

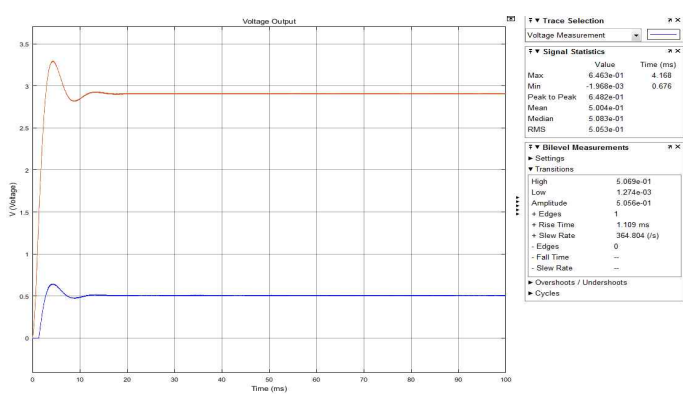


Fig. 33 Output Voltage

Fig 32, 33은 출력단 전류와 전압을 측정한 파형 이다. 입력단 에서의 전압 및 전류 드롭으로 인하여 Fig. 32, 33과 같이 출력 단 측 전압과 전류가 초기 실험 측정값보다 크기가 감소 한 것을 확인할 수 있다.

Fig. 34, 35은 입력 측 전류 측정한 파형을 나타낸 것이다. Fig. 35은 노이즈가 발생한 구간만을 확대한 것 이다. Fig. 35에서는 스위칭 ON/OFF 동작 시 발생하는 돌입 전류 이외에는 노이즈가 발생하지 않는 것을 확인할 수 있다.

차단 주파수를 정확하게 선정하고 LPF로서 정확한 동작을 하였을 경우에는 아래와 같이 차단주파수 이후에서는 노이즈가 거의 없는 것을 확인할 수 있다.

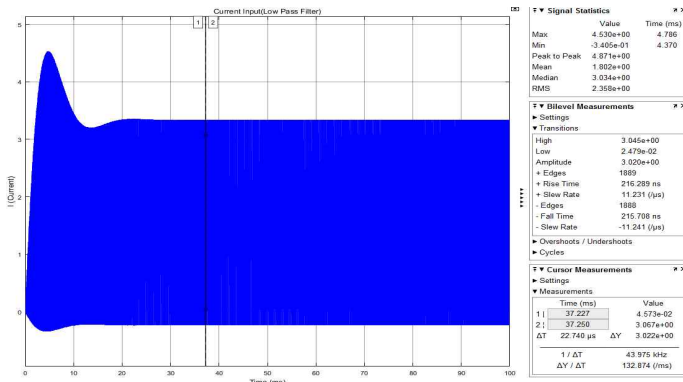


Fig. 34 Input Current

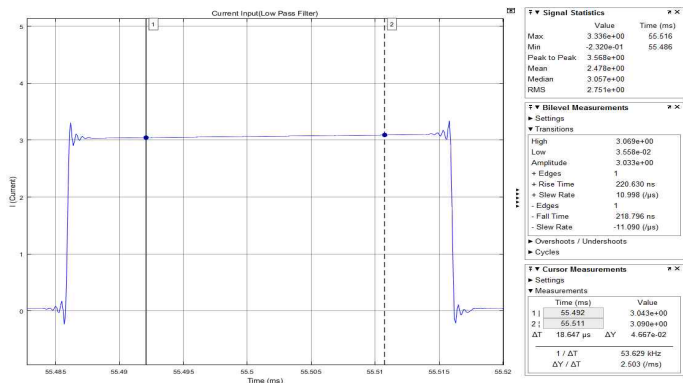


Fig. 35 Expand Input Current

Fig. 36, 37은 입력 측 전압 파형을 측정된 것이다. Fig. 37은 노이즈가 발생한 구간을 확대한 것이며 스위치 ON/OFF 동작 시에 발생하는 돌입전류 구간을 제외한 차단 주파수 구간부터는 노이즈가 발생하지 않는 것을 확인할 수 있다.

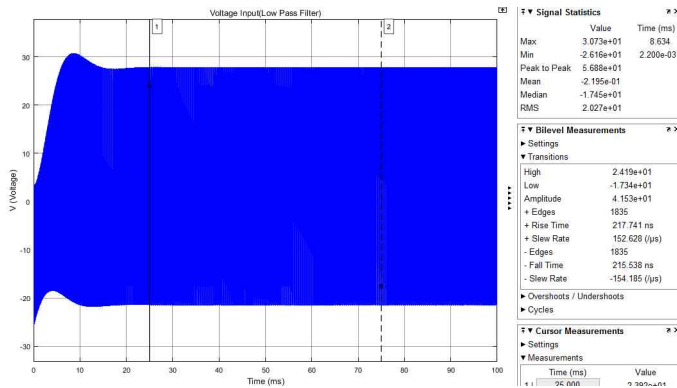


Fig. 36 Input Voltage

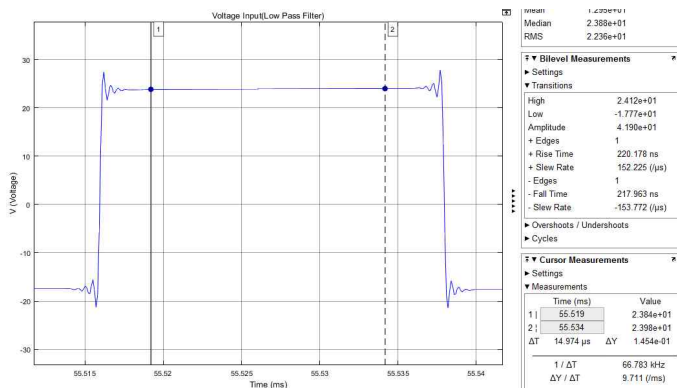


Fig. 37 Expand Input Voltage

위와 같은 실험이외에도 차단주파수를 크게 선정한 경우 초기실험 파형에 비해서 노이즈가 증가 하였으며 전압 전류의 크기 값 또한 증가 또는 감소하는 것을 확인할 수 있었다. 차단주파수를 낮게 선정한 경우 초기실험 파형과 거의 비슷한 특성의 파형이 나오는 것을 확인했다. 여러 가지 실험을 하였지만 초기 값보다 노이즈감소 특성이 좋은 특성을 찾지를 못하였다.

앞에서 언급한 실험 모델은 초기 상태부터 이상적인 모델로서 동작하는 것을 확인 하였다. 이상적인 모델이 아닌 실제와 유사한 모델을 설계 하였으며, 실험을 아래와 같이 하였다. 실제 모델과 유사한 특성을 주기위해서 노이즈를 전원을 12[V] 2개로 직렬 연결하여 설계 하였으며, 노이즈를 추가하여 설계 하였다. 또한 필터의 동작특성을 정확하게 확인하기 위하여 필터 뒤로는 바이패스 회로를 추가하여 Fig. 11과 같이 설계 하였다.

B. 2차 설계회로 시뮬레이션

Fig. 38, 39은 Filter를 추가하지 않은 초기 상태의 입력 단자 및 스너버 (Snubber)단자 의 전압이다. Fig. 38에서 보이는 것 과같이 입력 단자를 통 하는 전압에 노이즈가 심하게 발생하는 것을 확인할 수 있다. Fig. 39 스너 버 회로 단자 전압에서는 스위칭 ON/OFF 동작 시 발생하는 노이즈를 확인할 수 있다.

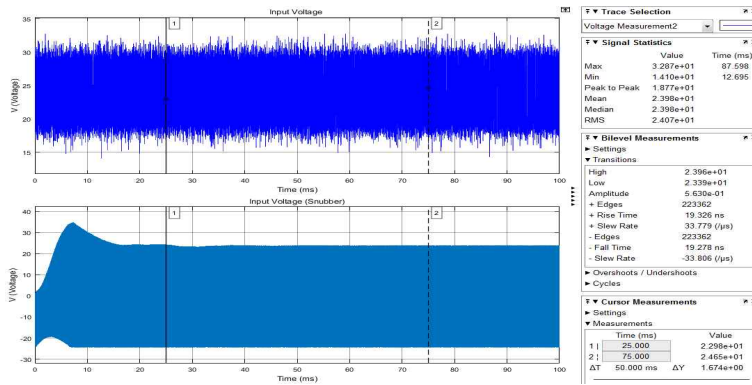


Fig. 38 Input Voltage UP, Input Voltage(Snubber)DW

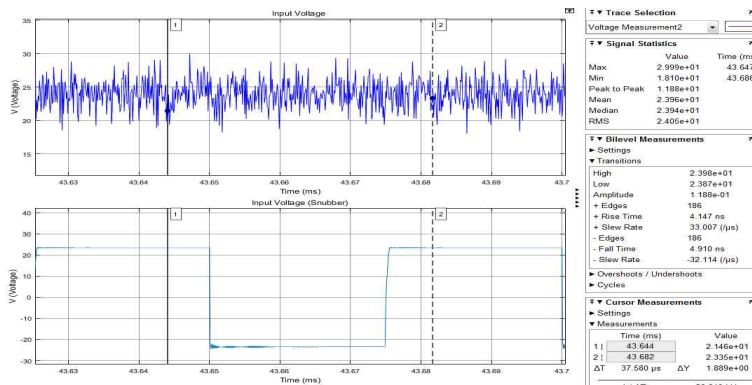


Fig. 39 Expand Input Voltage-UP, Snubber Voltage-DW

Fig. 40, 41는 필터를 설치하지 않은 상태의 바이패스(Bypass) 회로 C1 양단의 커먼 모드(CM) 노이즈 전압 파형이다. Fig. 41에서 보이는 것과 같이 바이패스 회로로서 동작을 하지만 입력단의 노이즈를 제거하기에는 부족한 것을 확인할 수 있다. 바이패스만으로는 부하 임피던스를 정확히 선정하기가 쉽지 않으며 그로 인해 차단주파수 대역대를 정확하게 선정하기 힘들기 때문이다. 여기서, C1: 바이패스인 Y-cap의 위쪽 커패시터, C2: 바이패스인 Y-cap의 아래쪽 커패시터 이다.

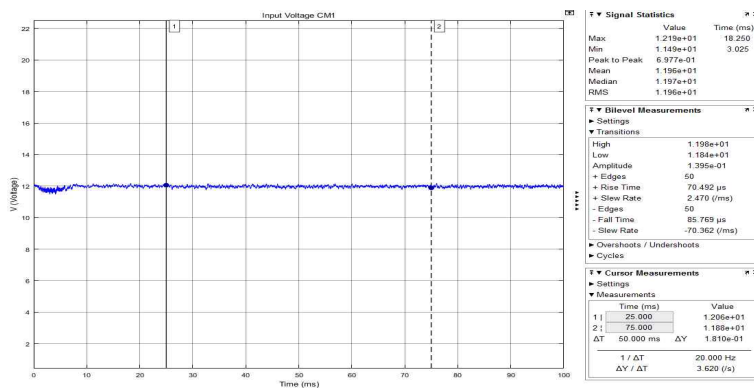


Fig. 40 Bypass-C1 Input Voltage CM

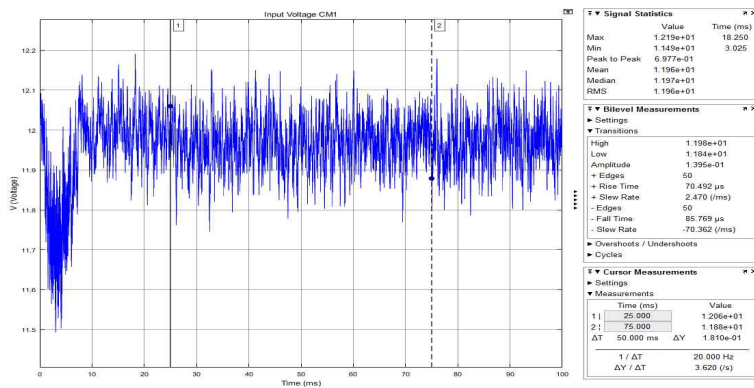


Fig. 41 Expand Bypass-C1 Input Voltage CM

Fig. 42, 43는 바이패스(Bypass) 회로 C2 양단의 커먼 모드(CM) 노이즈 전압 파형이다. 위에서 설명한 바와 같으며 커패시터 1과 2의 파형의 특성이 비슷하게 나오는 것을 확인할 수 있다. C1, C2 전압 파형 특성이 비슷한 이유는 접지를 기준으로 C1, C2 서로 간의 전위차가 같기 때문에 커패시터 양단에 1/2만큼 노이즈 전압이 걸리게 된다.

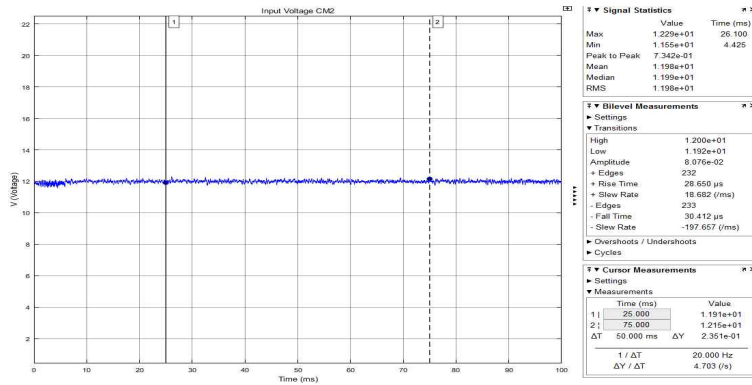


Fig. 42 Bypass-C2 Input Voltage CM

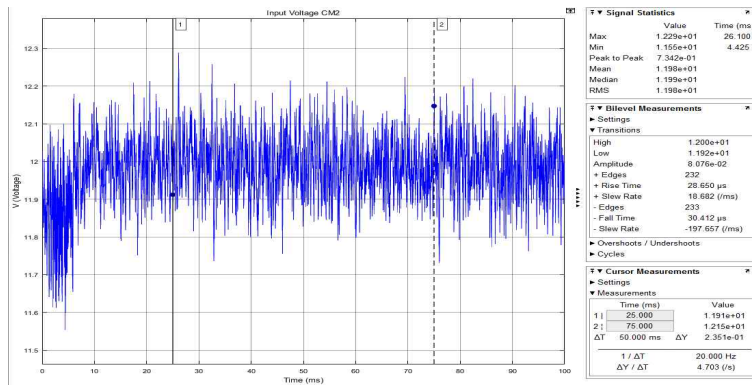


Fig. 43 Expand Bypass-C2 Input Voltage CM

Fig. 44, 45는 입력 단 DM 노이즈 전압 파형이다. Fig. 45는 Fig. 44의 파형을 확대한 것이다. DM 노이즈는 선로의 전위차에 의해서 발생하는 노이즈이며 Fig. 45에서 보이는 것과 같이 CM 노이즈 보다 전압의 크기가 2배 더 커진 것을 확인할 수 있다.

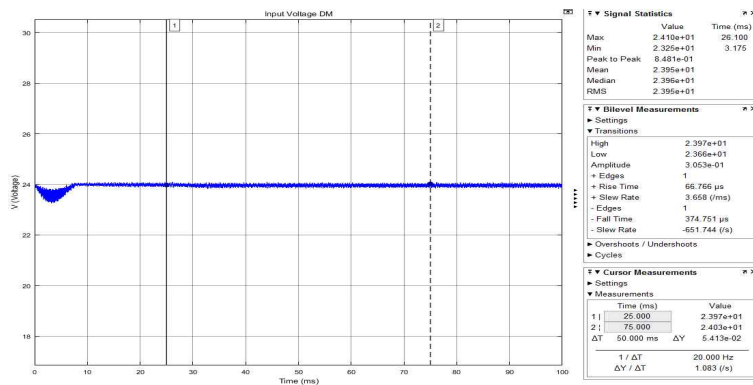


Fig. 44 Input Voltage DM

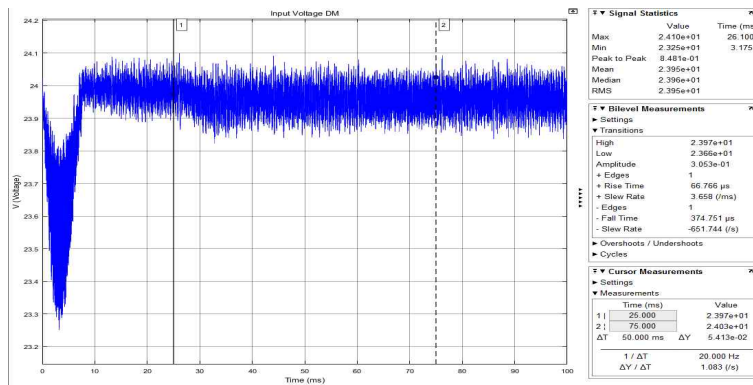


Fig. 45 Expand Input Voltage DM

Fig. 46, 47은 입력 단 전류 파형 특성이다. 입력 단에서는 노이즈 가 지속적으로 발생하는 것을 확인할 수 있다. Snubber 회로에서는 스위칭 ON/OFF 동작 시 발생하는 돌입전류를 확인할 수 있으며 지속적으로 노이즈가 발생하는 것을 확인할 수 있다. 스너버 회로는 스위칭 동작 시 발생하는 기생 성분 에 의한 노이즈 피해를 줄이기 위해서 설계한다.

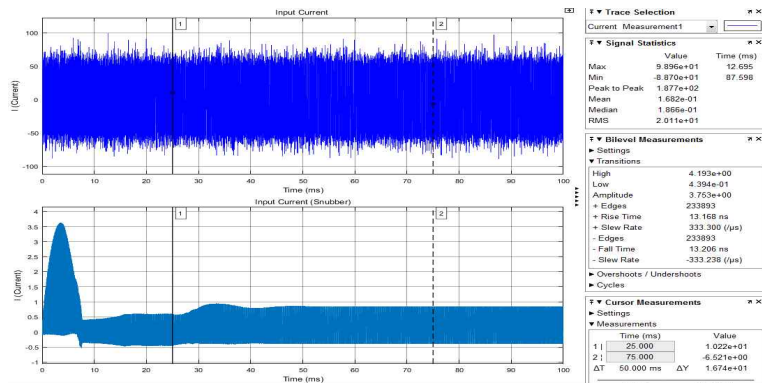


Fig. 46 Input Current-UP, Current Snubber-DW

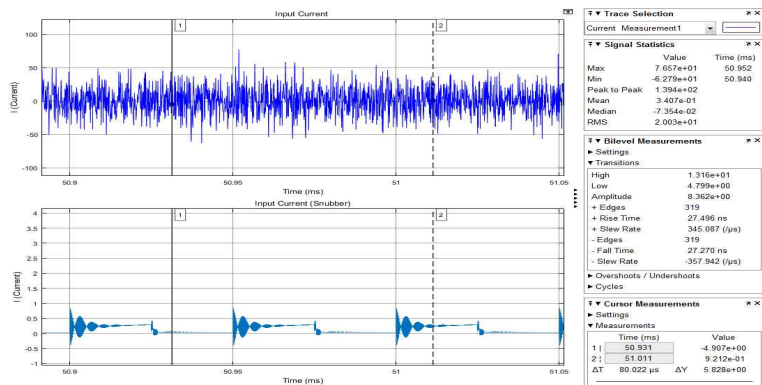


Fig. 47 Expand Input Current-UP, Current Snubber-DW

Fig. 48, 49은 출력 측 5[V], 15[V] 전압 전류 파형이다. 스위칭 ON/OFF 동작 시 발생하는 돌입전류를 확인할 수 있다. 돌입 전류 발생 후 일정 시간이 지나고 정상상태로 돌아가는 것을 확인할 수 있다. 출력 측은 돌입전류 및 전압을 제외하면 전압과 전류에서 노이즈를 찾아보기 힘들다. 전기적으로 분리된 절연 변압기이기 때문에 입력단의 노이즈에 의한 영향이 적다. 스위칭 소자의 듀티를 어떻게 선정하는가에 따라 출력 전류 및 전압의 특성이 변할 수 있다.

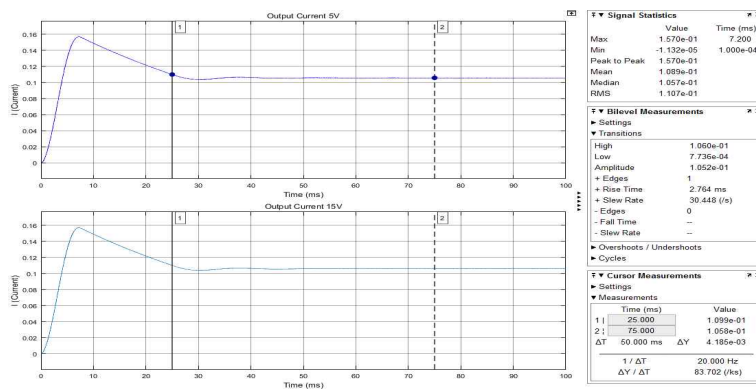


Fig. 48 Output Current 5[V]-UP, 15[V]-DW

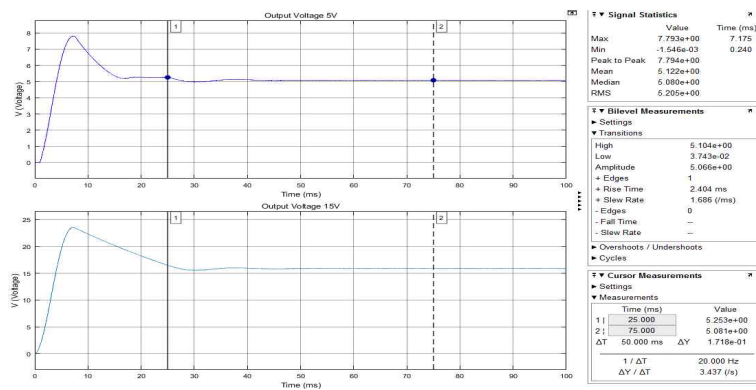


Fig. 49 Output Voltage 5[V]-UP, 15[V]-DW

Fig. 50는 입력단자 및 스너버 회로 양단의 전압이다. 입력 단 전압이 초기 상태의 전압보다 2[V] 감소하였으며 스너버 회로의 전압은 초기 상태와 같은 특성을 보이고 있다.

Fig. 51은 DM 노이즈 전압 파형 특성을 보여주고 있다. 필터를 설계하지 않은 초기 상태보다 전압의 크기와 돌입 전압에 의해서 발생하는 전압 드롭이 보이지 않으며 필터의 공진 특성을 이용해서 특정 주파수 대역의 차단으로 초기 ON/OFF 시 발생하는 전압 드롭이 보이지 않는다. 또한 입력에서 발생하는 노이즈 전압의 특성과 필터에서 발생하는 특성이 똑같이 나타나며 필터를 통하여 노이즈가 제거되는 것을 확인할 수 있다.

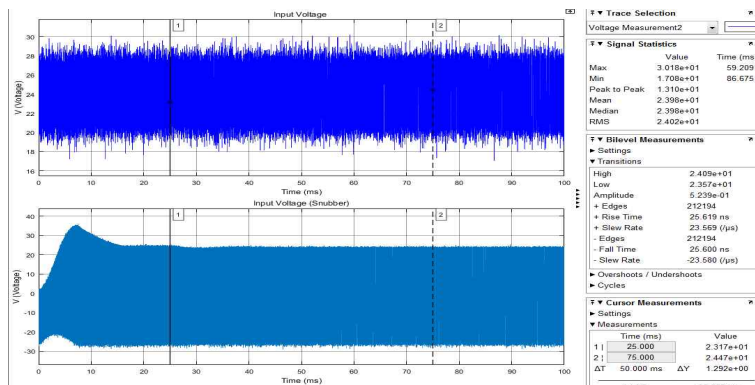


Fig. 50 Filter Input Voltage-UP, Voltage Snubber-DW

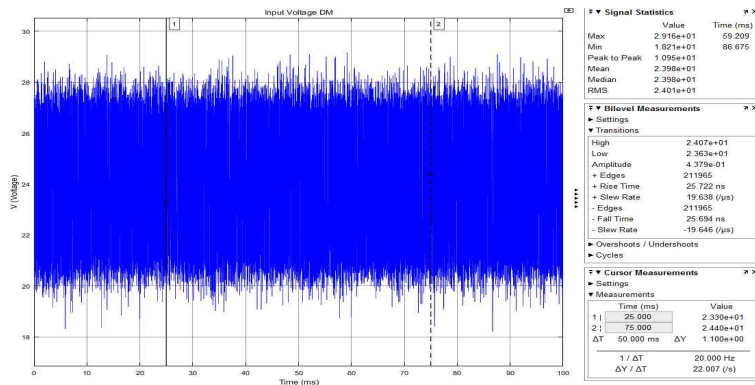


Fig. 51 Filter Input Voltage DM

Fig. 52, 53은 필터를 사용했을 경우의 바이패스 양단의 노이즈 파형이다. 초기 노이즈 필터를 사용하지 않은 상태와 비교하였다. 필터를 사용 했을 때 노이즈 전압이 커진 것을 확인할 수 있으며 차단주파수 대역부터는 필터를 통해서 노이즈가 제거되는 것을 확인할 수 있다.

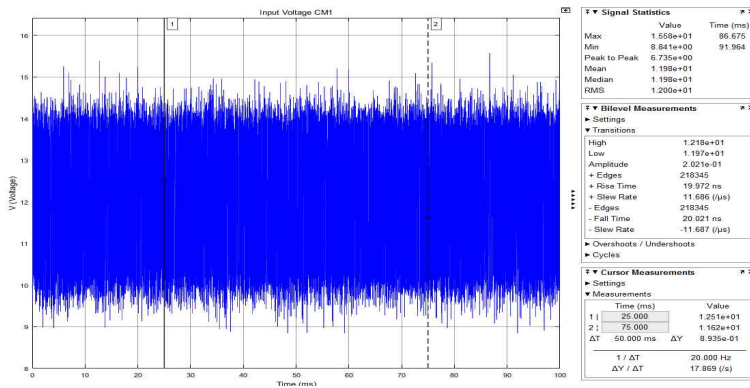


Fig. 52 Filter Bypass-C1 Input Voltage CM

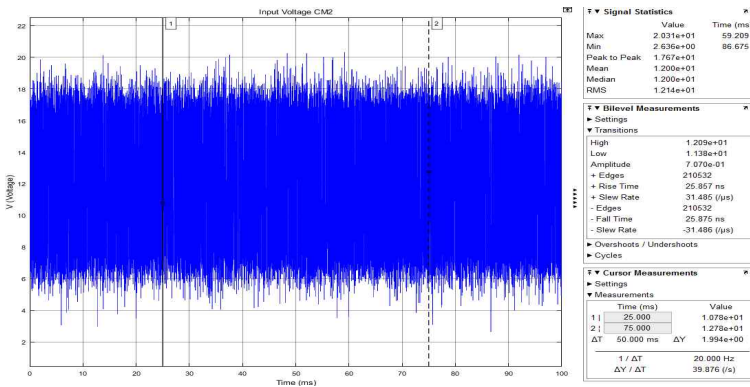


Fig. 53 Filter Bypass-C2 Input Voltage CM

Fig. 54는 입력 단 전류와, 스너버 회로의 전류를 측정된 파형이다. 입력 단 전류는 초기 전류 특성보다 크기가 10[A] 정도 감소하였으며 스너버 회로의 전류의 특성 또한 노이즈가 생긴 것을 확인할 수 있다. Fig. 55는 출력 단자 5[V]와 15[V] 회로의 전류를 측정된 파형이다. 필터를 설계하지 않은 초기 파형과 같은 특성을 보이는 것을 확인할 수 있다.

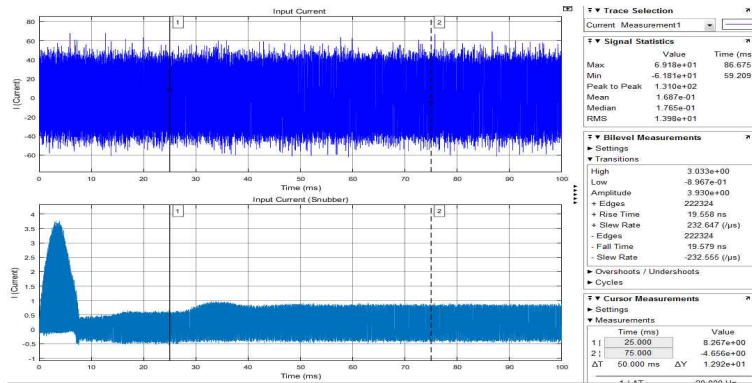


Fig. 54 Filter Input Current-UP, Current Snubber-DW

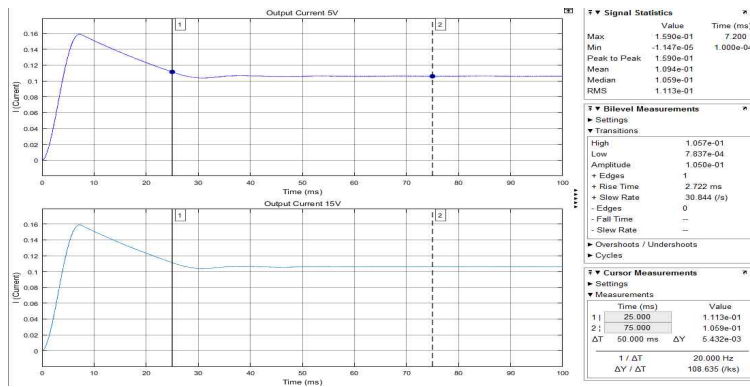


Fig. 55 Filter Output Current 5[V]-UP, 15[V]-DW

Fig. 56은 5[V]와 15[V] 회로의 출력 단자 전압 특성을 보여주고 있으며 초기 파형의 특성과 같은 특성을 보이는 것을 확인할 수 있다.

위와 같은 실험 이외에도 임의로 차단주파수를 크게 선정한 경우 노이즈가 많이 발생하는 것을 확인했으며 전압과 전류의 크기 값 또한 증가 또는 감소하는 것을 확인할 수 있었다. 작은 경우에는 파형의 모양, 전압과 전류의 값에 변화가 없으며 초기 파형과 거의 변화가 없는 것을 확인할 수 있었다.

Fig. 57은 위의 설계 방법을 토대로 Flyback 컨버터 회로를 설계하였다.

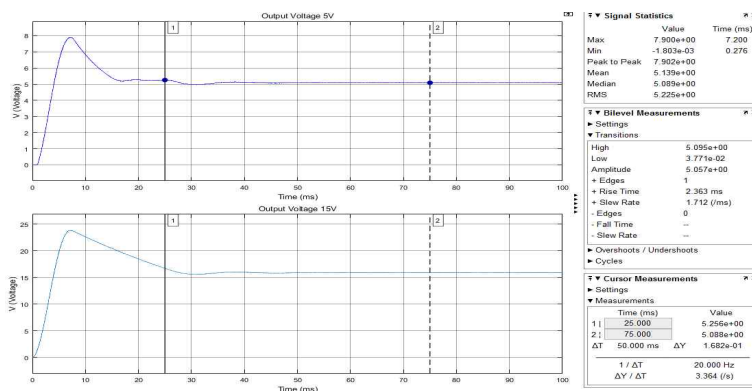


Fig. 56 Filter Output Voltage 5[V]-UP, 15[V]-DW

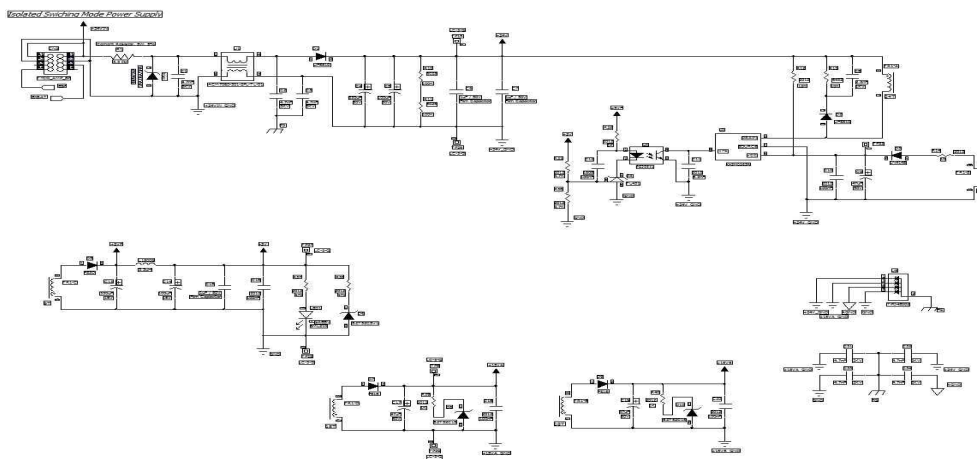


Fig. 57 PCB Logic Flyback Converter Circuit Design

V. 결 론

본 논문에서는 인버터 구동용 Flyback 컨버터의 노이즈 저감을 위한 입력 단 필터 설계를 통하여 CM/DM 노이즈 저감 및 제거에 효과적인 필터 설계를 소개하였다.

1. MATLAB의 시뮬링크(Simulink) 수치해석 프로그램을 이용하여 Flyback 컨버터를 설계한다. 설계 한 Flyback 컨버터의 스위칭 동작에 의한 특성을 확인하였으며 정상동작을 확인 하였다.
2. 수식을 바탕으로 초기 필터를 설계 하였고 실험 을 통하여 초크 필터로 사용하는 인덕터 L에서 전압 드롭 및 손실이 발생하는 것을 확인 하였다. 측정 한 데이터를 바탕으로 회로 및 필터를 수정 설계 하였다.
3. 수정 설계한 회로 및 필터의 동작특성을 확인하였다. 수정 설계한 회로에서는 필터의 동작을 확인할 수 있었으며, 입력 측 에서 발생하는 CM, DM 노이즈를 감소 및 제거 하였다.
4. 필터를 사용하지 않은 초기상태의 Flyback 컨버터 와 설계한 필터를 사용한 Flyback 컨버터의 입력 측 특성을 비교 하였으며 비교 결과 필터를 사용 하였을 경우가 사용하지 않았을 경우보다 노이즈가 80% 감소하였다

본 논문은 입력 단에 필터 설계를 통해서 초기 회로보다 CM/DM 노이즈를 80% 감소하였다. 노이즈의 감소로 기기의 오동작, 외란 및 잡음 등 혼선 장애의 발생이 감소하며 이로 인해 제어회로, 통신 회로 등에 공급하는 전력의 품질이 향상될 것이다. 전력의 품질이 향상되면서 공작기계, 스마트폰, 마이크로그리드 등의 기술의 발달에 기여될 것이다.

참고 문헌

- [1] ‘전력전자공학’, 노의철, 정규범, 최남섭, 2011.
- [2] ‘플라이백 스위칭 전원회로에서의 EMI 분석 및 대책’, 정용채, 김성태, 김철수, 남서울대학교, 상신전자(주), (주)이엠시스, 추계 전력전자학술대회 논문집, 2000.11.18
- [3] ‘A soft-switching post-regulator for multi-outputs dual forward DC/DC converter with tight output voltage regulation,’ B. Su, H. Wen, J. Zhang, and Z. Lu, Power Electron. IET, Jul. 2013.
- [4] ‘Dc analysis and design of zero-voltage-switched multi-resonant converters,’ W.A. Tabisz and F.C. Lee, Proceedings of IEEE PESC, 1989
- [5] ‘Design optimization of soft-switching insulated DC/DC converters with active voltage clamp,’ G. Spiazzi, L. Rossetto, and P. Mattavelli, proceedings of IEEE IAS Annual meeting, 1996
- [6] ‘Electromagnetic compatibility engineering’, Henry W. Ott
‘EMC and the Printed Circuit Board’, Mark I. Montrose
- [7] ‘Electronic Filter Design Handbook with CDROM’, Arthur B. Williams, Fred J. Taylor, 2006. 09.01.
- [8] ‘High frequency Interferences Standards. Problems and Solutions.’ M. Albach, Philips Research Laboratory.
- [9] ‘Internal Inductance and Conductor loss Associated with the Ground Plane of a Microstrip Line,’ holloway, C.L. and Hufford, G.A,
- [10] ‘Input Filter design for Power Factor Correction Circuits.’ V. Vlatković, D. Borjévić, and F. C. Lee, IEEE Tran. on Power Elec. Vol. 11. No. 1. January 1996
- [11] ‘Low voltage flyback DC-DC converter for power supply applications,’ Hanzhou Liu, J. Elmes, Kejiu Zhang, T. X. Wu, I. Batarseh, in Proc. IEEE NAECON, 2011,

[12] 'Power Electronics : Converters, Applications, and Design' Ned Mohan, Tore M. Underland, 2002.10.01

[13] 'PCB Design Technique for EMC Compliance' , Mark I. Montrose, 2006.

IEEE Transactions on Electronmagnetic Compatibility, May 1997.

[14] 'Transient characteristics of high-voltage flyback transformer operating in discontinuous conduction mode,' S.-K. Chung, in IEEE Proc.- Electr. Power Appl., Sep. 2004.