



저작자표시-비영리-변경금지 2.0 대한민국

이용자는 아래의 조건을 따르는 경우에 한하여 자유롭게

- 이 저작물을 복제, 배포, 전송, 전시, 공연 및 방송할 수 있습니다.

다음과 같은 조건을 따라야 합니다:



저작자표시. 귀하는 원저작자를 표시하여야 합니다.



비영리. 귀하는 이 저작물을 영리 목적으로 이용할 수 없습니다.



변경금지. 귀하는 이 저작물을 개작, 변형 또는 가공할 수 없습니다.

- 귀하는, 이 저작물의 재이용이나 배포의 경우, 이 저작물에 적용된 이용허락조건을 명확하게 나타내어야 합니다.
- 저작권자로부터 별도의 허가를 받으면 이러한 조건들은 적용되지 않습니다.

저작권법에 따른 이용자의 권리는 위의 내용에 의하여 영향을 받지 않습니다.

이것은 [이용허락규약\(Legal Code\)](#)을 이해하기 쉽게 요약한 것입니다.

[Disclaimer](#)

2018年 2月

碩士學位 論文

DC전력망 전력부담 저감을 위한
초전도 차단시스템에 관한 연구

朝鮮大學校 大學院

電氣工學科

黃 善 浩

DC전력망 전력부담 저감을 위한
초전도 차단시스템에 관한 연구

A Study on Superconducting Interruption System for
Reducing of Power Burden in DC System

2018年 2月 23日

朝鮮大學校 大學院

電氣工學科

黃 善 浩

DC전력망 전력부담 저감을 위한
초전도 차단시스템에 관한 연구

指導教授 崔 孝 祥

이 論文을 工學碩士學位 申請論文으로 提出함

2017年 10月

朝鮮大學校 大學院

電氣工學科

黃 善 浩

黃善浩의 碩士學位 論文을 認准함

委員長 朝鮮大學校 教授 金 容 載 (印)

委 員 東岡大學校 教授 鄭 柄 益 (印)

委 員 朝鮮大學校 教授 崔 孝 祥 (印)

2017年 11月

朝鮮大學校 大學院

목 차

I. 서론	1
II. 이론적 배경	3
A. 초전도체 개념 및 특성	3
B. 직류 차단기	5
1. 직류 차단기	5
2. 기계식 직류 차단기	6
3. 반도체식 직류 차단기	7
4. 하이브리드 직류 차단기	8
5. 직류 차단기 분석	9
III. 초전도 직류 차단시스템	10
A. 초전도 직류 차단시스템 개요	10
B. 한류부 설계	11
1. 초전도체 특성 구현 및 설계	11
2. 초전도체 quench 특성 시뮬레이션	14
C. 차단부 설계	17
1. 기계식 직류 차단기 동작 원리 및 메커니즘	17
2. 기계식 직류 차단기 설계	21
3. 기계식 직류 차단기 시뮬레이션	23

IV. 초전도 직류 차단시스템 시뮬레이션.....	25
A. 초전도 직류 차단시스템 모의 회로 설계.....	25
B. 초전도 직류 차단시스템 한류 및 차단 특성 분석.....	26
C. 고장 전류에 따른 차단 특성 분석.....	27
1. 차단 특성 비교 분석을 위한 모의 회로 설계.....	27
2. 고장 전류에 따른 차단 특성 시뮬레이션 분석.....	29
3. 고장 전류에 따른 차단 특성 시뮬레이션 결과.....	50
V. 결론.....	52
참 고 문 헌.....	54

List of Tables

Table 3-1 Design parameters of superconductor	11
Table 3-2 Displacement signal according to the superconducting state	12
Table 3-3 Arc equation	20
Table 3-4 Parameters of mechanical DC circuit breaker including arc characteristics	22
Table 4-1 Simulation conditions	28
Table 4-2 Simulation results of mechanical DC circuit breaker	50
Table 4-3 Simulation results of superconducting DC interruption system	51

List of Figures

Fig. 2-1 The critical surface of a superconductor	3
Fig. 2-2 Quench characteristics of a superconductor	4
Fig. 2-3 AC and DC fault currents	5
Fig. 2-4 Mechanical DC circuit breaker	6
Fig. 2-5 Solid state DC circuit breaker	7
Fig. 2-6 Hybrid DC circuit breaker	8
Fig. 2-7 Comparison of interruption time and loss in DC breakers	9
Fig. 3-1 Superconducting DC interruption system	10
Fig. 3-2 The current discrimination part of the superconductor model	12
Fig. 3-3 Design of superconducting quench characteristics	13
Fig. 3-4 Diagram of superconductor simulation circuit	14
Fig. 3-5 Operation of superconducting quench mechanism	15
Fig. 3-6 characteristics of fault current limiting using superconductivity	16
Fig. 3-7 Circuit diagram of the mechanical DC circuit breaker	17
Fig. 3-8 Equivalent circuit when interrupting mechanical DC circuit breaker	18
Fig. 3-9 Current waveform of mechanical DC circuit breaker in interrupting operation	19
Fig. 3-10 EMTDC/PSCAD Arc box	21
Fig. 3-11 Circuit diagram of mechanical DC circuit breaker model considering arc characteristics	21
Fig. 3-12 Simulation circuit diagram for mechanical DC circuit breaker	23
Fig. 3-13 Interruption characteristics of mechanical DC circuit breaker	24
Fig. 4-1 Simulation circuit diagram for superconducting DC interruption system	25
Fig. 4-2 Interruption characteristics of superconducting DC interruption system	26

Fig. 4-3 Simulation circuit for analysis of the interruption characteristics according to the fault current magnitude	27
Fig. 4-4 Interruption characteristics of mechanical DC circuit breaker(Case1)	30
Fig. 4-5 Current characteristics of mechanical DC circuit breaker(Case 1)	31
Fig. 4-6 Interruption characteristics of superconducting DC interruption system(Case 2)	32
Fig. 4-7 Current characteristics of superconducting DC interruption system(Case 2)	33
Fig. 4-8 Interruption characteristics of mechanical DC circuit breaker(Case1)	35
Fig. 4-9 Current characteristics of mechanical DC circuit breaker(Case 1)	36
Fig. 4-10 Interruption characteristics of superconducting DC interruption system(Case 2)	37
Fig. 4-11 Current characteristics of superconducting DC interruption system(Case 2)	38
Fig. 4-12 Interruption characteristics of mechanical DC circuit breaker(Case1)	40
Fig. 4-13 Interruption characteristics of superconducting DC interruption system(Case 2)	41
Fig. 4-14 Current characteristics of superconducting DC interruption system(Case 2)	42
Fig. 4-15 Interruption characteristics of mechanical DC circuit breaker(Case1)	44
Fig. 4-16 Interruption characteristics of superconducting DC interruption system(Case 2)	45
Fig. 4-17 Current characteristics of superconducting DC interruption system(Case 2)	46
Fig. 4-18 Power burden of Fault 1 in Case 1, Case 2	48

Fig. 4-19 Power burden of Fault 2 in Case 1, Case 2 48
Fig. 4-20 Power burden of Fault 3 in Case 1, Case 2 49
Fig. 4-21 Power burden of Fault 4 in Case 1, Case 2 49

ABSTRACT

A Study on Superconducting Interruption System for Reducing of Power Burden in DC System

Hwang Seon Ho

Advisor : Prof. Choi Hyo-Sang, Ph.D.

Department of Electrical Engineering

Graduate School of Chosun University

Distributed power system is increasing as power consumption increases. This is the trend of connecting these distributed power grids to form a large power grid. Frequency synchronization and long distance power transmission technologies are required for the large power grids.

If a distributed power is connected using an existing AC transmission, the grid-connecting will fail because of different frequencies in distributed power system. So, a frequency converter is needed to connect it. Due to frequency component in AC, the long distance AC transmission can't flow the steady state current until the allowable current. Additionally, line inductance occurs and it leads to induced interference in other lines and inductive disturbance.

This AC transmission problem can be solved by adopting a DC transmission. The reason is that DC transmission does not have a frequency component, it dose not necessary to consider frequency synchronization when connecting different systems. Moreover, In DC

transmission, the steady state current can flow up to the allowable current. It makes the high efficiency transmission.

To commercialize the DC transmission, however, it is necessary to secure fault current interrupting technology. Recent developments in power semiconductors have led to the development of a static state circuit breaker, a hybrid DC circuit breaker. However, the DC interruption technology is still insufficient to isolate the fault current generated in the HVDC system. This is because it is difficult to solve the problem of arc furnaces and semiconductor element heating problems.

In this thesis, it proposed a superconducting DC interruption system to cut-off the fault current in fast and stable. superconducting DC interruption system is a combination of superconductivity and mechanical DC circuit breaking technologies. When a fault occurs, a superconductor limits the fault current. Subsequently, a limited fault current is blocked using a mechanical DC circuit breaker. By limitation the current in first, it ensures that the mechanical DC circuit breaker can isolate fault currents quickly and reliably.

Superconducting DC interruption system was designed with the PSCAD/EMTDC. In addition, to analyze in various conditions, it established a theory and increased reliability in superconducting DC interruption system.

In the simulations, the operation of the superconducting DC interruption system works quickly and reliably. It also confirmed that a stable interruption has occurred in various fault conditions. At this time, the average fault current limitation rate was 52 % and the average interruption time was approximately 20 ms.

I. 서론

산업화의 발전으로 전력수요가 급증됨에 따라 전력 공급 품질 향상에 대한 필요성이 대두되고 있다. 전력 공급 품질을 향상시키기 위해서는 안정적인 전력 생산이 필요하며 수용가에 손실 없이 전력을 공급해 주어야 한다. 그러나 대부분의 전력생산은 전력 소비가 가장 많은 도심지역과 먼 곳에서 이루어지고 있기 때문에 장거리 전력 전송이 필수적이다. 교류 송전 방식을 이용한 장거리 전력 전송은 주파수 성분으로 인해 송전 선로의 리액턴스가 발생되며 도체허용전류까지 전류 공급이 불가능하다. 또한 송전 선로의 전압강하가 발생된다. 이로 인해 수용가까지 전력이 전달되는 과정에서 많은 손실이 발생된다[1].

하지만 직류 송전 방식을 채택한다면 교류 송전 시 발생하는 전력 손실을 저감시킬 수 있다. 또한 주파수 성분이 없기 때문에 송전 선로의 도체허용전류까지 전류를 공급할 수 있으며 리액턴스 성분이 없어 전압, 전류 위상차를 고려할 필요가 없다[2-4].

이러한 직류 송전방식의 대표적인 기술이 바로 HVDC system 이다[5]. HVDC system은 3상의 교류 전력을 직류로 변환하여 장거리 전력전송이 가능하게 만든 시스템이다[6]. HVDC system은 전력변환장치의 종류에 따라 전류형(Line Commuted Converter)과 전압형(Voltage Source Converter) HVDC system으로 구분된다. 전류형 HVDC system은 정류 시 사이리스터를 이용하며 전압형 HVDC system은 IGBT, GTO를 사용함을 특징으로 한다[7].

전류형 HVDC system은 현재 기술개발이 완성단계에 도달하였고 많은 곳에서 사용 중에 있다. 또한 기술적 숙련도가 앞서 있고 사이리스터의 동작 특성 때문에 가격, 손실 신뢰도에서 전압형 HVDC system을 앞서고 있다. 그러나 고조파 제거 및 AC 전압원의 제어가 동반되어야 하며 사이리스터의 turn-off 시간이 필요하므로 최소 점멸각이 15° 정도 되어야 정류 실패가 일어나지 않는다는 문제점을 가지고 있다.

전압형 HVDC system은 연구가 진행 중이며 전류형 HVDC system에 비해 기술적 숙련도가 높지 않다. 하지만 무효전력의 흡수 및 생산이 가능하며 별도의 AC 전압원의 제어가 필요 없고 IGBT 및 GTO의 빠른 스위칭 동작을 통해 고조

과 발생을 최소화할 수 있다[8-9].

이러한 전압형 HVDC system의 신뢰도 및 안정적인 동작을 향상시키기 위해서는 보호 설비가 구축되어야 한다. 전류형 HVDC system의 DC link 구간의 고장 전류는 사이리스터로 제어가 가능하다[10]. 그러나 전압형 HVDC system은 DC link 구간 내 고장이 발생되면 IGBT 또는 GTO와 별렬로 연결된 다이오드와 DC link 구간에 설치된 커패시터로 인해 고장 전류가 도통되어 전력변환장치를 이용한 차단이 힘들다[11]. 이로 인해 전압형 HVDC system에는 DC 차단기가 필수적이다.

DC 차단기를 전압형 HVDC system에 적용하기 위해서는 차단 과정에서 발생하는 발열 및 아크 문제를 반드시 해결해야 한다. 이를 해결하지 못한다면 차단 기능이 상실되어 차단 실패로 고장이 확대된다. 차단 실패 시 화재 및 전력공급 중단 등 심각한 문제가 발생된다. 뿐만 아니라 이로 인해 함께 발생하는 경제적, 인적, 물적 피해까지 고려한다면 아주 심각한 상황이 야기될 가능성을 내포하고 있다.

이러한 문제를 해결하기 위해 본 논문에서는 초전도 직류 차단시스템을 제안하였다. 초전도 직류 차단시스템은 1차적으로 고장 전류를 차단기의 차단내력이 하로 제한시킨 후 기계식 직류 차단기를 이용하여 차단한다. 차단기에 투입되는 고장 전류의 크기를 감소시킴으로 차단 시 발생하는 아크를 줄이고 차단기의 차단 실패가능성을 현저하게 저감시키는 것이 가능하다.

EMTDC(which stands for Electromagnetic Transients including DC)/PSCAD 계통 해석프로그램을 이용하여 초전도 직류 차단시스템을 모의하였고 DC고장 전류 차단 특성을 분석하였다. 또한 일반 기계식 직류 차단기와 초전도 직류 차단시스템의 차단특성 및 전력부담을 비교분석하였다. 이러한 시뮬레이션 결과를 바탕으로 초전도 직류 차단시스템의 설비 보호 기기로서의 신뢰도 확보를 도모하였다.

II. 이론적 배경

A. 초전도체 개념 및 특성

초전도체는 극저온 상태에서 전기저항이 영에 가까운 도체를 말한다. 초전도체는 초전도 케이블, 초전도 한류기, 초전도 변압기 등에서 많이 사용되고 있다 [12]. 이러한 초전도체가 어떠한 요소로 인해 영저항에서 고임피던스로 상태 변화를 하는 것을 quench라고 한다.

그림 2-1은 초전도체 임계 특성을 나타낸 그림이다. 초전도체의 quench 동작은 임계전류밀도, 임계자장, 임계온도 3가지에 의해 결정된다. 초전도체의 임계전류밀도, 임계자장, 임계온도는 서로 상호간에 작용하므로 3가지 요소들이 모두 임계 곡면 내부에 존재해야만 초전도체의 초전도 상태를 유지할 수 있다. 하나의 요소라도 임계값을 초과하여 임계 곡면을 벗어나게 되면 상태 전이를 발생시켜 초전도 성질을 잃게 된다.

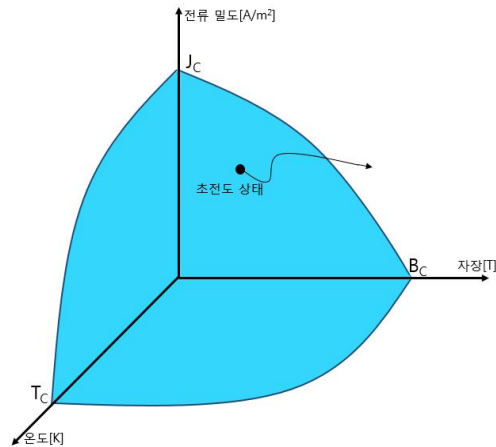


Fig. 2-1 The critical surface of a superconductor

그림 2-2는 초전도체 quench 특성을 나타낸 그래프이다. 초전도체의 전류, 자장, 온도 중 어느 하나 또는 복합적인 요인으로 인해 초전도체가 quench되면 저항이 발생된다. 초전도체 quench 시 초전도체는 지수함수적인 저항 값을 나타내며 최대 quench 저항에 도달하게 된다. quench 발생 요인이 제거되지 않으면 최대 quench 저항 값을 유지한다.

T_{sc} 는 초전도체의 time constant로 초전도체의 응답 속도를 나타낸다. 초전도체의 응답 속도는 초전도체 quench 시 얼마나 빠른 속도로 최대 quench 저항으로 도달하는지를 나타내는 지표이다. 이는 초전도체의 구성 물질에 따라 변한다.

위와 같은 초전도체의 quench 특성을 이용한 대표적인 기기는 초전도 한류기이다. 초전도 한류기는 정상 상태 시 초전도체에 가해지는 전류, 자장, 온도를 임계 곡면 내부 조건에 맞추어 영 저항 특성을 유지시킨다[13]. 이로 인해 초전도 한류기는 임피던스가 발생되지 않아 손실이 발생되지 않는다.

그러나 계통 내 고장이 발생 되면 전류의 크기가 급증하여 초전도체에 도통되는 전류 또한 상승하게 된다. 이러한 고장 전류로 인해 초전도체의 전류 밀도가 상승하여 임계전류밀도를 초과하게 된다. 이와 동시에 초전도체는 초전도성을 잃게 되고 고임피던스가 발생된다. 초전도체에서 발생된 임피던스로 인해 식 (1)과 같이 전력 손실이 발생되게 되고 이로 인해 고장 전류의 크기가 감소하게 된다.

$$P_l = I^2 R \quad (1)$$

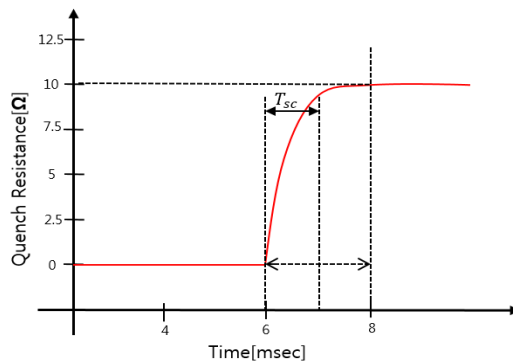


Fig. 2-2 Quench characteristics of a superconductor

B. 직류 차단기

1. 직류 차단기

그림 2-3은 AC와 DC 고장 전류를 비교한 그래프이다. AC 계통에서 고장이 발생할 경우, 차단기가 전류 영점 부근에서 차단동작을 수행하므로 비교적 작은 아크가 발생된다. 또한 이러한 아크는 아크 슈트, 진공, 공기, 마그넷 등을 이용하여 소호가 가능하다. 그러나 DC 계통에서 발생하는 고장 전류는 주파수 성분이 없기 때문에 자연적인 영점이 존재하지 않는다[14]. 즉 차단 시 발생하는 아크가 AC 계통에 비해 크다. 그러므로 DC에서는 차단 동작 시 아크 소호 및 발열 문제에 대한 연구가 불가피하다.

현재 국내외 다수의 연구 기관 및 산업체에서 DC 차단기를 연구 및 개발을 진행하고 있다. 현재까지 연구 및 개발된 DC 차단기는 기계식 직류 차단기, 반도체식 직류 차단기, 하이브리드 직류 차단기로 크게 3가지로 분류된다.

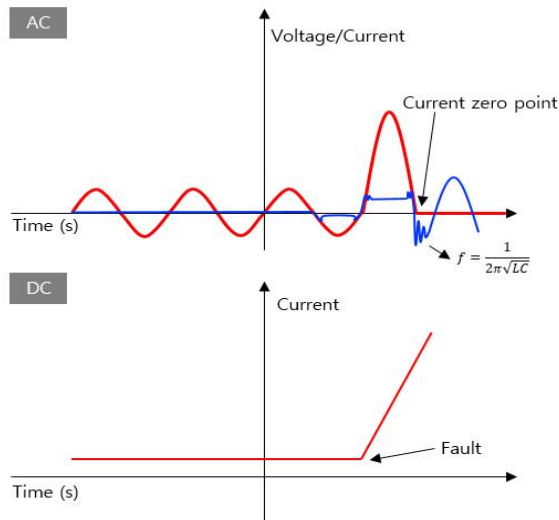


Fig. 2-3 AC and DC fault currents

2. 기계식 직류 차단기(Mechanical DC circuit breaker)

그림 2-4는 기계식 직류 차단기의 회로도이다. 기계식 직류 차단기는 Mechanical CB, Commutation circuit, Absorber and release circuit으로 구성된다. 정상 상태 시 Mechanical CB를 통해 전류가 도통된다[15].

고장 발생 시 고장 전류가 검출된 후 기계식 접점이 개방 동작을 수행한다. 이때 차단기 접점 사이에 아크가 발생하게 된다. 이와 동시에 Commutation circuit에서 생성된 진동 전류로 인해 전류 영점이 형성되고 차단기 접점 양단이 완전 개극된다. 이후 잔류전류는 피뢰기로 방전되며 차단이 완료된다.

기계식 직류 차단기는 구조가 간단하고 타 차단기들에 비해 발생하는 손실이 작다. 그러나 기계식 접점과 전류 영점 생성을 통한 차단 방식임으로 차단 시 소요되는 시간이 매우 길다. 또한 아크 부특성에 의존하기 때문에 Commutation circuit을 구성하기 매우 힘들며 차단 시 발생하는 아크로 인해 기계식 차단기 접점의 기계적 강도를 고려해야한다는 단점이 있다[14].

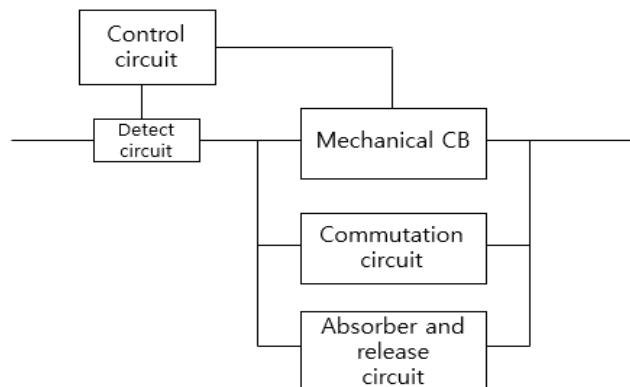


Fig. 2-4 Mechanical DC circuit breaker

3. 반도체식 직류 차단기(Solid state DC circuit breaker)

전력전자의 발전으로 인해 반도체기술의 숙련도가 높아짐에 따라 반도체식 직류 차단기가 개발되기 시작하였다. 그림 2-5는 반도체식 직류 차단기의 구성도이다[14]. 반도체식 직류 차단기는 순수 반도체 스위칭 소자와 반도체 스위칭 소자의 on/off 제어를 하는 제어부로 구성된다. 반도체식 직류 차단기는 다수의 반도체 스위칭 소자를 직렬로 연결하여 고장 발생 시 제어부를 통해 각각의 스위칭 소자를 제어한다.

반도체식 직류 차단기의 장점은 빠른 응답속도와 고속도 차단이다. 또한 아크가 발생되지 않아 아크로 인한 피해가 없다. 그러나 반도체식 직류 차단기의 반도체 스위칭 소자는 고가이다. 또한 구조가 복잡하고 설치가 어렵다.

마지막으로 반도체식 직류 차단기는 아크로 인한 피해는 없지만 차단 동작 시 스위칭 소자에서 엄청난 열이 발생된다. 이로 인해 고장 전류의 크기가 증가됨에 따라 차단기의 크기가 증가해야한다[14].

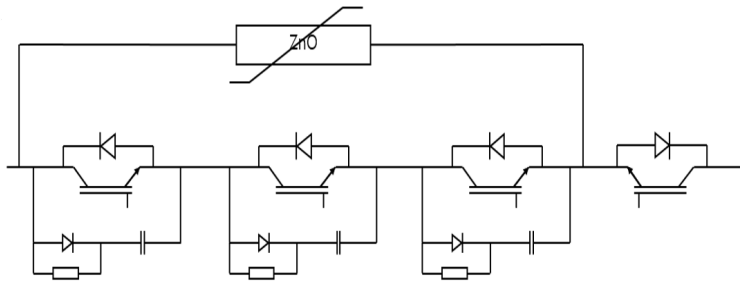


Fig. 2-5 Solid state DC circuit breaker

4. 하이브리드 직류 차단기(Hybrid DC circuit breaker)

그림 2-6은 반도체 스위칭 소자와 기계식 차단기가 융합된 하이브리드 직류 차단기의 회로도이다. 하이브리드 직류 차단기는 정상 시 기계식 차단기를 통해 정상 전류를 도통시킨다. 병렬로 연결된 메인 직류 차단기에 소량의 전류가 도통된다[16-17].

고장 발생 시 기계식 차단기와 직렬 연결된 반도체 스위칭이 off 되면서 고장 전류는 메인 직류 차단기로 도통된다. 이와 동시에 기계식 차단기는 빠르게 off 된다. 이후 메인 차단기의 반도체 스위칭 소자가 off되고 고장 전류는 피뢰기를 통해 방전된다.

하이브리드 직류 차단기는 기계식 차단기의 융합으로 인해 반도체 스위칭 소자의 수를 줄여 반도체 스위칭으로 인한 손실을 최소화할 수 있다. 또한 기계식 차단기가 일정량의 부담을 분담해주기 때문에 발열을 줄일 수 있다[17].

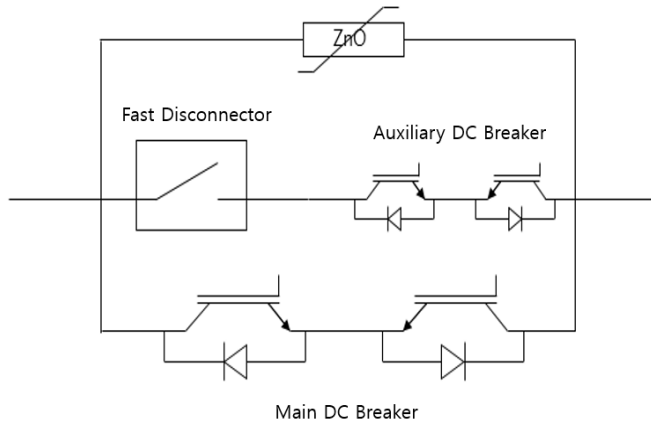


Fig. 2-6 Hybrid DC circuit breaker

5. 직류 차단기 분석

그림 2-7은 앞에서 언급한 차단기 종류에 따른 차단시간과 손실 값을 비교하여 나타낸 그림이다[14].

반도체식 직류 차단기와 하이브리드 차단기의 차단시간이 약 2 ms 이내로 고속 차단이 가능하다. 이에 비해 기계식 직류 차단기의 차단 속도는 현저히 느리다. 그러나 손실 측면으로 비교하면 기계식 직류 차단기의 손실은 하이브리드 직류 차단기보다 1/5배, 반도체식 직류 차단기 보다 1/50배의 손실이 발생하는 것을 확인할 수 있다.

반도체식 직류 차단기 및 하이브리드 차단기는 약 2 ms 이내에 차단이 가능하다. 그러나 기계식 직류 차단기의 차단 속도는 평균 30 ~ 50 ms로 반도체소자가 적용된 차단기에 비해 약 15 ~ 25배 느리다.

이에 본 논문에서는 기계식 직류 차단기의 장점인 저손실을 극대화하고 단점인 차단속도를 단축시키기 위해 초전도체와 융합된 차단 기술을 제안하였다. 기계식 직류 차단기와 초전도체가 융합된 차단기술의 성능 및 초전도체 적용에 따른 효과를 입증하기 위해 기계식 직류 차단기의 차단속도, 차단기에 인가되는 전력부담을 비교 분석하여 본 논문에서 제안한 차단시스템의 차단능력을 입증하였다.

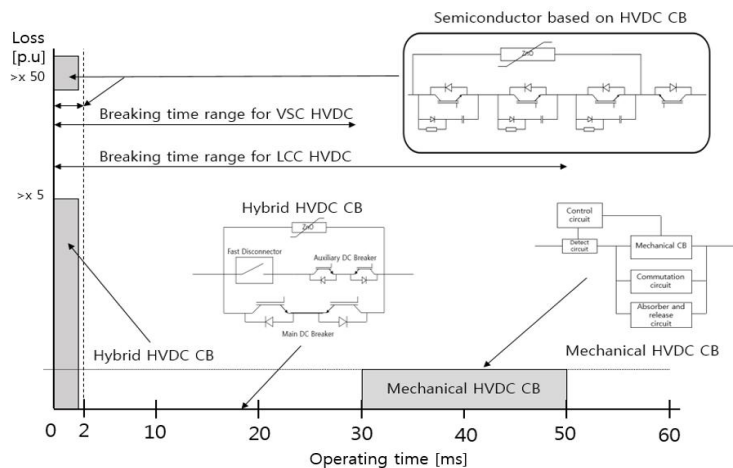


Fig. 2-7 Comparison of interruption time and loss in DC breakers

Ⅲ. 초전도 직류 차단시스템

A. 초전도 직류 차단시스템 개요

그림 3-1은 초전도 직류 차단시스템의 전체 구성도이다. 초전도 직류 차단시스템은 초전도체로 구성된 한류부와 기계식 직류 차단기로 구성된 차단부로 구성된다. DC 계통 내 고장 발생 시 한류부의 초전도체가 quench되어 1차적으로 고장 전류를 제한한다. 이후 기계식 직류 차단기를 이용하여 고장 전류를 완전히 차단하는 시스템이다.

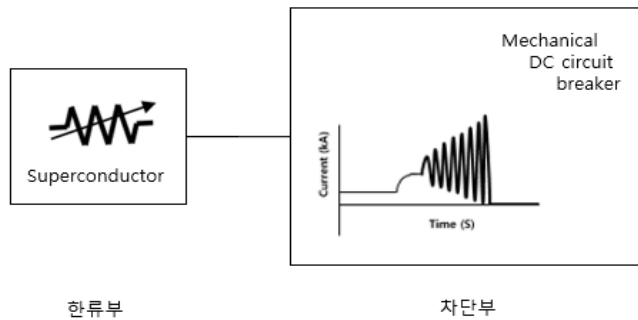


Fig. 3-1 Superconducting DC interruption system

B. 한류부 설계

1. 초전도체 특성 구현 및 설계

a. 초전도체 파라미터

한류부는 초전도체의 quench 동작으로 발생하는 고임피던스를 이용하여 고장 전류를 제한한다. 앞서 설명한 바와 같이 초전도체의 quench 동작은 임계 전류, 임계 자장, 임계 온도로 결정된다. 본 논문에서 제안한 초전도 직류 차단시스템은 고장 전류가 주 변수이므로 초전도체의 quench 동작 파라미터를 임계 전류로 설정하였다.

또한 초전도체의 quench 특성을 시뮬레이션으로 구현하기 위해서는 초전도체 유입 전류, 초전도체 임계 전류, 초전도체 최대 quench 저항, 초전도체 quench 지속시간, 초전도체 회복 특성이 고려되어야만 정확한 초전도체 quench 특성이 구현된다. 표 3-1은 초전도체의 quench 특성 구현 시 필요한 설계 변수이다.

Table 3-1 Design parameters of superconductor

약어	명칭	정의	역할
I_f	고장 전류	고장 지점의 단락 용량	지락 고장 및 단락 고장 모의
I_s	초전도체 유입 전류	초전도체에 유입되는 전류	정상 전류 및 고장 전류
I_c	임계 전류	초전도체 quench 개시 전류	실제 초전도체의 임계 전류
R_m	초전도체 최대 quench 저항	초전도체 quench 시 발생된 최대 저항	I^2R 의 손실로 고장 전류 한류
$t_{quenching}$	초전도체 quench 시간	초전도체의 quench 지속시간	고장 시 ~ 고장 복귀 완료 시 까지
t_r	초전도체 복귀 시간	고장 전류 억제 후 초전도 상태로 복귀하는 시간	고장 복귀 시 초전도 상태 복귀

b. 초전도체 설계

그림 3-2는 초전도체의 전류 판별부이다. 전류 판별부는 초전도체에 도통되는 전류의 크기를 측정하여 임계전류값 초과 여부를 판단하고, 판단에 따라 동작 신호를 출력하는 역할을 한다.

표 3-2는 그림 3-2에 설계된 초전도체 전류 판별부의 신호 데이터를 정리한 것이다. 초전도체 판별부는 설정된 임계전류값(Critical current)과 초전도체에 도통되는 전류값(Current)의 차로 인해 신호가 결정된다. 초전도체의 전류 판별부가 마이너스(-)를 나타내면 신호 '0'을 출력한다. 이는 초전도체가 영저항 특성을 유지하도록 하는 신호이다. 반면에 초전도체의 전류 판별부에서 플러스(+)를 나타내면 신호 '1'을 출력한다. 이때 초전도체는 quench 되어 상전도 상태로 전이된다.

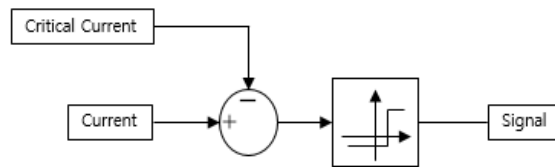


Fig. 3-2. The current discrimination part of the superconductor model

Table 3-2 Displacement signal according to the superconducting state

전류 판별부	조건	인가신호	초전도체 상태
Current - Critical Current	-	0	초전도(영저항)
	+	1	상전도(quench)

그림 3-3은 초전도체 quench 특성 설계도이다. 초전도체 quench 특성은 식 (2)를 기반으로 설계되었다. 식 (2)의 R_{SR} , R_m 은 각각 초전도체의 quench 저항과, 최대 quench 저항을 나타낸다. 이때 초전도체의 최대 quench 저항의 값은 5 Ω 으로 설정하였다. 이는 초전도 선재의 14 m에 해당하는 저항 값이다. 또한 초전도체는 2 ms 이내에 최대 quench 저항에 도달한다. 이러한 빠른 동작 특성을 시뮬레이션으로 구현하기 위해서는 식 (2)를 통해 Time constant(T_{SC})를 계산하여야한다. 그 결과 빠른 동작 특성을 구현하기 위해 0.75 ms가 적용되었다[18]. 위와 같은 결과를 적용하여 초전도체 quench 특성을 EMTDC/PSCAD 계통 해석프로그램을 이용하여 시뮬레이션으로 모의하였다.

$$R_{SR} = \begin{cases} 0 & (t < t_{quenching}) \\ R_m (1 - \exp(-\frac{t}{T_{SC}}))^{1/2} & (t_{quenching} < t) \end{cases} \quad (2)$$

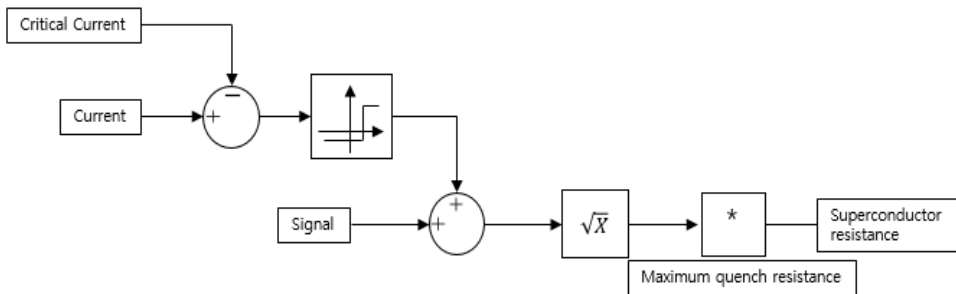


Fig. 3-3 Design of superconducting quench characteristics

2. 초전도체 quench 특성 시뮬레이션

a. 초전도체 모의 회로도

그림 3-4는 초전도체 모의 회로도이다. 설계된 초전도체의 quench 특성을 정확하게 분석하기 위해 회로를 최대한 간소화 시켰다. 인가전압은 계산상의 편의를 위해 100 kV를 적용하였으며 내부 저항(R_0), 선로 인덕턴스(L_0), 부하(Load)는 1 Ω , 10 mH, 99 Ω 로 설정하였다. 또한 모의 회로도에 적용된 초전도체의 임계전류값은 모의 회로도의 정상전류를 고려하여 5 kA로 설정하였다.

지락고장을 0.1 s에서 모의하였다. 앞에서 설계한 바와 같이 초전도체 quench 시 최대 저항인 R_m 은 5 Ω 이고 최대 고장 전류의 크기는 20 kA이다.

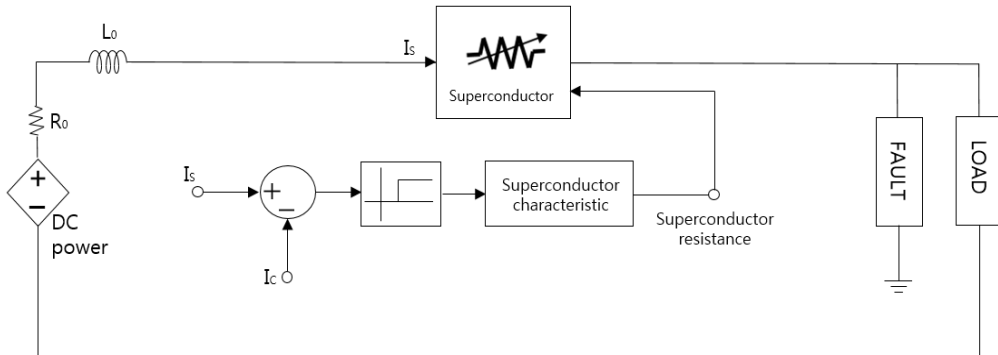


Fig. 3-4 Diagram of superconductor simulation circuit

b. 초전도체 시뮬레이션 결과

그림 3-5는 초전도체 quench 동작 메커니즘을 나타낸 그래프이다. 0.1 s에서 지락 고장이 발생된다. 이후 초전도체는 2.51 ms 이후에 초전도체 quench 특성이 나타난다. 이는 초전도체에 유입되는 전류가 임계전류값을 초과하지 못하였기 때문이다. 유입되는 전류의 크기가 초전도체의 임계전류를 초과하는 0.10251 s 지점에서 초전도체는 quench 된다. 또한 초전도체는 2 ms 이내에 최대 quench 저항값에 도달하며 5 Ω이 발생된다.

그림 3-6은 초전도체 고장 제한 특성을 나타낸 그래프이다. 초전도체에 의한 제한 효과를 확인하기 위해 그림 3-5 모의 회로도에서 초전도체 유무에 따른 특성을 분석하였다. (a)그래프와 같이 초전도체가 적용되지 않은 경우 0.1 s 지점에서 고장 전류가 20 kA까지 급상승 되었다. 그러나 초전도체가 적용된 (b)그래프는 10 kA의 고장 전류가 발생되었으며 최대 고장 전류의 크기는 14.7 kA이다. 초전도체의 quench로 인해 고장 전류의 최대값이 약 2/3배로 감소되는 것을 확인하였다.

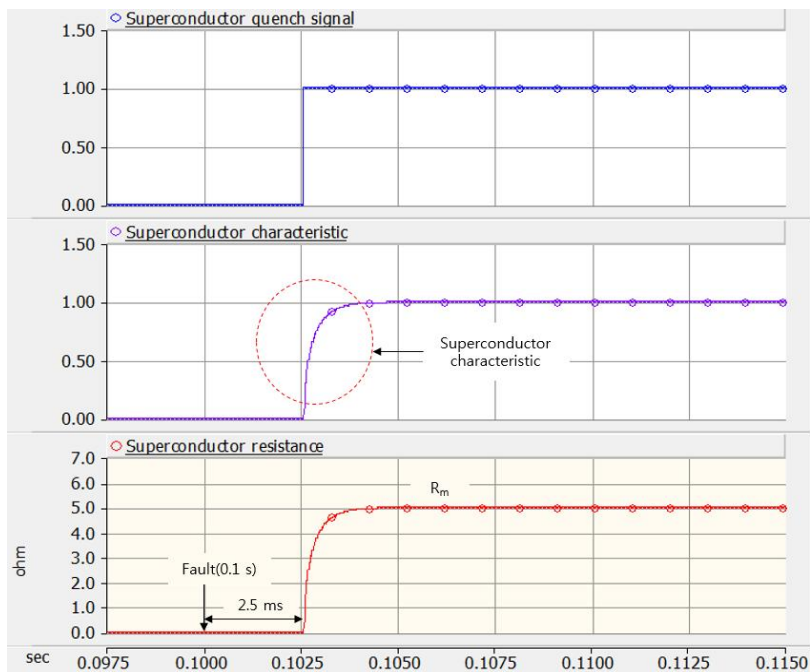


Fig. 3-5 Operation of superconducting quench mechanism

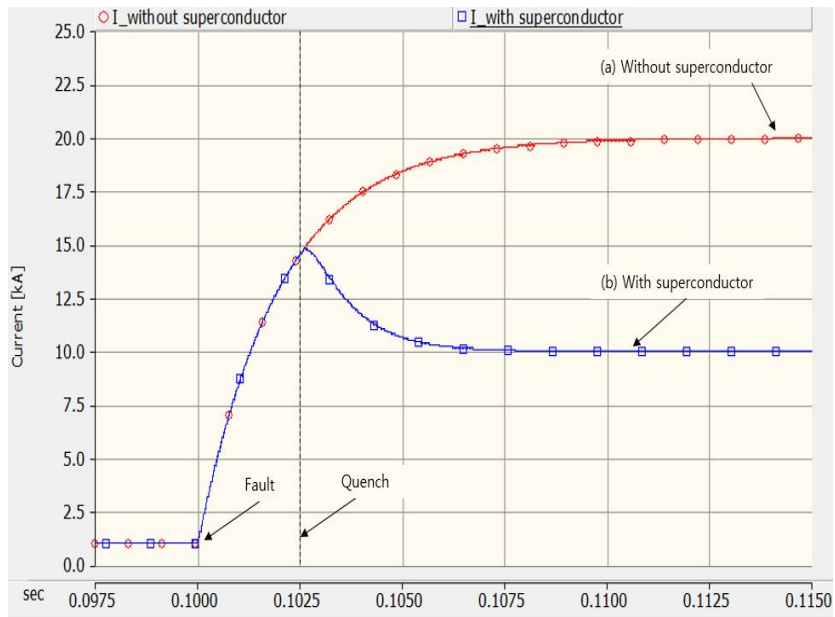


Fig. 3-6 Characteristics of fault current limiting using superconductivity

C. 차단부 설계

1. 기계식 직류 차단기 동작 원리 및 메커니즘

그림 3-7(a)는 초전도 직류 차단시스템의 차단부에 적용되는 기계식 직류 차단기의 회로도이다. 기계식 직류 차단기는 Main path, Commutation path, Absorber path로 구성된다. Main path는 기계식 차단 접점부로 구성되며 Commutataion path는 인덕터(L), 커패시터(C)로 구성된다. 마지막으로 Absorber path는 gab-less형 산화아연 피뢰기(ZnO)로 구성된다.

정상 시(그림 3-7(b)) 기계식 직류 차단기의 Main path를 통해 전류가 도통된다. 이때 Commutation path, Absorber path로는 전류가 도통되지 않는다.

고장이 발생하면 차단기에 트립 신호가 인가되고 계전시간 후 Main path의 기계식 접점이 개방 동작을 수행한다. 이와 동시에 Commutation path에서 진동 전류를 발생시켜 Main path의 차단기 접점 개극동작을 보조한다.

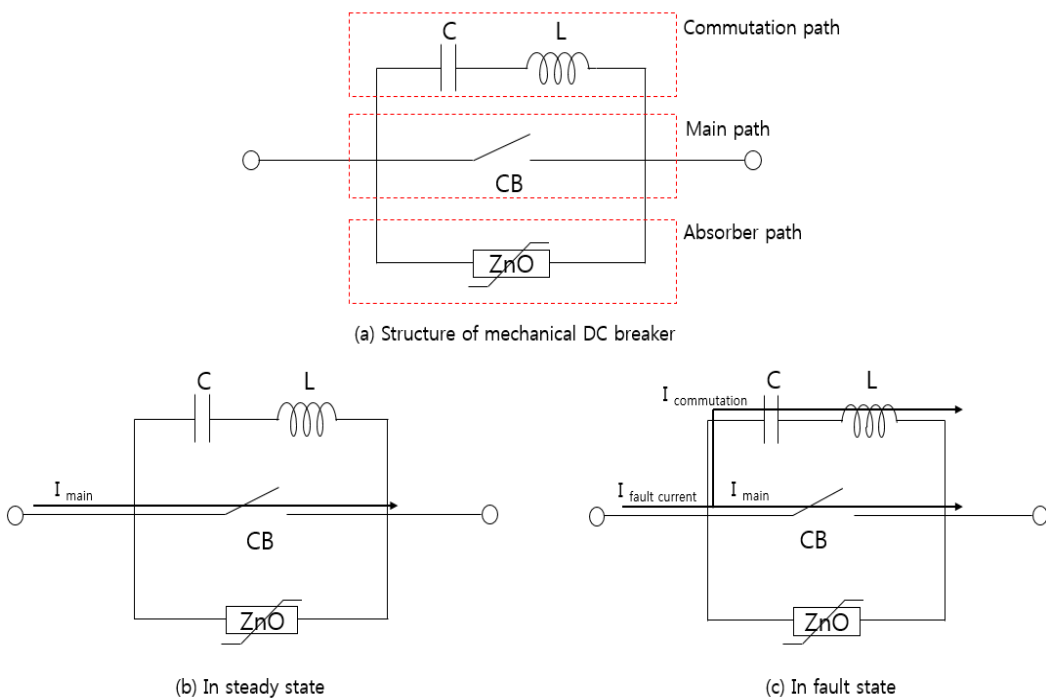


Fig. 3-7 Circuit diagram of the mechanical DC circuit breaker

그림 3-8은 기계식 직류 차단기의 차단과정 시(그림 3-7(b)) Main path와 Commutation path의 등가회로도이다. 차단기의 기계식 접점이 개방되면서 아크가 발생된다. 이때 아크로 인해 아크 전압(U_{arc})이 발생된다. 또한 Commutation path에 L과 C로 전류가 도통된다. 이때 등가회로에 키르히호프 전류 및 전압 법칙을 이용하면 식 (3), 식 (4)와 같이 나타낼 수 있다. 또한 이를 이용하여 차단 시 차단기 접점에 도통되는 전류를 식(5)와 같이 나타낼 수 있다.

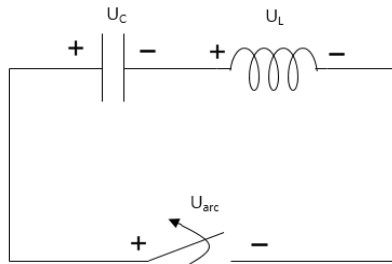


Fig. 3-8 Equivalent circuit when interrupting mechanical DC circuit breaker

$$I_{main} = I_{fault\ current} - I_{commutation}$$

where,

$$I_{main} = \text{Main path current} \tag{3}$$

$$I_{fault\ current} = \text{Fault current}$$

$$I_{commutation} = \text{Commutation path current}$$

$$L \frac{d^2 I_{commutation}}{dt^2} + \frac{dU_{arc}}{dI_{main}} \frac{dI_{main}}{dt} + \frac{1}{C} I_{commutation} = 0$$

where,

$$L = \text{Inductance of commutation path} \tag{4}$$

$$C = \text{Capacitance of commutation path}$$

$$U_{arc} = \text{Arc voltage}$$

$$I_{main} = I_{fault\ current} \left[1 + e^{-0.5L \left(\frac{dU_{arc}}{dI_{main}} \right) t} \sin \left(\frac{1}{\sqrt{LC}} t \right) \right] \tag{5}$$

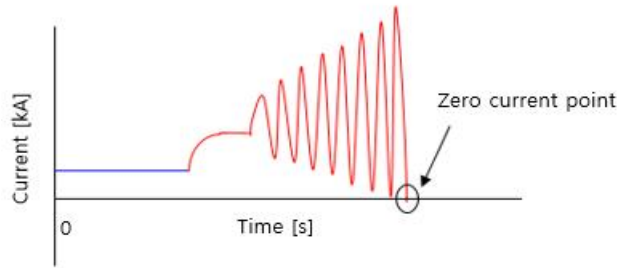


Fig. 3-9 Current waveform of mechanical DC circuit breaker in interrupting operation

그림 3-9는 식 (5)를 바탕으로 기계식 직류 차단기의 차단 동작 시 차단기 접점에 도통되는 발산 진동 전류의 파형을 나타낸 그림이다. 이와 같은 전류 파형은 차단 시 발생하는 아크와 Commutation path의 진동전류로 인해 만들어진다. 위와 같은 파형이 만들어지기 위한 조건은 식 (5)의 상승 전류에 대한 아크 전압의 기울기(dU_{arc}/dI_{main})의 값이 마이너스의 값을 가져야 한다. 또한 dU_{arc}/dI_{main} 의 절대 값의 크기가 클수록 차단기는 빠르게 동작한다[19].

이와 같이 기계식 직류 차단기 동작을 시뮬레이션으로 구현하기 위해서는 실제 기계식 직류 차단기의 차단 과정에 발생하는 Arc를 구현하여야 한다.

기계식 차단기를 이용하여 고장 전류 차단 시 발생하는 Arc를 시뮬레이션으로 구성하기 위해서는 Arc에 대한 방정식이 필요하다. 표 3-3은 아크 방정식을 정리한 표이다[20]. 대표적인 Arc equation에는 Cassie arc equation, Mayr arc equation, Schavemaker arc equation이 있다[20].

Cassie arc equation은 대전류 부근의 전류 차단 시 발생하는 Arc를 나타낸다. 또한 Arc 발생 시 플라즈마 온도가 8000 K을 초과할 때 적용된다. Mayr arc equation은 소전류, 영점부근전류 차단 시 발생하는 Arc를 나타낸다. 또한 플라즈마 온도 8000 K이하에서 사용된다[21]. 마지막으로 Schavemaker arc equation은 Cassie arc equation, Mayr arc equation을 융합하여 만든 Arc 방정식이다.

본 연구팀에서 제안한 초전도 직류 차단시스템은 Commutation path를 통해 인위적인 영점을 만들고 영점 부근에서 고장 전류를 차단하기 때문에 Mayr arc equation을 적용하였다.

Table 3-3 Arc equation

Arc equation		
Casise	Mayr	Schavemaker
$\frac{1}{g} \frac{dg}{dt} = \frac{1}{\tau} \left(\frac{U_{arc}^2}{U^2} - 1 \right)$ <p> <i>g</i> : the arc conductance <i>τ</i> : the arc time constant <i>U_{arc}</i> : the arc voltage <i>U</i> : source voltage </p>	$\frac{1}{g} \frac{dg}{dt} = \frac{1}{\tau} \left(\frac{U_{arc} I_{arc}}{P_0} - 1 \right)$ <p> <i>g</i> : the arc conductance <i>τ</i> : the arc time constant <i>U_{arc}</i> : the arc voltage <i>I_{arc}</i> : the arc current <i>P₀</i> : the cooling power constant </p>	$\frac{dg}{dt} = \frac{1}{\tau(g)} \left(\frac{I^2}{p(g)} - g \right)$ <p> <i>P</i> = <i>P₀</i><i>g^b</i> <i>τ</i> = <i>τ₀</i><i>g^a</i> </p> <p> <i>g</i> = the arc conductance <i>I</i> = the arc current <i>P₀</i> = the arc cooling power <i>τ₀</i> = the arc time constant <i>a</i> = free parameter <i>b</i> = free parameter </p>
대전류	소전류	
8000 K 초과	8000 K 이하	

2. 기계식 직류 차단기 설계

그림 3-10은 시뮬레이션에서 아크 특성을 구현하기 위해 사용된 아크 박스이다. EMTDC/PSCAD 아크 박스는 차단기 동작 신호 인가 시 동작된다. 이때 차단기 양단 전압, 전류에 따라 발생하는 Arc resistance를 이용하여 Arc를 모의하였다.

이 아크 박스를 이용하여 Mayr arc equation을 적용 시 Arc time constant, cooling power를 설정하여 실제 차단 시 발생하는 아크 전압 및 전류파형과 유사한 파형을 도출할 수 있다.

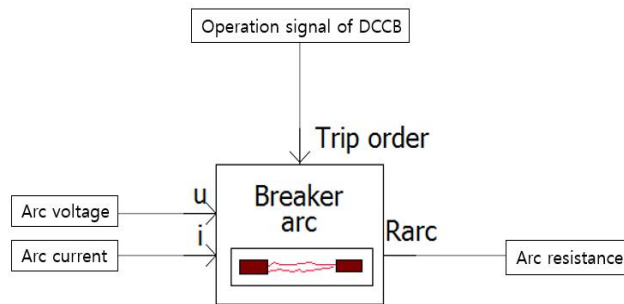


Fig. 3-10 EMTDC/PSCAD Arc box

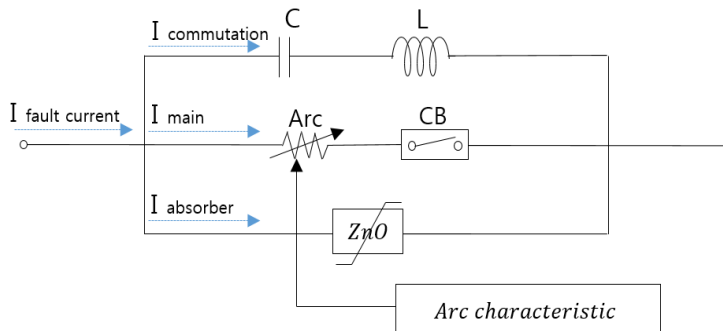


Fig. 3-11 Circuit diagram of mechanical DC circuit breaker model considering arc characteristics

Table 3-4 Parameters of mechanical DC circuit breaker including arc characteristics

Part	Element	Value	Unit
Main path	Breaker capacity	1.2	kA
	Arc cooling power	70	MW
	Time constant	0.3	us
Commutation path	C	25	uF
	L	100	uH
Absorber path	ZnO	110	kV

그림 3-11은 본 논문에서 최종적으로 설계된 기계식 직류 차단기의 회로도이다. 또한, 표 3-4는 기계식 직류 차단기 및 Arc box에 적용된 파라미터를 정리한 것이다. Main path와 Commutation path의 파라미터는 실험을 통해 기계식 직류 차단기의 아크 특성 및 차단 특성을 연구한 논문의 파라미터 값을 참고하여 설계하였다[20-22]. 또한 산화안연 피뢰기의 정격전압은 모의 회로의 인가전압을 고려하여 설계하였다.

그림 2-7에 언급되었듯이 기계식 직류 차단기의 차단시간은 평균 30 ~ 50 ms이다. 이를 기준으로 기계식 직류 차단기의 최대 차단전류 값을 산출하였다. 기계식 직류 차단기의 최대 차단 전류크기가 34 kA 이상으로 설정될 경우 차단시간은 약 48 ~ 55 ms로 그림 2-7의 범주를 벗어난다. 이에 본 논문에서는 차단시간범주를 넘어서지 않는 범위내에서 최대값인 33 kA로 설정하였다. 또한 현재 GE(General Electric)사에서 개발된 직류차단기 GERapid 2607의 차단 전류범위가 30 ~ 71 kA 이므로 그림 2-7의 조건과 GE사의 직류차단기 차단전류범위를 충족시키는 33 kA로 설정하였다[23].

3. 기계식 직류 차단기 시뮬레이션

a. 기계식 직류 차단기 모의 회로도

그림 3-12는 설계된 기계식 직류 차단기의 차단 특성을 확인하기 위한 모의 회로도이다. 기계식 직류 차단기의 정확한 동작을 확인하기 위해 최소한으로 회로를 구성하였다. 인가전압 및 내부저항, 선로인덕턴스, 부하는 각각 100 kV, 1 Ω, 10 mH, 99Ω으로 설정하였으며 고장 전류의 크기는 20 kA로 설정하였다. 이는 정상 전류 및 고장 전류의 계산이 용이하도록 설정한 것이다.

고장은 지락 고장을 0.1 s지점에서 모의하였다. 고장 발생 후 차단기 트립은 10 ms이후에 동작하도록 설정하였다. 이는 차단기의 트립 신호 인가 및 차단기 개극 동작을 고려하여 설정한 값이다.

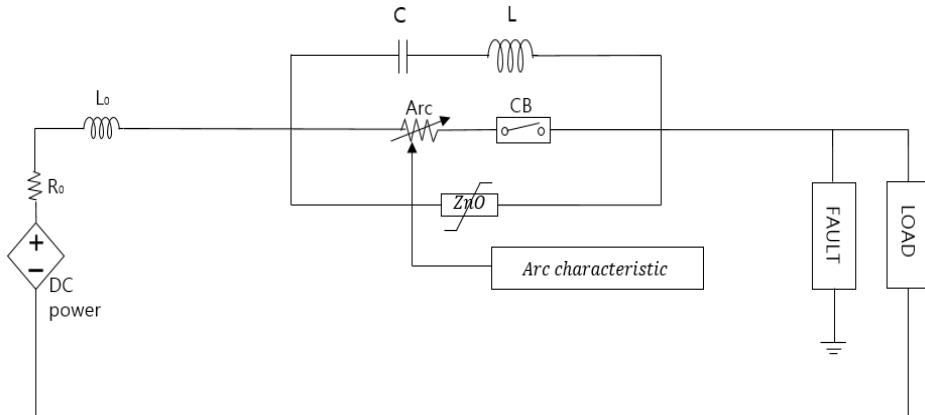


Fig. 3-12 Simulation circuit diagram for mechanical DC circuit breaker

b. 기계식 직류 차단기 시뮬레이션 결과

그림 3-13은 기계식 직류 차단기 차단 특성 그래프이다. 고장이 발생됨과 동시에 고장 전류는 최대 20 kA까지 급상승한다. 고장 발생 후 10 ms이후에 차단기가 동작한다. 차단기 동작과 동시에 Commutation path의 L, C로 인해 발산 진동 전류가 발생된다. 차단기의 접점은 발산 진동 전류로 인해 0.1123 s지점에서 영점이 발생된다. 이때 차단기가 완전히 개극되어 Main path의 고장 전류가 완전 차단된다. 이후 잔류전류를 피뢰기(ZnO)를 통해 대지로 방전하고 차단동작이 완료된다. 즉, 기계식 직류 차단기는 고장 발생 후 약 23 ms이내에 차단동작을 완료하였다.

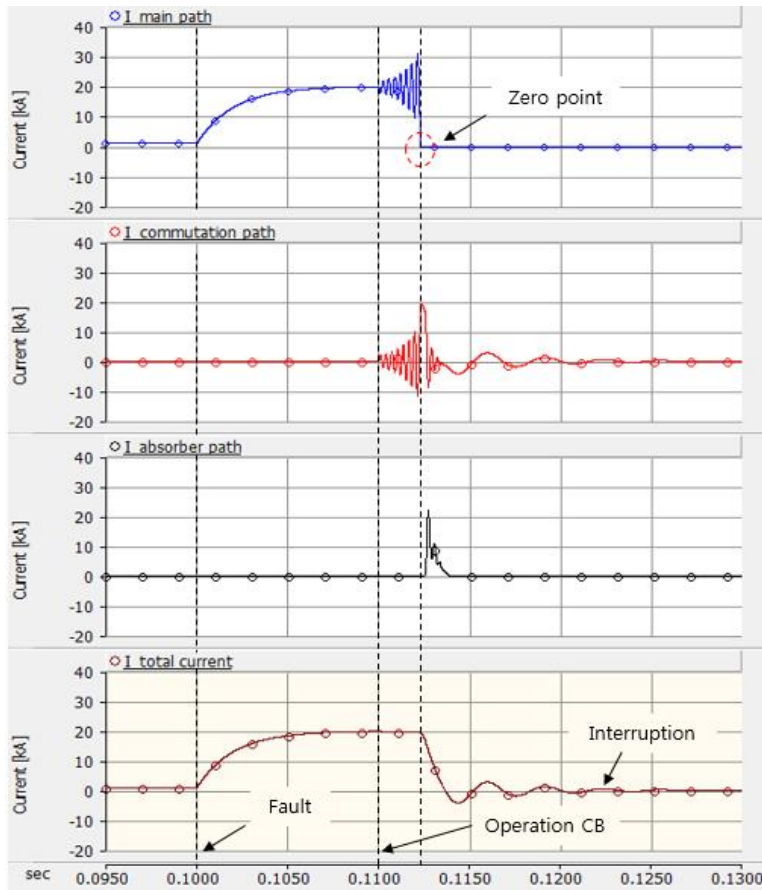


Fig. 3-13 Interruption characteristics of mechanical DC circuit breaker

IV. 초전도 직류 차단시스템 시뮬레이션

A. 초전도 직류 차단시스템 모의 회로 설계

그림 4-1은 초전도 직류 차단시스템의 한류 및 차단 특성을 분석하기 위해 구성된 모의 회로도이다. 인가전압은 100 kV를 인가하였으며 선로저항(R_0), 선로 인덕턴스(L_0)는 각각 1 Ω , 10 mH를 적용하였다. 또한 부하는 99 Ω 으로 설정하여 1 kA의 정상전류가 도통되도록 설정하였다. 고장은 0.1 s지점에 지락 고장을 모의하였다. 지락 고장 시 발생하는 고장 전류의 크기는 99 kA이다.

초전도 직류 차단시스템에 적용되는 초전도체는 앞에서 설계된 초전도체를 적용하였다. 또한 설계된 기계식 직류 차단기를 초전도 직류 차단시스템의 차단부에 적용하였다. 차단기의 트립 신호 및 개극 동작을 고려하여 기계식 직류 차단기와 동일하게 고장 발생 후 10 ms이후에 동작되도록 설정하였다.

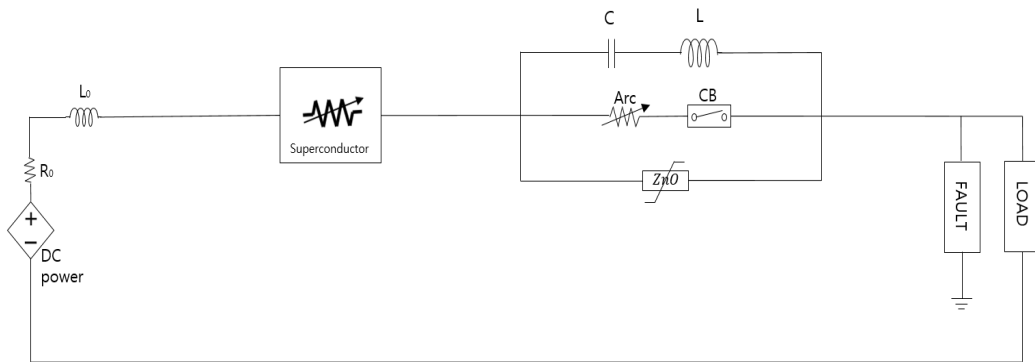


Fig. 4-1 Simulation circuit diagram for superconducting DC interrupting system

B. 초전도 직류 차단시스템 한류 및 차단 특성 분석

그림 4-2는 초전도 직류 차단시스템의 차단 특성을 나타낸 그래프이다. 0.1 s 지점에서 지락 고장이 발생된다. 이와 동시에 급격하게 상승하는 고장 전류(99 kA)가 초전도체로 유입되며 초전도체가 quench되어 고장 전류의 크기가 16.46 kA로 제한되었다.

제한된 고장 전류가 기계식 직류 차단기에 유입되며 고장 발생 후 10 ms이후에 차단기 개극 동작을 수행한다. 이와 동시에 commutation path로 인해 main path에 발산 진동 전류가 발생하게 되며 인위적인 영점이 발생되어 차단기 접점이 완전 개방된다. 마지막으로 산화아연 피뢰기(ZnO)를 통해 잔류 전류가 대지로 방전된 후 차단이 완료된다. 차단 완료 시간은 0.118 s 지점이다. 시뮬레이션 결과 초전도 직류 차단시스템의 안정적인 차단 동작을 확인하였다.

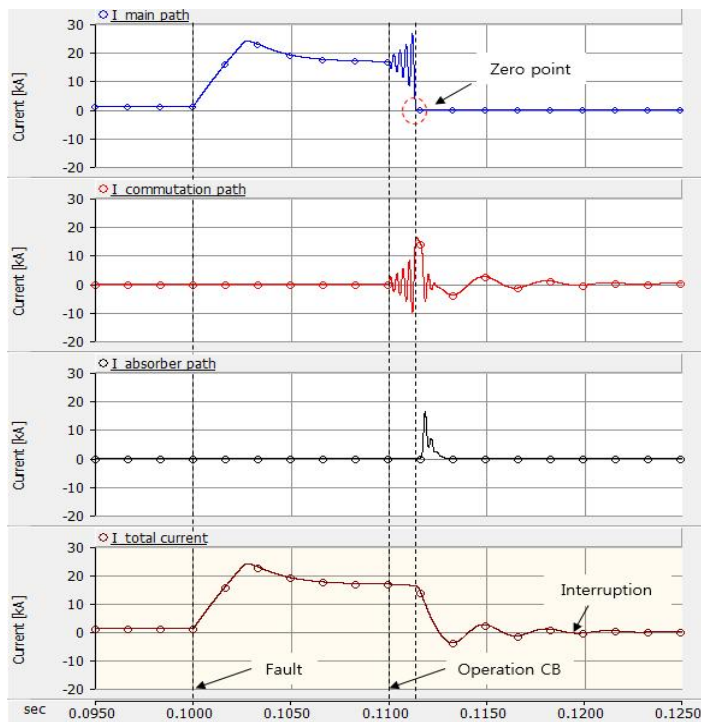


Fig. 4-2 Interruption characteristics of superconducting DC interruption system

C. 고장 전류 크기에 따른 차단 특성 분석

1. 차단 특성 비교 분석을 위한 모의 회로 설계

그림 4-3은 고장 전류 크기에 따른 초전도 직류 차단시스템과 기계식 직류 차단기의 차단 내력 및 차단 특성을 비교하기 위해 설계된 모의 회로도이다.

모의 회로 내 인가 전압, 내부 저항, 선로 인덕턴스, 부하는 앞서 설계된 모의 회로와 동일하게 설계하였다. 또한 초전도체 및 기계식 직류 차단기도 같은 설계 조건으로 설계하였다. 고장은 지락 고장을 0.1 s 지점에 모의하였다.

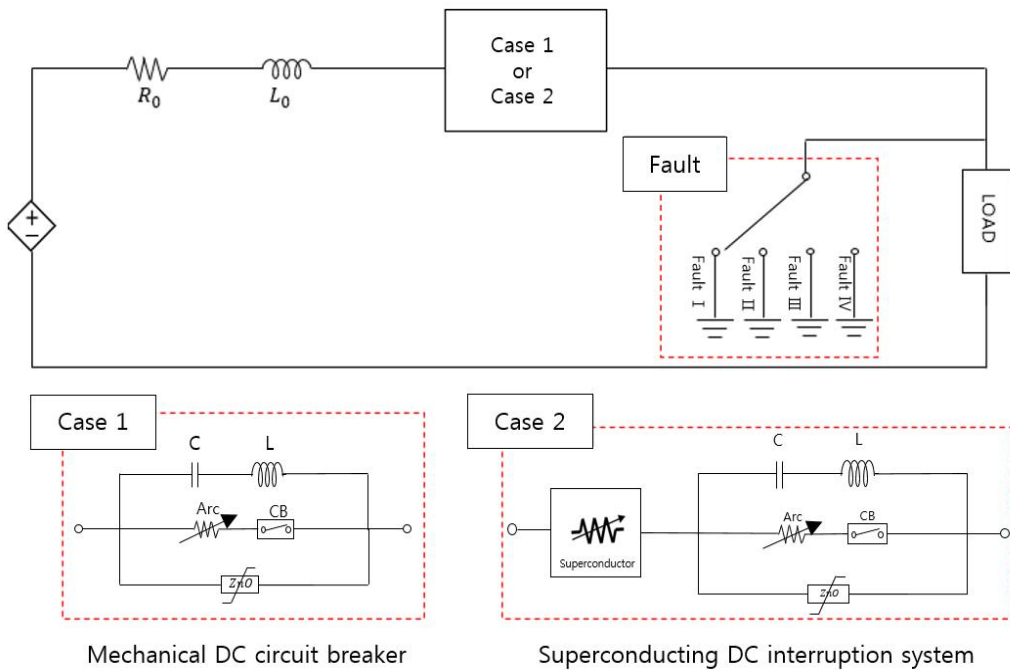


Fig. 4-3 Simulation circuit for analysis of the interruption characteristics according to the fault current magnitude

표 4-1은 기계식 직류 차단기 및 초전도 직류 차단시스템의 실험 조건을 나타낸 표이다. 각 고장별로 고장 시 발생하는 저항값을 설정하여 고장 전류의 크기를 결정하였다. 이로 인해 Fault I ~ IV에서 기계식 직류 차단기 및 초전도 직류 차단시스템의 고장 전류 크기에 따른 차단 특성을 확인할 수 있다.

Table 4-1 Simulation conditions

고장 유형	고장 저항	차단 설비
지락	Fault I (3 Ω)	기계식 직류 차단기(Case 1) or 초전도 직류 차단시스템(Case 2)
	Fault II (2 Ω)	
	Fault III (1 Ω)	
	Fault IV (0.5 Ω)	

2. 고장 전류에 따른 차단 특성 시뮬레이션 분석

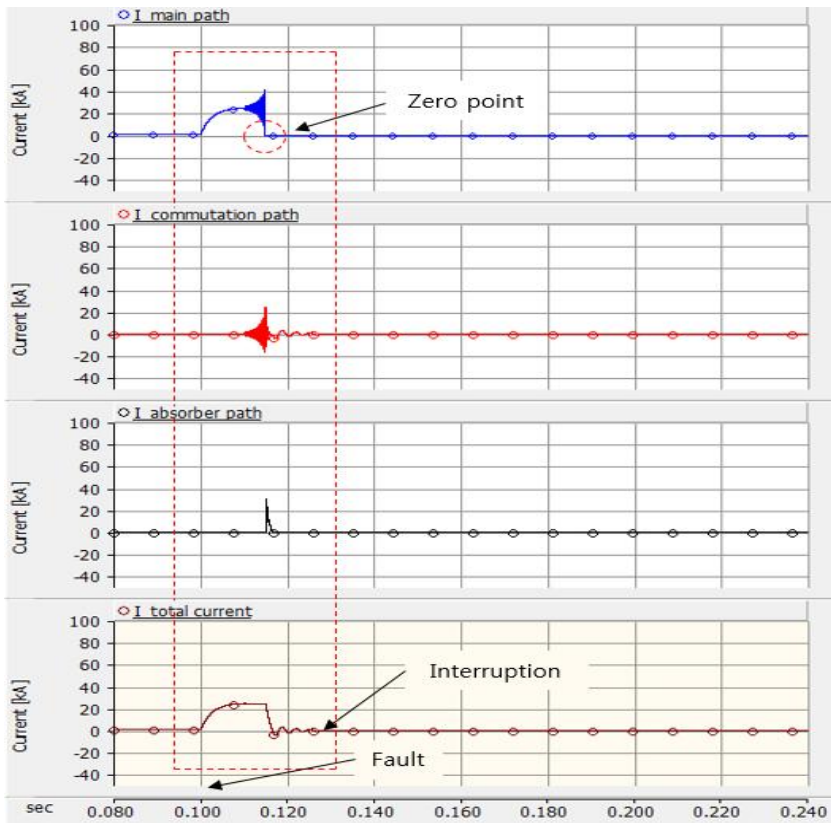
a. 고장 저항 3 Ω인 경우(Fault I)

그림 4-4는 기계식 직류 차단기(Case 1)의 25 kA 고장 전류 차단 특성 그래프이며 그림 4-5는 기계식 직류 차단기의 main, commutation, absorber path 전류를 확대한 그래프이다. 이는 기계식 직류 차단기만을 이용하여 25 kA의 고장 전류를 차단하는 경우이다.

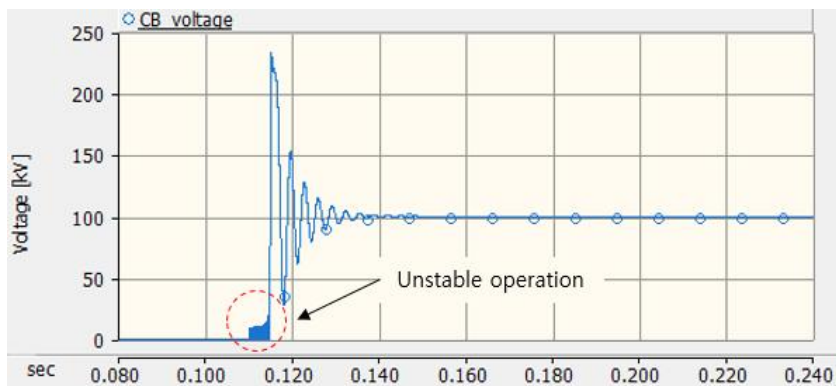
0.1 s지점에서 지락고장이 발생되고 이로 인해 차단기에 25 kA의 고장 전류가 도통된다. 차단기는 고장 발생 10 ms이후 개방 동작을 수행한다. 이와 동시에 그림 4-4(b)와 같이 차단기 양단의 전압이 불안정한 상태를 보인다. 이는 차단기 개극 시 발생하는 아크로 인해 차단기 개방 동작이 지연되기 때문이다. 차단기 개방 동작과 동시에 commutation path의 L, C로 인해 발산 진동 전류가 발생되며 0.1148 s지점에서 전류 영점이 발생된다. 이로 인해 차단기는 완전 개방되며 잔류 전류는 피뢰기를 통해 대지로 방전되어 차단이 완료된다. 차단이 완료된 시점은 0.1283 s지점이다.

그림 4-6은 초전도 직류 차단시스템(Case 2)의 25 kA 고장 전류 차단 특성 그래프이다. 기계식 직류 차단기와 동일하게 고장이 발생한다. 고장 전류가 급격하게 상승하며 초전도체로 유입된다. 이때 고장 전류의 크기가 초전도체의 임계전류값을 초과하는 지점에서 초전도체가 quench 되어 고임피던스를 발생 시킨다. 이로 인해 고장 전류는 11.9 kA까지 제한된다. 제한된 고장 전류는 차단부의 기계식 직류 차단기에 도통되며 앞서 설명한 바와 같은 차단동작이 이루어진다. 고장 발생 10 ms 이후에 차단기 개극동작을 수행하며 고장 전류 영점이 발생하기 전까지 그림 4-6(b)와 같이 아크로 인해 개극동작이 지연된다. 0.1103 s지점에서 고장 전류 영점이 발생되며 0.1201 s지점에 차단이 완료된다. 그림 4-7은 그림 4-6의 main, commutation, absorber path 전류를 확대한 그래프이다.

Fault I의 초전도 직류 차단시스템은 44.3 %의 고장 전류를 제안하여 차단하였다. 이로 인해 초전도 직류 차단시스템의 차단 속도는 기계식 직류 차단기의 경우 보다 8.2 ms 빠르게 차단동작을 완료하였다.



(a) Current waveforms in mechanical DC circuit breaker



(b) Voltage waveforms in mechanical DC circuit breaker

Fig. 4-4 Interruption characteristics of mechanical DC circuit breaker(Case 1)

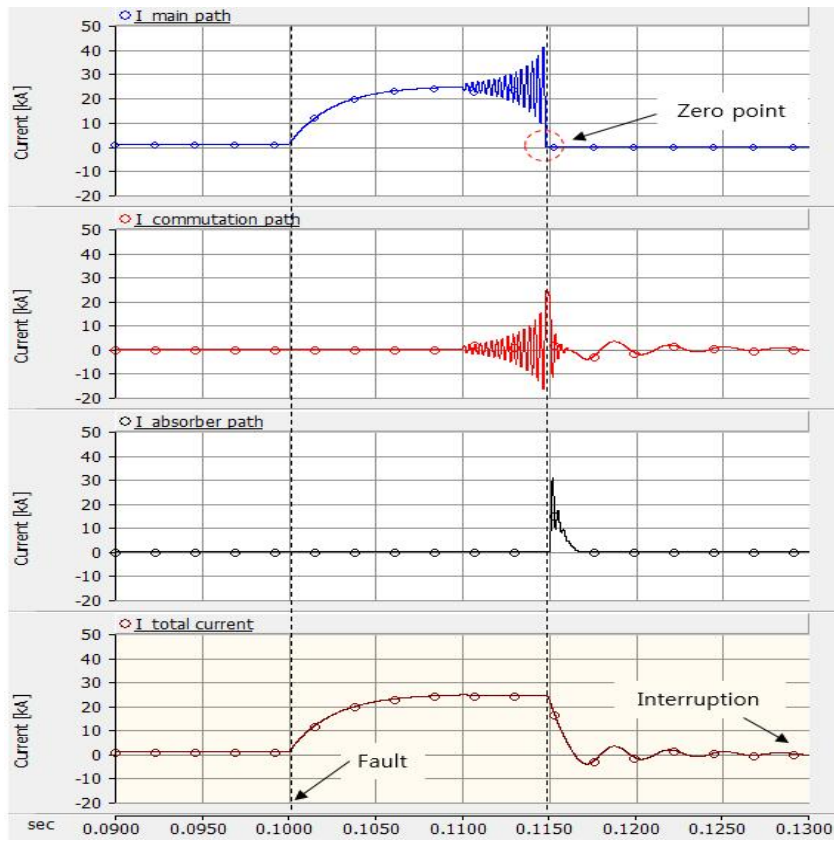
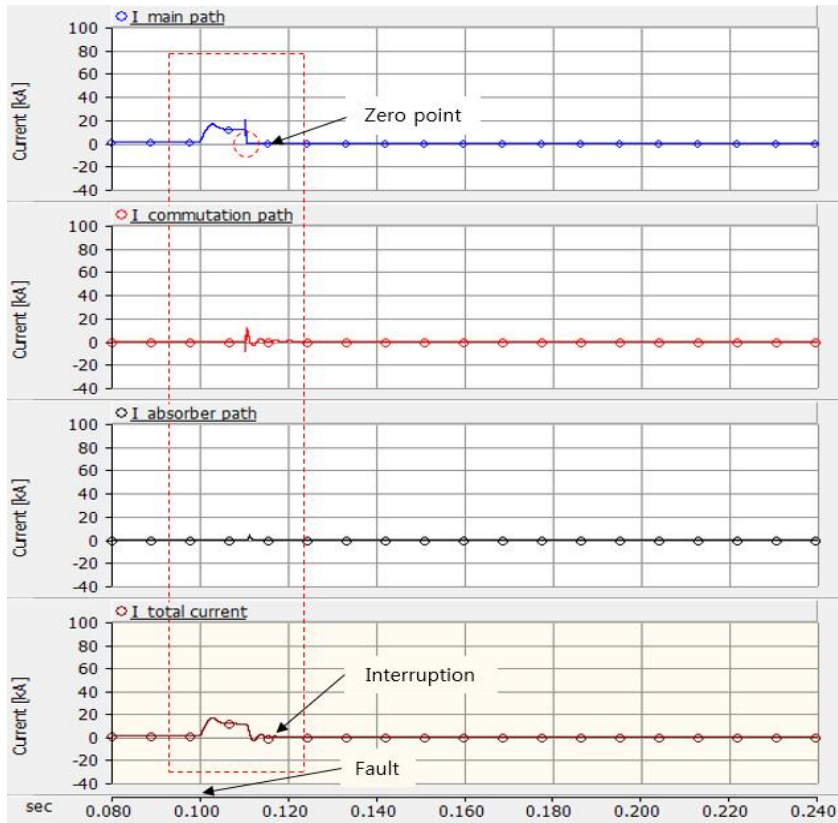
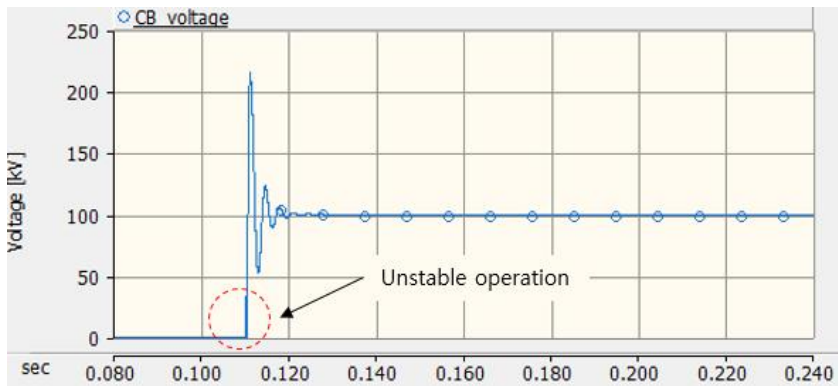


Fig. 4-5 Current characteristics of mechanical DC circuit breaker(Case 1)



(a) Current waveforms in superconducting DC interruption system



(b) Voltage waveforms in superconducting DC interruption system

Fig. 4-6 Interruption characteristics of superconducting DC interruption system(Case 2)

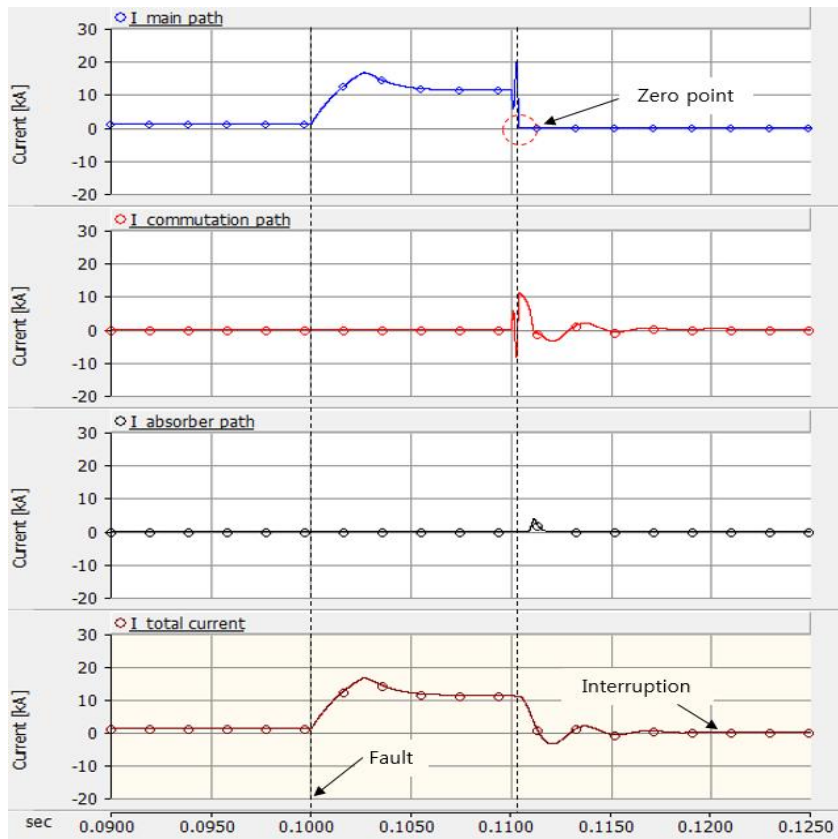


Fig. 4-7 Current characteristics of superconducting DC interruption system(Case 2)

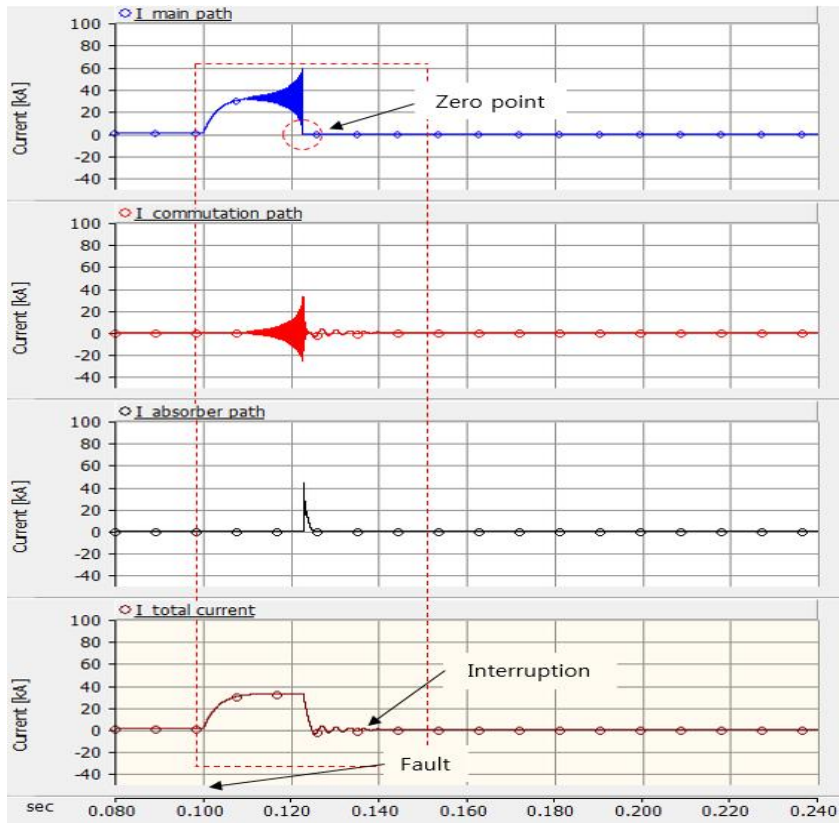
b. 고장 저항 2 Ω인 경우(Fault II)

그림 4-8은 기계식 직류 차단기(Case 1)만을 이용하여 33 kA의 고장 전류를 차단할 때 발생하는 그래프이다. 지락 고장 시 33 kA의 고장 전류가 발생된다. 이후 차단기의 개극동작이 수행된다. 이와 동시에 아크로 인해 차단기 양단 전압이 불안정하게 된다. Commutation path에서 개극동작을 보조하여 main path에 전류 영점이 발생되며 차단기는 완전 개방된다. 전류 영점 발생 시간은 0.122 s 지점이다. 마지막으로 피뢰기를 통해 잔류 전류가 대지로 방전하여 0.1362 s 지점에서 차단이 완료된다. 그림 4-9는 기계식 직류 차단기의 main, commutation, absorber path 전류를 확대한 그래프이다.

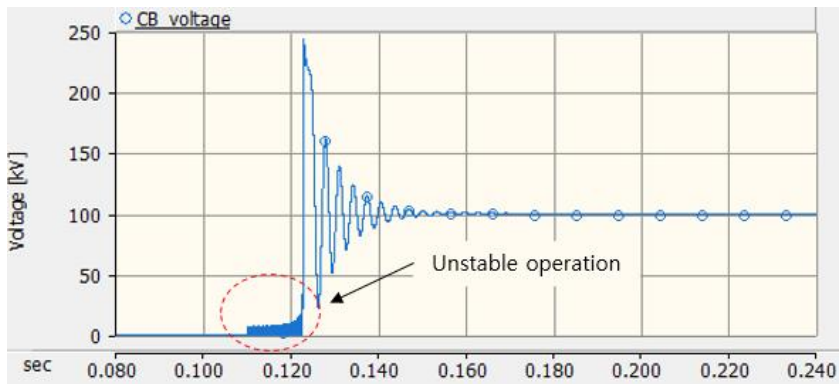
그림 4-10은 초전도 직류 차단시스템(Case 2) 적용 시 차단 특성 그래프이다. 또한 그림 4-11은 초전도 직류 차단시스템의 main, commutation, absorber path 전류를 확대한 그래프이다. 기계식 직류 차단기 적용 시와 마찬가지로 33 kA의 고장 전류가 발생된다. 이와 동시에 초전도체의 고임피던스로 인해 고장 전류의 크기가 12.29 kA로 제한된다. 제한된 고장 전류가 기계식 직류 차단기에 투입되어 0.1104 s 지점에서 전류 영점이 발생된다. 또한 잔류전류가 방전되어 0.1202 s 지점에서 차단이 완료된다.

두 경우 모두 차단이 정상적으로 완료되는 것을 확인할 수 있다. 그러나 기계식 직류 차단기만을 이용한 경우가 초전도 직류 차단시스템을 적용하였을 때 보다 16 ms 지연되는 것을 확인할 수 있다. 이는 초전도체가 62.7 %로 고장 전류 크기를 제한하였기 때문이다.

기계식 직류 차단기에 비해 초전도 직류 차단시스템의 아크로 인한 전압 불안정 상태가 1.6 ms 저감된다. 이로 인해 기계식 직류 차단기에 비해 초전도 직류 차단시스템의 전류 영점이 빠르게 생성되어 더 빠른 차단이 가능하다.



(a) Current waveforms in mechanical DC circuit breaker



(b) Voltage waveforms in mechanical DC circuit breaker

Fig. 4-8 Interruption characteristics of mechanical DC circuit breaker(Case 1)

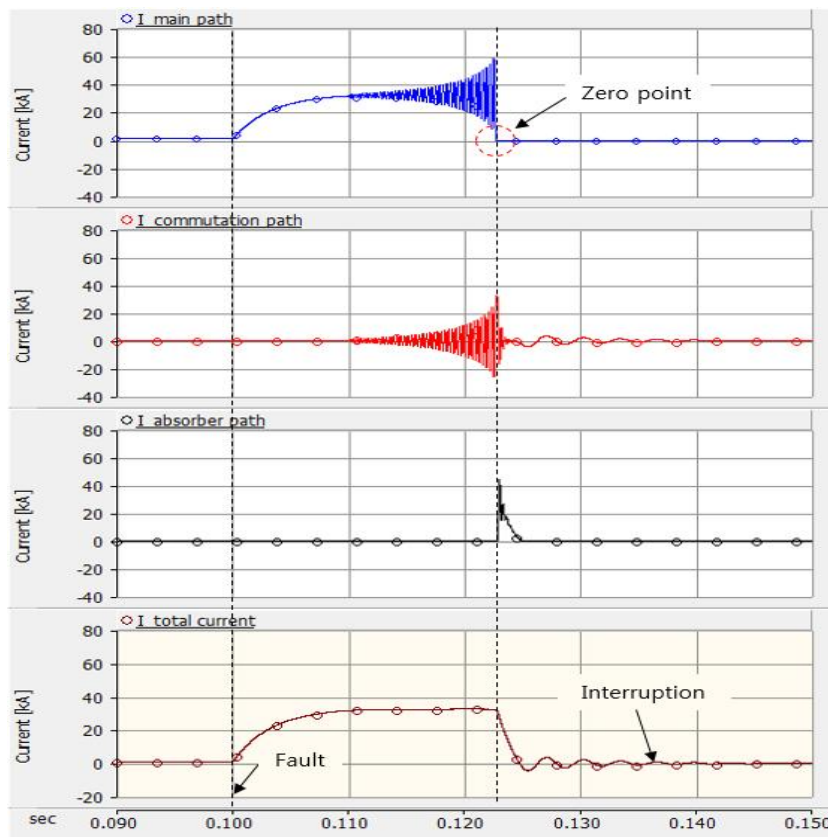
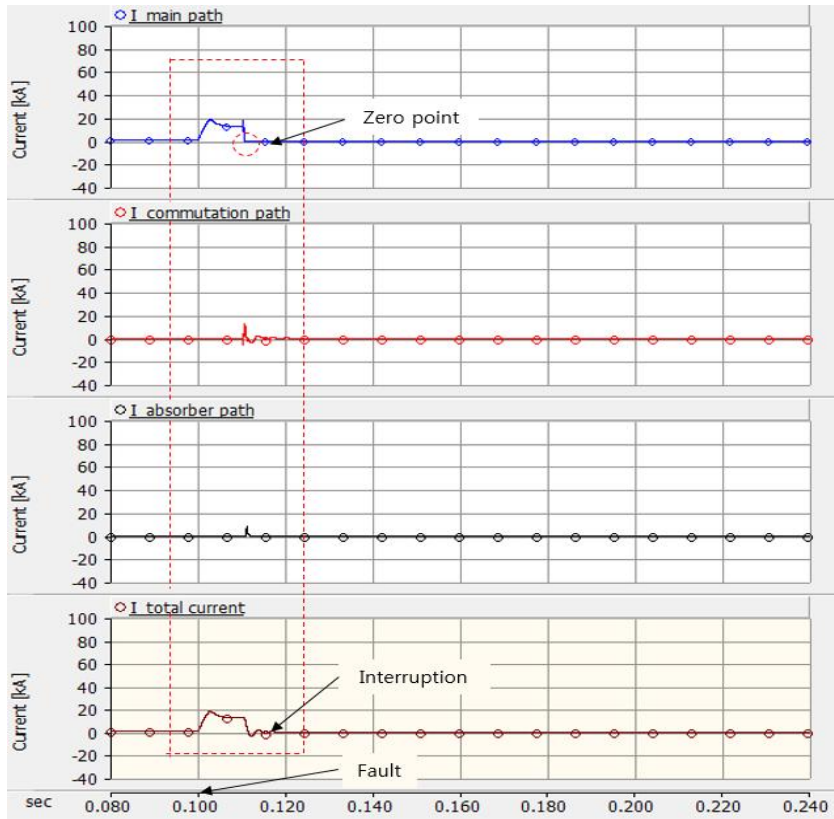
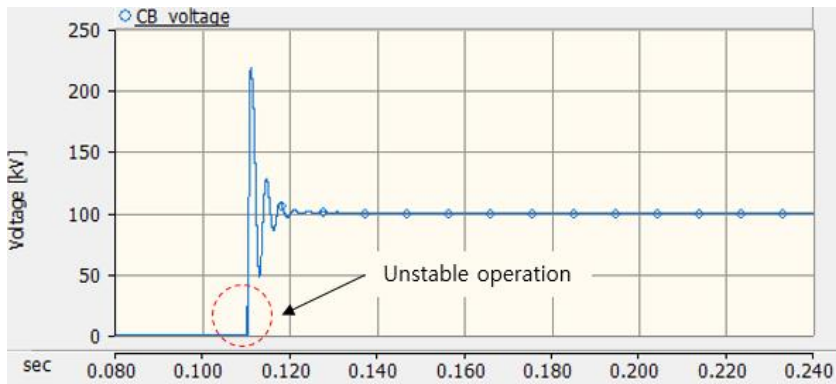


Fig. 4-9 Current characteristics of mechanical DC circuit breaker(Case 1)



(a) Current waveforms in superconducting DC interruption system



(b) Voltage waveforms in superconducting DC interruption system

Fig. 4-10 Interruption characteristics of superconducting DC interruption system(Case 2)

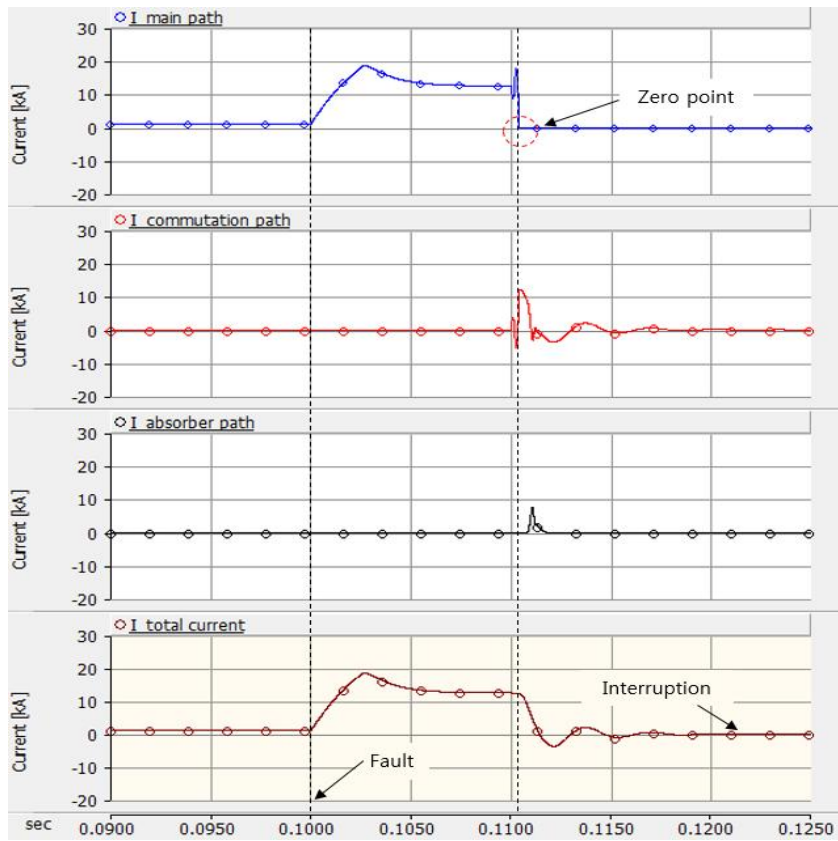


Fig. 4-11 Current characteristics of superconducting DC interruption system(Case 2)

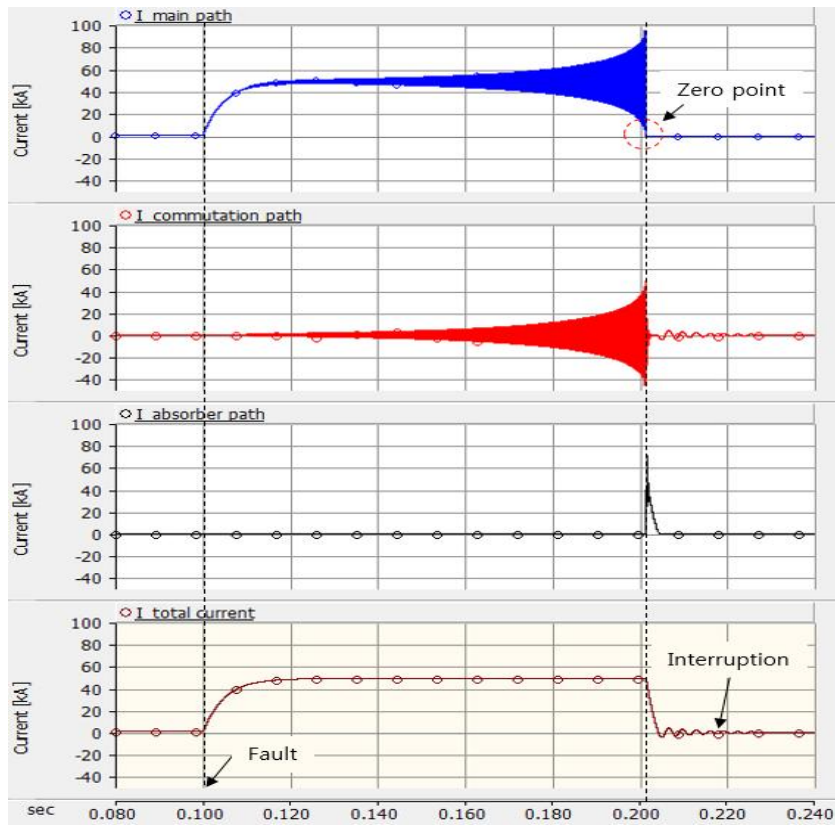
c. 고장 저항 1 Ω인 경우(Fault III)

그림 4-12는 기계식 직류 차단기 차단 특성 그래프이다. 0.1 s지점에서 50 kA의 고장 전류가 기계식 직류 차단기에 투입된다. 차단기는 0.11 s지점에서 개방 동작 신호를 인가 받아 개방 동작을 수행한다. 이와 동시에 발산 진동 전류가 발생된다. 전류 영점은 차단기 동작이 시작되고 85.2 ms 이후에 발생되며 이와 동시에 차단기 양단에 아크로 인한 전압불안정상태가 지속된다. 피뢰기를 통해 잔류 전류가 방전되고 0.2128 s지점에서 차단이 완료된다. 차단에 소요된 시간은 102.8 ms이다.

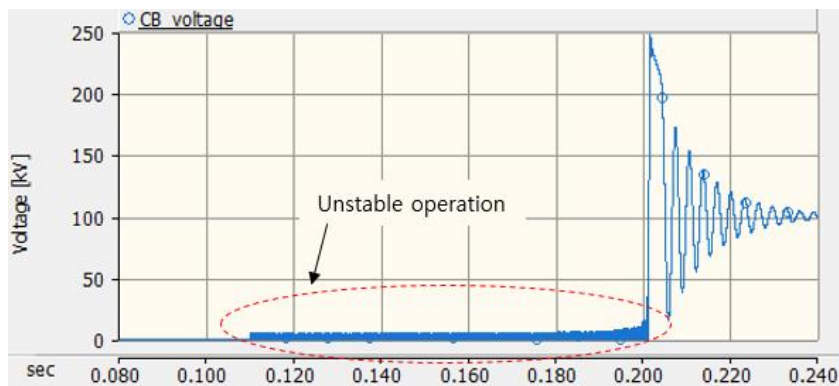
현재 DC 차단기 차단 시간에 대한 기준이 명확하게 없다. 그러나 AC 170 kV/60 kA 계통의 한전 규정(ESB 150)에 따르면 송전차단기는 약 48 ms이내에 차단이 가능하여야 한다[24]. 또한 실제 차단 시 차단 소요시간이 길면 접점이 손상될 가능성이 매우 크다. 이에 본 논문에서는 이 경우를 차단 실패로 간주하였다.

그림 4-13은 동일한 조건에 초전도 직류 차단시스템을 적용하여 차단한 경우이다. 기계식 직류 차단기와 동일하게 50 kA의 고장 전류가 발생되지만 한류부의 초전도체로 인해 고장 전류의 크기가 14.22 kA로 제한된다. 이후 기계식 직류 차단기와 동일하게 차단과정이 진행된다. 이때 전류 영점 발생 시간은 0.1107 s지점이며 차단완료시점은 0.1253 s지점이다.

기계식 직류 차단기만을 적용한 결과 차단 실패로 간주되었다. 그러나 초전도 직류 차단시스템을 적용한 경우는 고장 전류의 크기를 71.56 % 제한함으로써 48 ms이내에 차단이 완료되었다. 그림 4-14는 초전도 직류 차단시스템의 main, commutation, absorber path 전류를 확대한 그래프이다.

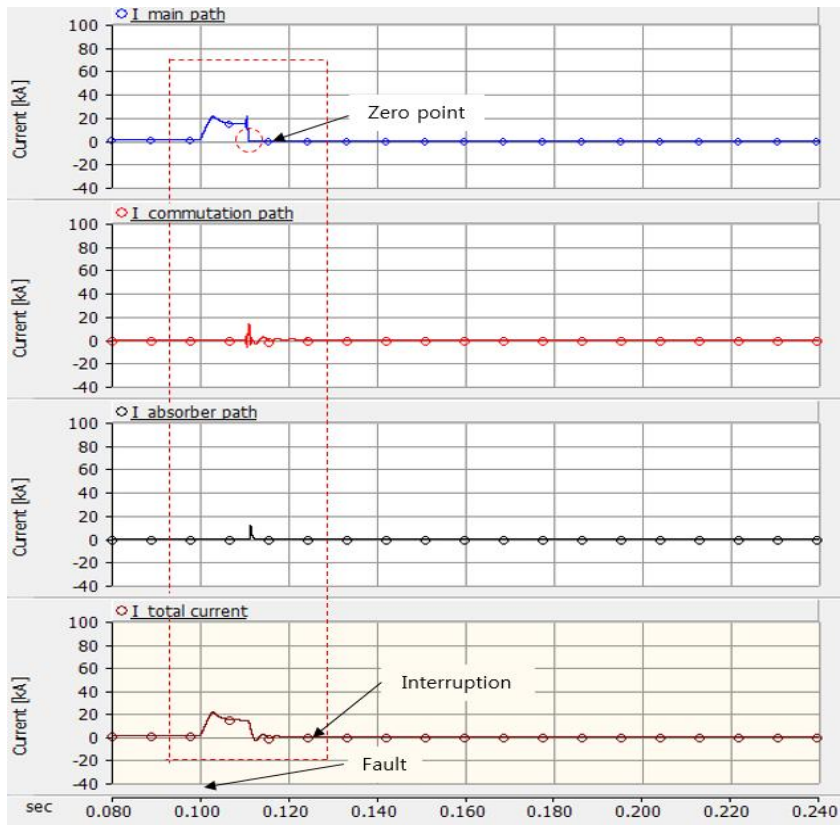


(a) Current waveforms in mechanical DC circuit breaker

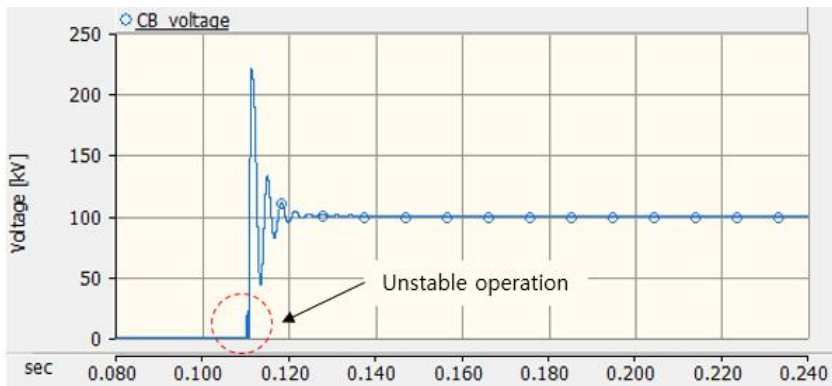


(b) Voltage waveforms in mechanical DC circuit breaker

Fig. 4-12 Interruption characteristics of mechanical DC circuit breaker(Case 1)



(a) Current waveforms in superconducting DC interruption system



(b) Voltage waveforms in superconducting DC interruption system

Fig. 4-13 Interruption characteristics of superconducting DC interruption system(Case 2)

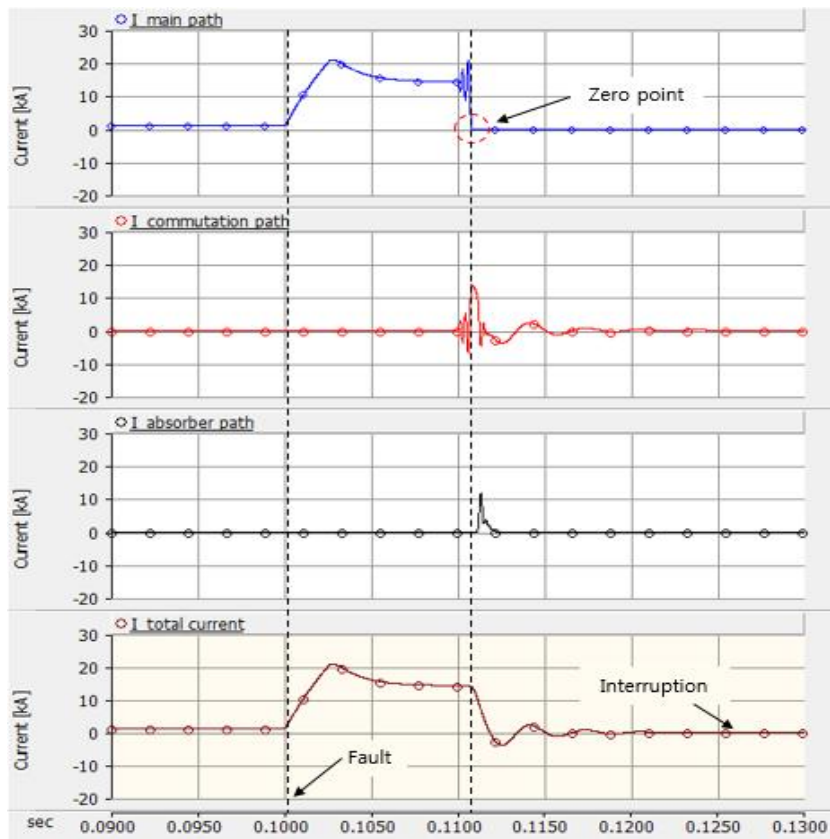


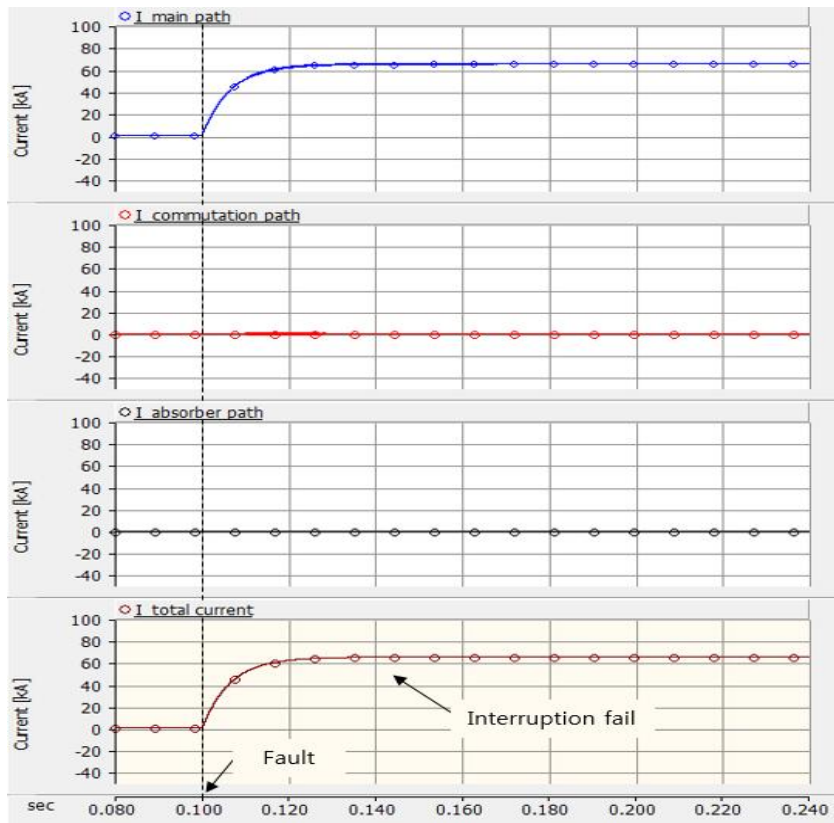
Fig. 4-14 Current characteristics of superconducting DC interruption system(Case 2)

d. 고장 저항 0.5 Ω 인 경우(Fault IV)

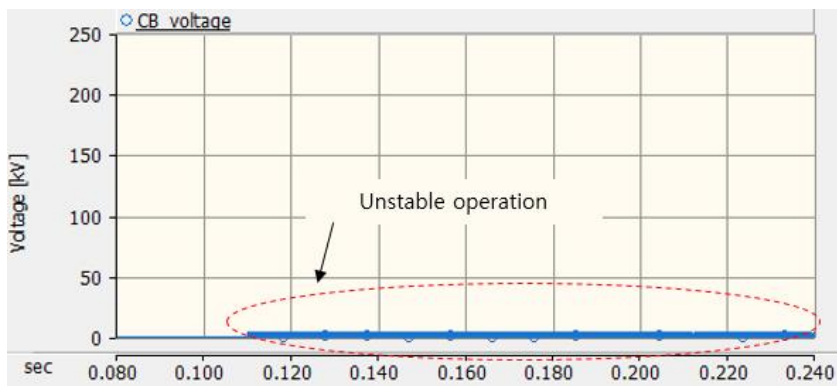
그림 4-15는 기계식 직류 차단기만을 이용하여 66 kA를 차단하는 경우이다. 지락 고장 후 차단기 트립 신호가 인가되었지만 고장 전류 차단에는 실패하였다.

그림 4-16은 동일한 조건에 초전도 직류 차단시스템을 적용하여 차단하는 경우이다. 66 kA의 고장 전류가 발생되며 이와 동시에 초전도체가 quench 되어 15.26 kA로 제한한다. 이후 제한된 고장 전류는 기계식 직류 차단기에 투입되어 전류 영점 생성 및 잔류 전류 방전 후 차단이 완료된다. 전류 영점 발생 시간은 0.111 s지점이며 차단 완료시간은 0.1276 s지점이다. 그림 4-17은 초전도 직류 차단시스템의 차단 특성을 확대한 그래프이다.

분석 결과, 기계식 직류 차단기는 차단에 실패하였다. 그러나 초전도 직류 차단시스템은 안정적이면서 빠른 속도로 고장 전류를 차단하였다.

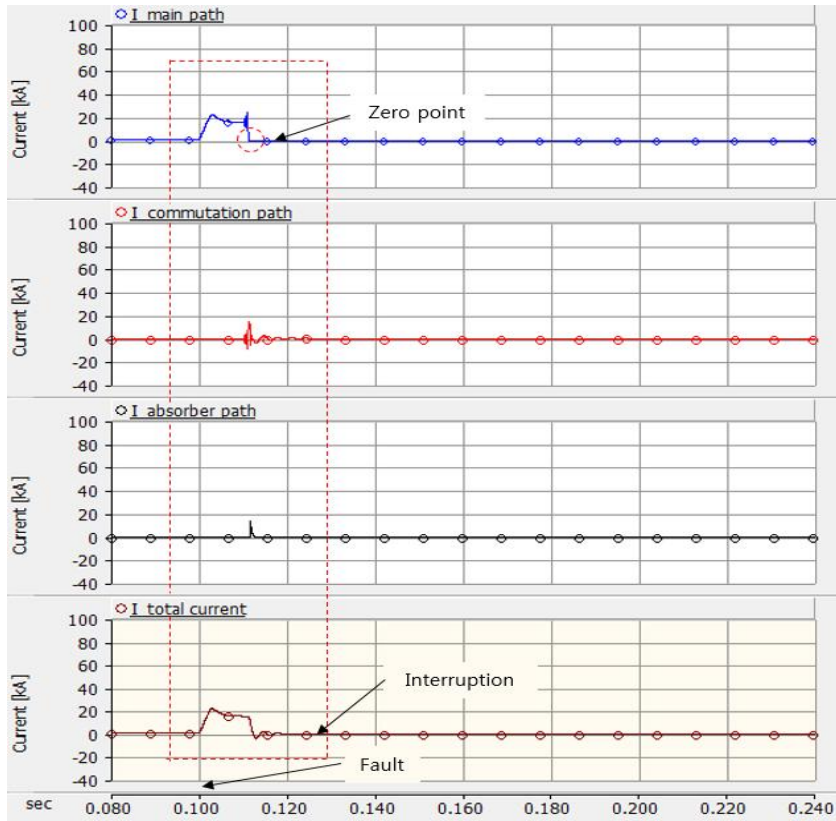


(a) Current waveforms in mechanical DC circuit breaker

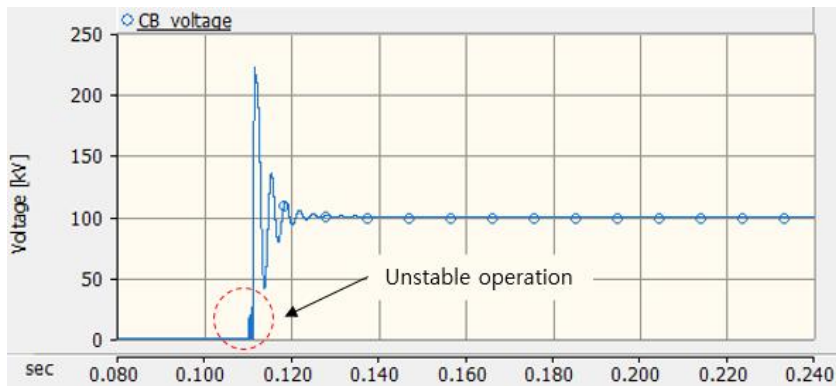


(b) Voltage waveforms in mechanical DC circuit breaker

Fig. 4-15 Interruption characteristics of mechanical DC circuit breaker(Case 1)



(a) Current waveforms in superconducting DC interruption system



(b) Voltage waveforms in superconducting DC interruption system

Fig. 4-16 Interruption characteristics of superconducting DC interruption system(Case 2)

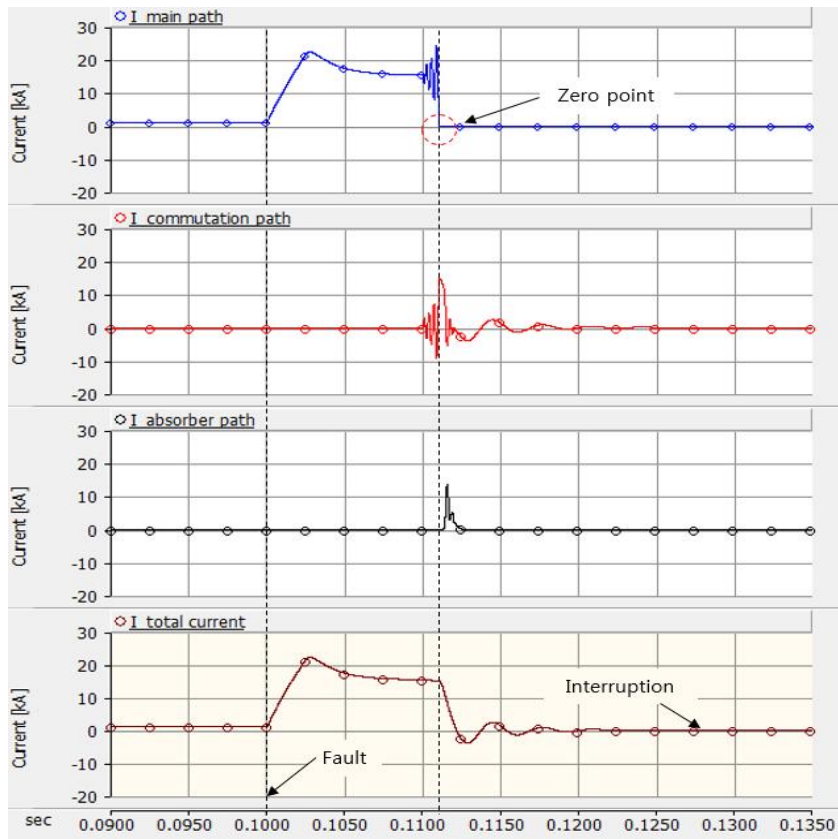


Fig. 4-17 Current characteristics of superconducting DC interruption system(Case 2)

e. 전력 부담 비교

기계식 직류 차단기와 초전도 직류 차단시스템의 차단속도는 차단기 접점간 걸리는 전력부담에 따라 달라진다. 그러므로 본 논문에서는 차단기 전압, 전류를 통해 차단기 접점간 발생하는 전력부담 특성을 분석하였다.

그림 4-18 ~ 21은 고장 전류에 따른 기계식 직류 차단기와 초전도 직류 차단기의 차단 시 발생하는 전력 부담을 나타낸 그래프이다. 차단 시 발생하는 전력 부담은 식 (6)과 같이 계산하였다.

$$Power\ burden = \int_{operation\ CB}^{interruption} V_{CB} I_{main} dt \quad (6)$$

측정 결과, Fault I의 기계식 직류 차단기(Case 1), 초전도 직류 차단시스템(Case 2)의 전력 부담은 각각 4595.69 MW, 1264.4 MW로 측정되었다. Fault II의 경우 Case 1, Case 2에서의 전력 부담이 6735.71 MW, 1588.9 MW이며 Fault III의 Case 1, Case 2에서의 전력 부담은 11588.14 MW, 2018.1 MW로 측정되었다. 마지막으로 Fault IV의 경우 Case 1은 차단이 실패되었기 때문에 전력 부담을 측정할 수 없다. 그러나 Case 2는 차단에 성공하였다. 이때의 전력 부담은 2286.88 MW로 측정되었다. Case 1은 Case 2에 비해 차단 동작 할 때 차단기에 가해지는 전력 부담의 크기가 최소 3.6 배 증가되는 것을 확인하였다.

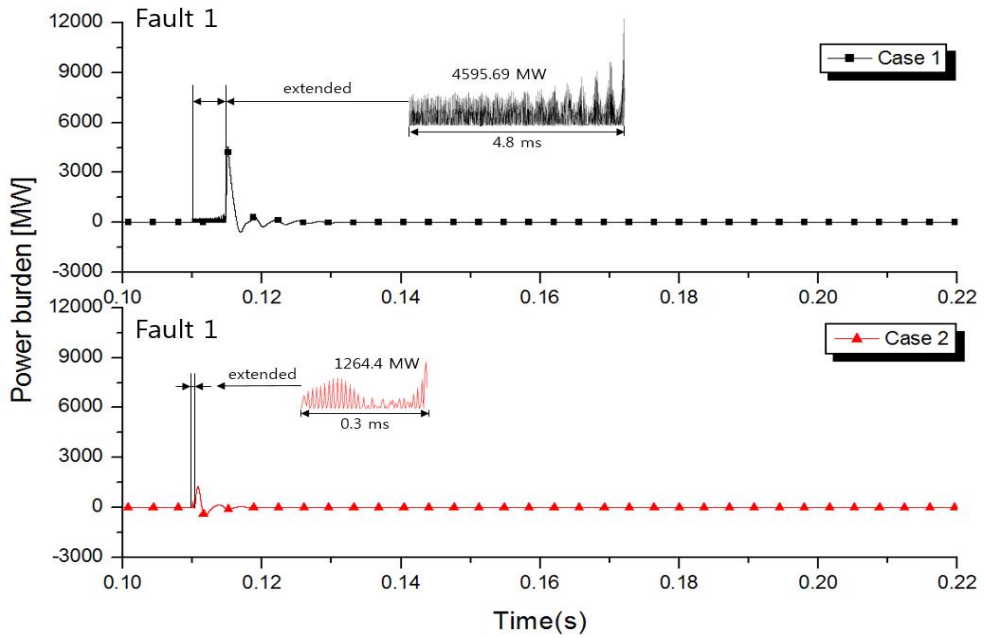


Fig. 4-18 Power burden of Fault I in Case 1, Case 2

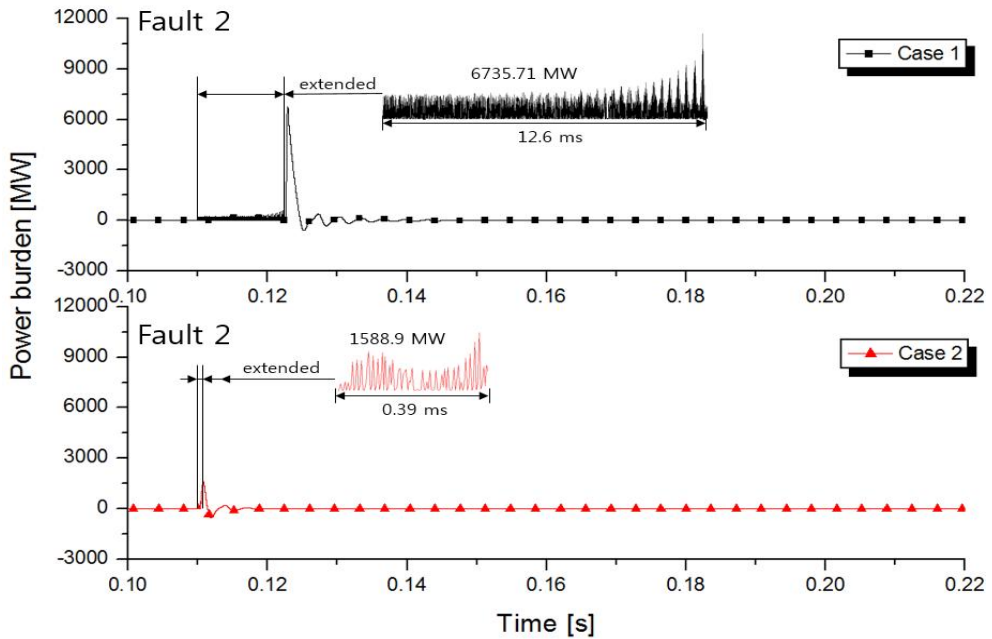


Fig. 4-19 Power burden of Fault II in Case 1, Case 2

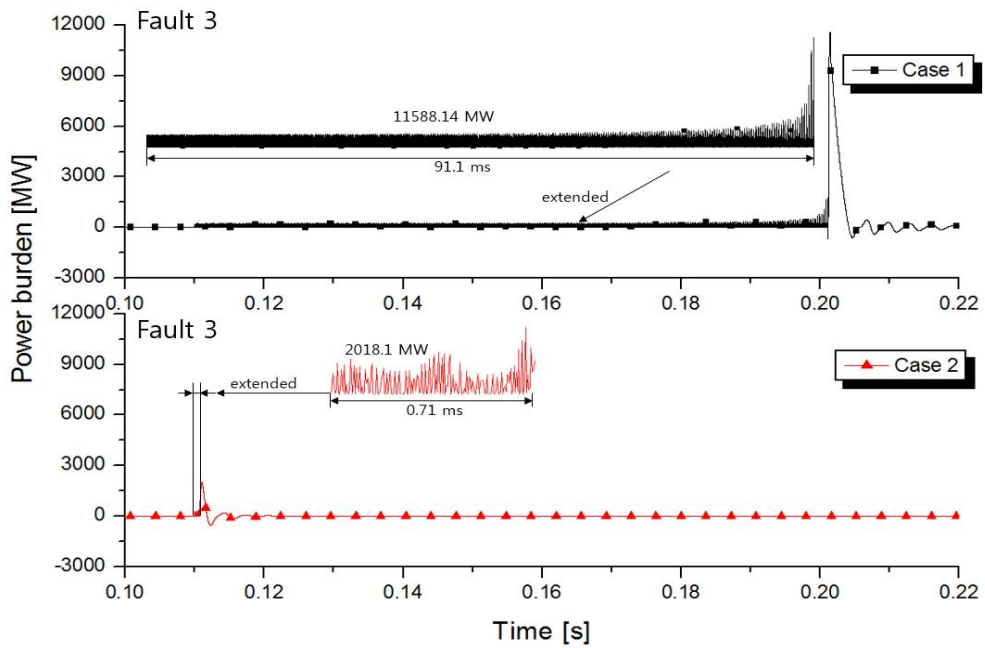


Fig. 4-20 Power burden of Fault III in Case 1, Case 2

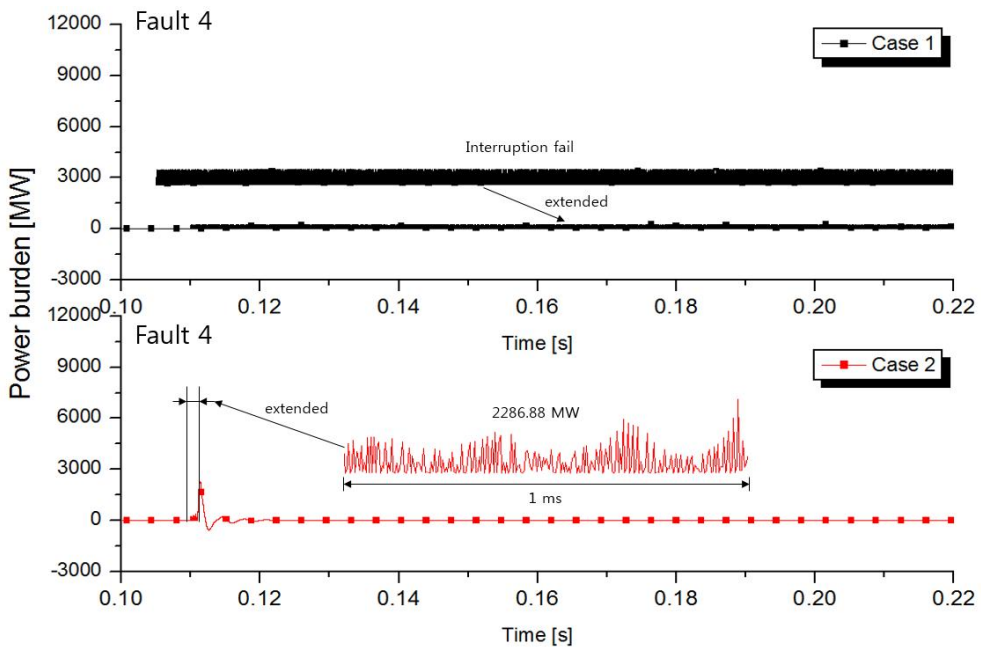


Fig. 4-21 Power burden of Fault IV in Case 1, Case 2

3. 고장 전류에 따른 차단 특성 시뮬레이션 결과

표 4-2는 기계식 직류 차단기만을 이용하여 차단 시 고장 전류 크기, 영점 발생 시간, 차단 시간, 차단 소요 시간, 차단 시 부담을 정리한 표이다. 표 4-3은 초전도 직류 차단시스템을 적용하였을 때 고장 전류 크기, 영점 발생 시간, 차단 시간, 차단 소요 시간, 차단 시 부담을 정리한 표이다. 앞서 진행한 Fault I, Fault II, Fault III, Fault IV에 대해 기계식 직류 차단기의 경우 Fault I, Fault II는 차단에 성공 하였으나 Fault III, Fault IV에서는 차단 실패의 결과를 보였다.

초전도 직류 차단시스템 적용 시 Fault I, Fault II, Fault III, Fault IV의 모든 경우에서 차단이 빠른 속도로 되는 것을 확인할 수 있었다. 모든 결과를 비교 분석한 결과, 초전도 직류 차단시스템 적용 시 고장 전류 크기를 52 % 이상 제한할 수 있으며 차단부의 기계식 직류 차단기는 20 ms 이내에 차단이 가능하였다. 초전도 직류 차단시스템은 빠른 차단 속도를 가진다. 또한 차단 시 3.6 배 부담을 저감 시킨다.

Table 4-2 Simulation results of mechanical DC circuit breaker

기계식 직류 차단기 적용 시					
실 험	고장 전류 [kA]	영점 발생 시간 [s]	차단 시 소요 시간 [ms]	차단 완료[s]	전력 부담[MW]
Fault I	25	0.1148	18.3	0.1283	4595.69
Fault II	33	0.122	26.2	0.1362	6735.71
Fault III	50				
Fault IV	66				

Table 4-3 Simulation results of superconducting DC interruption system

초전도 직류 차단시스템 적용 시					
실 험	고장 전류 [kA]	영점 발생 시간 [s]	차단 시 소요 시간 [ms]	차단 완료[s]	전력 부담[MW]
Fault I	11.9	0.1103	10.1	0.1201	1264.4
Fault II	12.29	0.1104	10.2	0.1202	1588.9
Fault III	14.22	0.1107	15.3	0.1253	2018.1
Fault IV	15.26	0.111	17.6	0.1276	2286.88

VI. 결 론

본 논문에서는 새로운 DC 차단 기술을 제안하여 DC 그리드 및 전압형 HVDC system의 안정성 및 신뢰도를 향상 시키고자 하였다. 제안된 초전도 직류 차단시스템은 초전도체의 한류 기술과 기계식 직류 차단 기술이 융합된 기술이다.

PSCAD/EMTDC 계통 해석 프로그램을 이용하여 초전도 직류 차단시스템을 설계하였다. 초전도 직류 차단시스템 설계 시 초전도체 및 기계식 직류 차단기의 실제 특성인 초전도체 quench 특성, 기계식 직류 차단기 Arc를 반영하여 설계하였다. 이로 인해 초전도체 및 기계식 직류 차단기의 실제 동작을 시뮬레이션으로 모의할 수 있었다. 또한, DC 모의 회로를 설계하여 초전도 직류 차단시스템의 차단 특성을 분석하였다. 마지막으로 일반 기계식 직류 차단기와 초전도 직류 차단시스템의 고장 전류 크기에 따른 차단 특성을 분석하였다. 또한 초전도 직류 차단시스템과 일반 기계식 직류 차단기의 차단 시 발생하는 전력 부담을 비교 분석하였다.

먼저 초전도 직류 차단시스템의 한류부 및 차단부의 차단 특성을 시뮬레이션으로 분석하였다. DC 고장 전류 발생 시 초전도체가 quench 되어 고장 전류를 차단기의 차단 내력 범위 까지 1차적으로 제한한다. 제한된 고장 전류는 차단부의 기계식 직류 차단기에 유입된다. 이때 기계식 직류 차단기의 개방 동작이 수행되며 이와 동시에 발산 진동 전류가 발생되어 차단기 접점에 도통되는 전류에 영점이 발생된다. 이로 인해 차단기의 기계식 접점이 완전 개방된다. 이후 피뢰기를 이용하여 잔류 전류를 방전하자 차단이 완료되었다.

다음으로 초전도 직류 차단시스템과 기계식 직류 차단기의 차단 특성을 분석하였다. 차단 시 고장 전류의 크기를 각각 25 kA, 33 kA, 50 kA, 60 kA로 설정하여 차단 특성을 분석하였다. 기계식 직류 차단기는 25 kA, 50 kA까지 차단이 가능한 것을 확인하였다. 그러나 50 kA, 60 kA에서는 차단에 실패하였다. 이는 설계된 차단기의 안정적인 차단 동작이 이루어질 수 있는 고장 전류의 크기가 33 kA이기 때문이다. 그 이상의 고장 전류가 투입되면 기계식 직류 차단기의 차단시간이 시험 기준을 초과하게 되고 더욱 큰 고장 전류가 투입되면 차단에 실패

패하게 된다.

반면에 동일한 기계식 직류 차단기가 적용된 초전도 직류 차단시스템의 경우 모든 고장 전류에서 차단이 가능하였다. 이는 초전도 직류 차단시스템의 한류부가 고장 전류의 크기를 차단부의 기계식 직류 차단 범위까지 제한하기 때문이다. 이로 인해 초전도 직류 차단시스템은 더 넓은 차단 범위를 확보할 수 있다. 또한 초전도 직류 차단시스템을 적용한 결과 고장 전류를 평균 52 % 더 낮게 제한시킬 수 있으며 모든 고장 전류 크기에서 20 ms 이내에 차단이 가능함을 확인하였다.

마지막으로 초전도 직류 차단시스템과 기계식 직류 차단기의 차단 시 발생하는 전력 부담을 확인하였다. 초전도 직류 차단시스템을 적용한 경우 기계식 직류 차단기 보다 차단 시 차단기 접점에서 발생하는 전력 부담을 최소 72 % 감소시키는 것을 확인하였다.

본 논문에서 제안한 초전도 직류 차단시스템의 차단 특성을 비교 분석한 결과, DC 그리드 및 전압형 HVDC system에서 초전도 직류 차단시스템은 안정적으로 동작할 것으로 판단된다. 또한 초전도 직류 차단시스템이 적용됨에 따라 DC 그리드의 사용화가 가속화 되고 DC 그리드 및 전압형 HVDC system의 안정성 및 신뢰도가 확보될 것으로 판단된다.

참 고 문 헌

- [1] Thu Win May, Yew Ming Yeap, Abhisek Ukil, “Comparative evaluation of power loss in HVAC and HVDC transmission systems”, Region 10 Conference (TENCON), 2016 IEEE, Feb. 2017.
- [2] M. Shafiul Alam, A. Hussein, M. A. Abido, Z. M. Al-Hamouz, “VSC-HVDC system stability augmentation with bridge type fault current limiter”, Clean Electrical Power (ICCEP), 2017 6th International Conference on, Aug. 2017.
- [3] R. Adapa, L Barthold, D. Douglass, D. Woodford, “Technical and Economic Incentives for AC to DC line Conversion”, CIGRE B2-203, Paris, 2010.
- [4] Lionel Barthold, R Adapa, Harrison Clark, Dennis Woodford, “System advantages in conversion of AC transmission lines to DC”, AC and DC Power Transmission, 2010. ACDC. 9th IET International Conference on, 2011.
- [5] Yang Zhou, Dao Zhuojiang, Yu Fenwang, “The Development of HVDC Transmission System”, Digital Manufacturing and Automation (ICDMA), 2012 Third International Conference on, Sep. 2012.
- [6] R. Radzuan, M. A. A. Raop, M. K. M. Salleh, M. K. Hanzah, and R. A. Zawawi, “The designs of low power AC-DC converter for power electronics system applications”, in Computer Applications and Industrial Electronics, IEEE Symposium on, pp. 113-117, 2012.
- [7] M. P. Bahrman, “HVDC transmission overview”, Transmission and Distribution Conference and Exposition, IEEE/PES, May. 2008.

- [8] Oluwafemi E. Oni, Innocent E. Davidson, Kamati N.I. Mbangula, “A review of LCC-HVDC and VSC-HVDC technologies and applications”, Environment and Electrical Engineering (EEEIC), 2016 IEEE 16th International Conference on, Sep. 2016.
- [9] 한국전기안전공사, “고전압 직류(HVDC) 변환설비 검사 점검 지침, 2015.
- [10] Christian M. Franck, “HVDC Circuit Breakers: A Review Identifying Future Research Needs”, IEEE Transactions on Power Delivery, Vol. 26, pp. 998-1007, Apr. 2011.
- [11] Dimitrios Tzelepis, Sul Ademi, Dimitrios Vozikis, Adam Dyśko, Sankara Subramanian, Hengxu Ha, “Impact of VSC converter topology on fault characteristics in HVDC transmission systems”, Power Electronics, Machines and Drives (PEMD 2016), 8th IET International Conference on, Nov. 2016.
- [12] 성기철, “초전도 전력응용 기술 현황 및 전망”, 전기의 세계, Vol. 60, pp. 42-44, 2011.
- [13] Qingqing Yang, Simon Le Blond, Fei Liang, Weijia Yuan, Min Zhang, Jianwei Li, “Design and Application of Superconducting Fault Current Limiter in a Multiterminal HVDC System”, IEEE Transactions on Applied Superconductivity, Vol. 27, Feb. 2017.
- [14] 이우영, “HVDC DC차단기 개발동향”, 전기저널, Vol. 472, pp. 57-63, 2016.
- [15] Zheng Ganhao, “Study on DC Circuit Breaker”, Intelligent Systems Design and Engineering Applications (ISDEA), 2014 Fifth International Conference on, Dec. 2014.

- [16] 최효상, “HVDC 시스템과 직류차단기 기술 개발 현황”, 전기의 세계, Vol. 65, pp. 21-27, 2016.
- [17] C. Meyer, M. Kowal, R.W. De Doncker, “Circuit breaker concepts for future high-power DC-applications”, Industry Applications Conference, 2005. Fourtieth IAS Annual Meeting. Conference Record of the 2005, Oct. 2005.
- [18] Feng Zheng, Changhong Deng, Lei Chen, Shichun Li, Yang Liu, Yuxiang Liao, “Transient Performance Improvement of Microgrid by a Resistive Superconducting Fault Current Limiter”, IEEE Transactions on Applied Superconductivity, VOL.25, Jan. 2015.
- [19] H. Nakao, Y. Nakagoshi, M. Hatano, T. Koshizuka, S. Nishiwaki, A. Kobayashi, T. Murao, S. Yanabu, “DC current interruption in HVDC SF/sub 6/ gas MRTB by means of self-excited oscillation superimposition”, IEEE Transactions on Power Delivery, Vol. 16, pp. 687-693, Oct. 2001.
- [20] A. Parizad, H.R. Baghaee, A. Tavakoli, S. Jamali, “Optimization of arc models parameter using genetic algorithm”, Electric Power and Energy Conversion Systems, 2009. EPECS '09. International Conference on, Feb. 2010.
- [21] P.H. Schavemaker, L. van der Slui, “An improved Mayr-type arc model based on current-zero measurements [circuit breakers]”, IEEE Transactions on Power Delivery, Vol. 15, pp. 580-584, Apr. 2000.
- [22] B. Pauli, G. Mauthe, E. Ruoss, G. Ecklin, J. Porter, J. Vithayathil, “Development of a high current HVDC circuit breaker with fast fault clearing capability”, IEEE Transactions on Power Delivery, Vol. 3, pp. 2072-2080, Oct. 1988.

[23] GE Energy Connections Industrial Solutions, “Greapid High Speed DC Breakers”, 2009.

[24] 한국전력공사, “한국전력공사 표준규격 (ESB 150)”, 2008.