



저작자표시-비영리-변경금지 2.0 대한민국

이용자는 아래의 조건을 따르는 경우에 한하여 자유롭게

- 이 저작물을 복제, 배포, 전송, 전시, 공연 및 방송할 수 있습니다.

다음과 같은 조건을 따라야 합니다:



저작자표시. 귀하는 원저작자를 표시하여야 합니다.



비영리. 귀하는 이 저작물을 영리 목적으로 이용할 수 없습니다.



변경금지. 귀하는 이 저작물을 개작, 변형 또는 가공할 수 없습니다.

- 귀하는, 이 저작물의 재이용이나 배포의 경우, 이 저작물에 적용된 이용허락조건을 명확하게 나타내어야 합니다.
- 저작권자로부터 별도의 허가를 받으면 이러한 조건들은 적용되지 않습니다.

저작권법에 따른 이용자의 권리는 위의 내용에 의하여 영향을 받지 않습니다.

이것은 [이용허락규약\(Legal Code\)](#)을 이해하기 쉽게 요약한 것입니다.

[Disclaimer](#)

2017년 6월
석사학위 논문

원자력발전소 연계논리계통 자기진단신호
유해성 및 개선에 관한 연구

조선대학교 대학원

원자력공학과

조 형 민

원자력발전소 연계논리계통 자기진단신호 유해성 및 개선에 관한 연구

A Study on Improvement and Harmfulness for the Automatic
Diagnostic Test of Interposing Logic System in NPPs

2017년 6월 8일

조선대학교 대학원

원자력공학과

조 형 민

원자력발전소 연계논리계통 자기진단신호
유해성 및 개선에 관한 연구

지도교수 나 만 균

이 논문을 공학 석사학위신청 논문으로 제출함

2017년 6월

조선대학교 대학원

원자력공학과

조 형 민

조형민의 석사학위논문을 인준함

위원장 조선대학교 교 수 김 종 현 (인)

위 원 조선대학교 교 수 나 만 균 (인)

위 원 조선대학교 교 수 이 경 진 (인)

2017년 6월

조선대학교 대학원

목 차

ABSTRACT	vi
제 1 장 서 론	1
제 2 장 디지털 제어설비 특성	2
제 1 절 연계논리계통	2
1. 기능	2
2. 구성 기기별 특성	5
제 2 절 자기진단신호	6
1. 제어카드 개념	6
2. 자기진단시험	8
제 3 장 자기진단시험의 문제점 분석	13
제 1 절 자기진단시험 문제점	13
1. 비정상적인 입출력 파형발생	13
2. 고장진단 미흡	15
가. 비정상파형 발생 실험	15
나. 핵심부품 제거실험	17
제 2 절 발전소 불시정지 가능성 분석	20
1. 발전정지 사례	20
2. 조치내용	21
3. 결론	21
제 4 장 자기진단시험 개선	22
제 1 절 개선방안 수립	22
1. 개선방안 수립	22

2. IOCTST 제거방안 모색	23
3. 적용대상 설비 선정	26
4. 실증실험 수행	27
5. 제작사 의견수렴	29
6. 제3자 검증수행	33
7. 개선안 적용 및 효과검증	33
8. 확대적용 계획	33
제 5 장 결 론	34
【참고문헌】	36

표 목 차

Table 1. Design requirement for SBC-01	6
Table 2. Software control module	7
Table 3. The types of Auto test	9
Table 4. Patch codes for I/O Boards	10
Table 5. Sample patch panel codes listing	11
Table 6. Process Plan	22
Table 7. Modified program patch	23
Table 8. I/O lists for Removal components	26
Table 9. Test report for Function test	28
Table 10. Check list for Test	28
Table 11. Review result for I/O Board missing	30
Table 12. I/O lists for Removal components(Rev.1)	31
Table 13. Comparison between Auto test and Complement error detector	32

그림 목차

Figure 1.	ILS System Overall configuration	3
Figure 2.	ILS(AFS-1000) System Loop control configuration	4
Figure 3.	Picture for the associated components	5
Figure 4.	Picture of SBC-01	6
Figure 5.	Top Level Block Diagram of SBC-01	8
Figure 6.	The concept of the Auto test for I/O board	12
Figure 7.	Comparison of Normal and Abnormal wave for Auto Test	14
Figure 8.	Actual abnormal wave	14
Figure 9.	Flow diagram of Auto test	15
Figure 10.	Detailed Trip and Close output circuit	16
Figure 11.	Test result of Abnormal wave	17
Figure 12.	Opto-coupler in the I/O-11 Board	18
Figure 13.	Wave form of Installed Opto-coupler	19
Figure 14.	Wave form of Removal Opto-coupler	19
Figure 15.	Flow chart of Reator trip	20
Figure 16.	Maintenance subsystem-II	24
Figure 17.	Wave form with IOCTST	24
Figure 18.	Wave form without IOCTST	25
Figure 19.	ILS simulator	27

ABSTRACT

A Study on Improvement and Harmfulness for the Auto Diagnostics Test of Interposing Logic System in NPPs

Jo Hyeong Min

Advisor : Prof. Na Man Gyun, Ph.D.

Department of Nuclear Engineering

Graduate School of Chosun University

Interposing Logic System(ILS) controls miscellaneous plant equipment that does not fall within the scope of major plant control systems. Multiple microprocessor-based, single-board computers in the ILS control various fans, breakers, compressors, pumps and valves. The ILS receives plant operator command inputs from control modules mounted on control panels, plant process and equipment operating status inputs, and inputs from other control systems. The ILS performs On-off logic operations. The ILS provides a suitable output signal to control plant equipment and control module indicating lamps, and to operate the plant annunciator, computer, and other control systems.

The ILS has using the Auto Diagnostic Test(ADT) which calls IOCTST(Input/output board auto test) and INTEST(Control board auto test) in order to protect Digital control system. The INTEST is to check the all of the memories and board functions which are controlled properly. IOCTST is to check the all of the Input channels and Output channels on IO boards. IOCTST is generated On-Off pulse by the control board to the IO board every 5 minutes. The pulse is very short time duration such as 16 μ sec to the IO board in order to check the IO board performance.

However, recently the failed IO board issued an unexpected output trip signal triggering the reactor coolant pump(RCP) circuit breaker to close and therefore shutting down RCP operations. Eventually the power plant output was stopped. In detail, whenever the control board sends a square wave to IO board, the actual output is turning from Off to On in an instant. That indicates that a component may be actuated by an unexpected output signal in case of abnormal wave. The abnormal wave lasts for 500msec. That means that the abnormal wave is about 31 times as compared with a normal wave. Also ADT cannot detect IO board troubles. The Opto-coupler chip from IO board has been removed. But

control board recognized that the IO board was working well. The same wave forms are monitored when Opto-coupler is installed or removed on the IO board. Thus, the control board recognizes the normal status for IO board.

For solving the root cause, A decision was made to delete the IOCTST from the patch cord. Program patch is loaded in EPROM on the control board. Once the patch is applied, control board indicates what kinds of IO boards being in the system. On the other hand, control board doesn't recognize the IO board when the numbers from the program patch are deleted. Eventually the control board doesn't send the IOCTST signal in order to test the IO board anymore. Checking the IO board by the control board is performed by the complement error detector every 100msec instead of IOCTST.

The system has to be varified to see if it works properly. The performance test was done by using the ILS simulator after deleting the program patch inside EPROM. The contents of performance tests are function test and stability test. The performance test are continued for 72days and completed successfully. The manufacturer of ILS agreed to this design change since no impacts has arisen in the system.

The modified ADT has been applied for 45loops such as RCP, 13.8KV Feed PCB and other 6 months ago. The ILS system has been working well so far.

This study is conducted to solve the chronic trouble in the ILS. A lot of troubles of the ILS have been issued after commercial operation in Havit nuclear power plant 3,4. But most of them have disappeared without any corrective actions. Unnecessary ADT seems to cause the troubles. This study is important as the manufacturer admitted their design mistake. It has improved the system performance and reliability for the ILS. Accordingly nuclear power plant will become safer.

제 1 장 서론

현재 우리나라 원자력발전소(이하 원전)는 24기가 운전되고 있다. 그동안 원자력발전소에서 운전되고 있는 제어설비 등은 웨스팅하우스, GE, 프라마툼, ABB 등 외국계 설비와 최근들어 한전 전력연구원, 우리기술(주), 원전 계측제어시스템 개발사업단(KNICS) 등에서 연구개발을 통해 국산화된 디지털제어설비가 개발되어 신규 원전에 도입되어 운영중에 있다. 도입된 대부분의 디지털제어설비는 제어모듈, 입출력모듈, 통신모듈 및 Engineering Work Station 등으로 구성되어 있고 제어모듈은 시스템의 건전성을 확인하기 위해 다양한 형태의 자기진단신호(Auto Diagnostics Test or Auto Test)를 이용하고 있다. 자기진단신호는 시스템의 종류, 제작사에 따라 다양하게 구분할 수 있으며 여러 가지 방법이 있다. 자기진단신호는 시스템의 고장유무를 사전에 확인하여 고장경보를 발생시킴으로서 운전원이나 User에게 정보를 제공하는 매우 유익한 기능이다. 하지만 최근 자기진단신호의 오동작에 의한 원전불시정지사례가 발생하는 등 자기진단신호가 유익한 기능이면서 동시에 시스템을 불안정하게 만드는 요인일 수 있다.

특히 최근 발생한 한빛 3호기 연계논리계통 입출력전자카드에서 발생한 자기진단신호 오동작 사례는 단순히 부품의 고장으로 근본원인이 확인되어 전자카드 제작품질 강화로 종결되었지만 매 5분마다 발생하는 On/Off 펄스형태의 자기진단신호가 시스템에서 정말 필요한지, 왜 입출력전자카드의 부품고장을 자기진단신호에 의한 고장을 검출하지 못하고 실제 출력이 발생되어 원자로냉각재펌프를 정지시켰는지에 대해 좀 더 면밀히 조사하여 위험성이 내재되어 있는 자기진단신호를 제거하는 것이 연계논리계통의 신뢰성을 제고하고 원전의 안전성을 향상시킬 수 있다고 판단된다.

따라서 본 논문에서는 디지털제어설비중 하나인 연계논리계통의 자기진단신호의 개념, 문제점 및 필요성을 구체적인 실험을 통해 알아보고 입출력전자카드에 대한 On/Off 형태의 자기진단신호를 제거했을 때 시스템에 미치는 영향과 효과 등을 검토하고 시스템에 직접 적용함으로써 자기진단신호 오동작에 의한 원자력발전소 불시정지와 같은 동일사례를 예방하여 원자력발전소의 신뢰도 및 안전성 향상에 기여하고자 한다.

제 2 장 연계논리계통 특성

원자력 발전소 디지털제어설비중의 하나인 연계논리계통(ILS : Interposing Logic System)은 발전소의 기기운전을 위한 Logic 제어를 담당하는 설비이다. ILS의 제어 대상기기는 각종 펌프, 차단기, 밸브 등과 같은 기기이며, 입력신호는 제어반에 설치된 스위치를 통해 들어오는 조작명령과 제어계와 대상기기의 상태와 조건신호 등을 받아 사용되는 자동제어 신호를 사용하며, 동시에 경보발생, 상태등 점등과 소내 전산기에 관련 신호도 전송한다.

제 1절 연계논리계통

원자력 발전소 디지털제어설비중의 하나인 연계논리계통(ILS : Interposing Logic System)은 미국 Forney사가 개발한 AFS-1000 모델로서 발전소의 기기운전을 위한 Logic 제어를 담당하는 설비이다. ILS의 제어 대상기기는 각종 펌프, 차단기, 밸브 등과 같은 기기이며, 입력신호는 제어반에 설치된 스위치를 통해 들어오는 조작명령과 제어계와 대상기기의 상태와 조건신호 등을 받아 사용되는 자동제어 신호를 사용하며, 동시에 경보발생, 상태등 점등과 소내 전산기에 관련 신호도 전송한다.[1, 2].

1. 기능

연계논리계통은 1개의 구동기기에 1개의 제어 Loop가 할당되어 있어 1:1 제어를 수행한다. 이는 단일 Loop 고장에 의한 사고과급 범위가 작고 보수시 불필요한 기기의 정지 등을 유발하지 않게 하기 위함이다. 한 개의 Loop는 SBC(Single Board Computer)-01이라는 제어카드와 2~4매의 입출력(I/O) 카드로 구성되어 있다. 입출력 카드의 수량은 입출력 포인트의 수, 현장기기에 따라 결정되도록 되어 있다. 제어는 수동과 자동으로 나눌수 있으며, 수동제어는 운전원이 수동으로 핸드스위치를 조작하여 현장기기를 동작시키는 것을 말한다. 자동제어는 기기의 연동신호를 기준으로 Logic에 따라 기기를 동작시키는 것으로써 예를 들면 탱크의 수위에 따라 배수밸브의 열림과 닫힘이 자동으로 동작하는 기능, 공학적안전신호와 우선신호에 의해 기기를 자동으로 동작하게 하는 기능을 말한다. ILS의 전원은 이중화된 120VAC를 받아 AC to DC 변환용 전원공급기를 통해 5VDC, 15VDC, 24VDC, 48VDC로 구성되어 있다. 5VDC 전

원공급기는 제어카드의 Logic 전원으로 각 판넬에 2대씩 있으며 15 VDC 전원공급기는 핸드스위치에 있는 지시계용 전원으로 사용하며, 24VDC 전원공급기는 핸드스위치의 지시등 및 동일 Train에서 사용하는 연동신호용으로 사용된다. 마지막으로 48VDC 전원공급기는 기기의 상태를 감시하여 자동운전을 하기 위한 신호전송용 전원으로 사용된다. 별도의 전원공급기 없이 전력계통에서 받는 120VDC 전원은 솔레노이드밸브 또는 차단기 구동용으로 사용된다.

Figure 1에서 보듯이 모든 Loop는 Intercommunication Bus로 Master 캐비닛과 연결되어 있고 Master에서 다른 Train의 Master로 연결되도록 구성되어 있다.

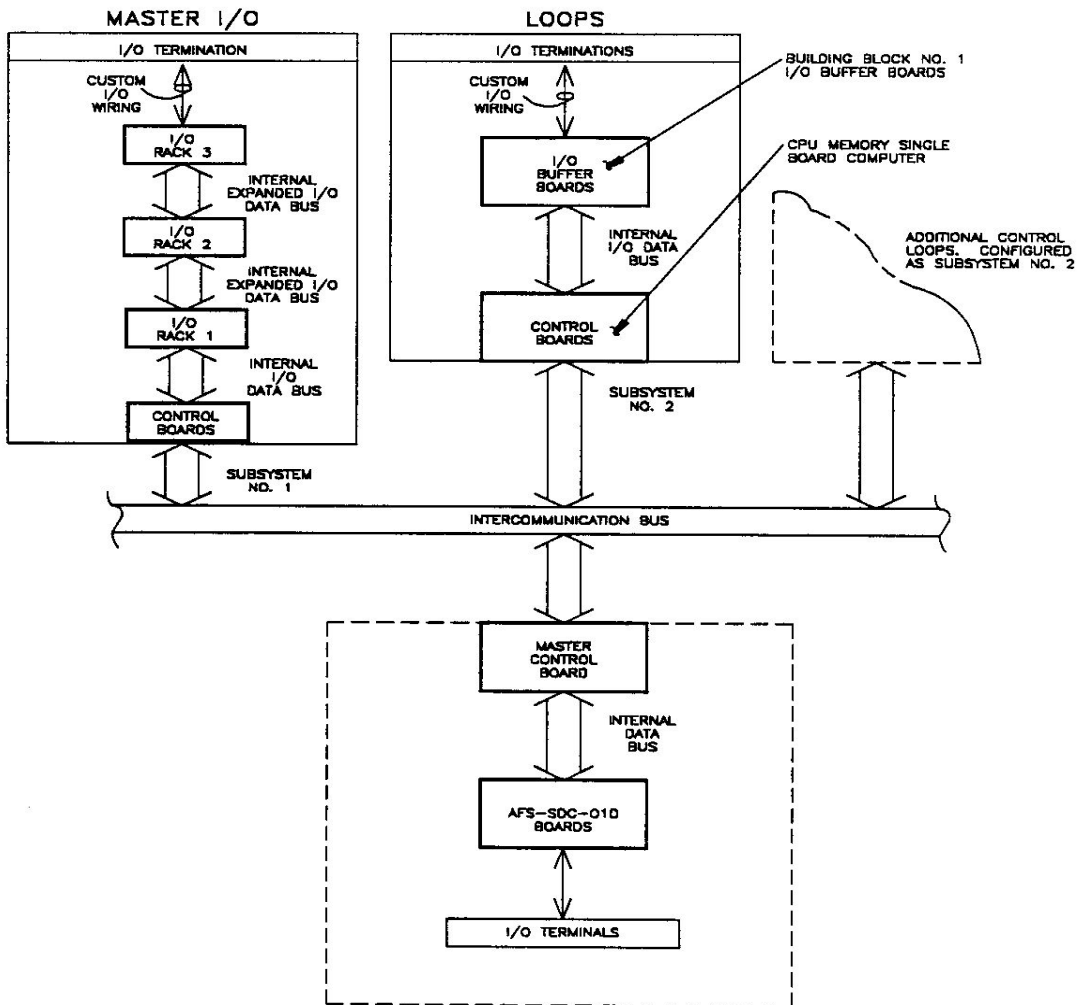


Figure 1. ILS System Overall Configuration

Figure 2는 Motor Control Valve를 구동하기 위한 개략도로서 Control Module과 Loop 제어카드, 입출력카드와 현장기기간의 배선도를 나타낸 그림이다.

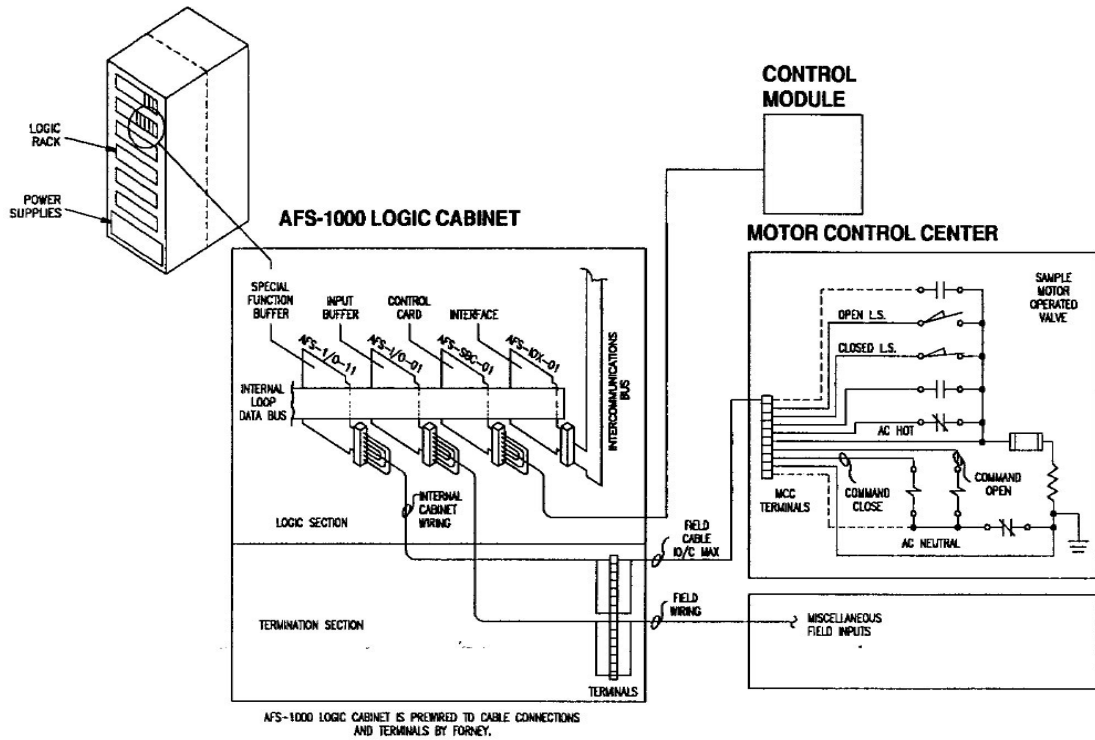


Figure 2. ILS(AFS-1000) System Loop Control Configuration

2. 구성 기기별 특성

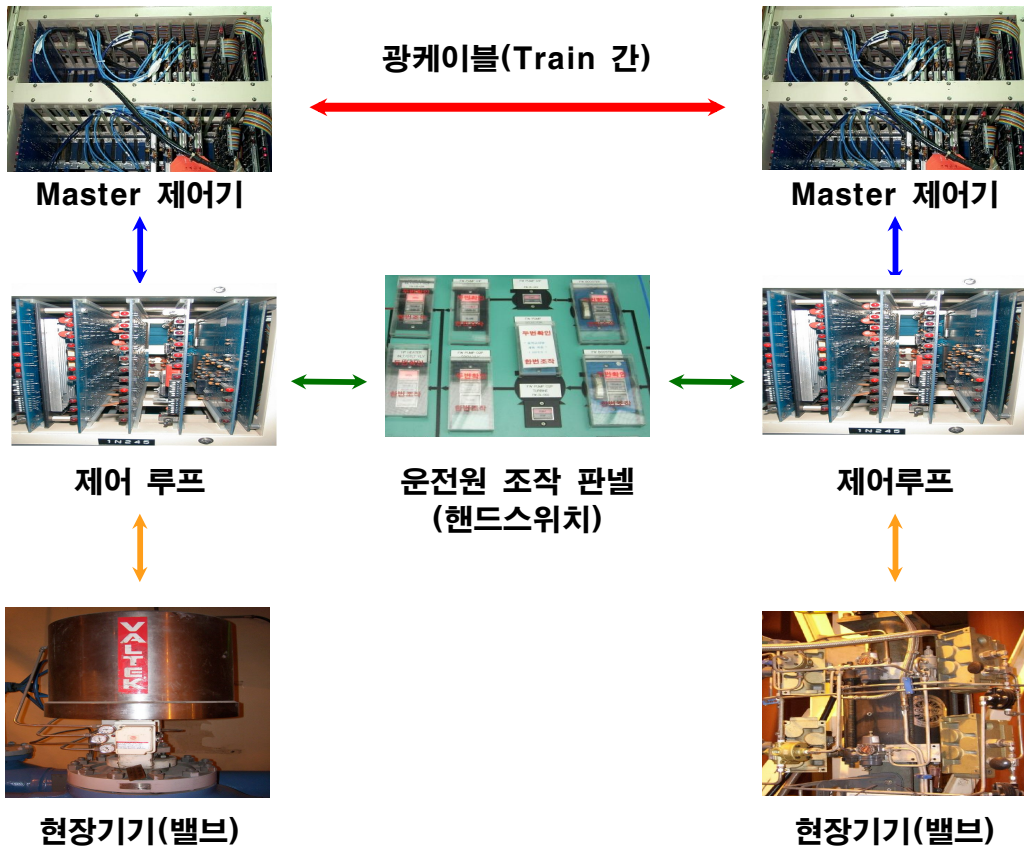


Figure 3. Picture for the associated components

개개의 설비는 Loop 단위로 할당되어 있으며 한 Loop는 고유의 Controller Card(입력에서 연결된 Slave Card : SBC-01) 1매와 2~4매의 I/O Card로 구성되어 있다.

현장 제어신호는 자신의 Loop 내에서 I/O Card를 통해 신호의 입·출력이 처리되나 일부 Interlock 신호 및 경보신호 등은 Master Controller(SBC-02)에 의해 ICB를 경유하여 Slave Card 및 경보계통과 Communication 한다.

ICB 케이블은 두 개의 Master Controller가 제어하는 이중개념(Redundancy)으로 구성되며 어느 하나만 건전하다면 운전에 지장을 받지 않는다.

그러나, 두 Master Controller의 Fail 또는 어느 한 Master Controller 고장 및 다른 Master Loop Buffer 고장 등의 조합된 고장 발생시 일부 Loop에 영향을 줄 수 있다. 특히 Loop간의 Interlock 신호 등은 Loop별 특성에 따라 예기치 않은 현상을 유발시킬 수도 있다.

제 2절 자기진단신호

1. 제어카드 개념

ILS의 루프를 제어하는 SBC-01 전자카드는 Figure 4.와 Table 1.에서 보듯이 8bit 8085CPU, 2개의 EPROM, RAM 등이 장착되어 있다.

Table 1. Design Requirement for SBC-01

Microprocessor	8bit, n-channel 8085, 64kbytes of Memory
Running Rate	3MHz
Diagnostics Test	Every 5 minutes
Response Time	less than 100msec
Software language	Assembly language using Top-down module
Communication Bus	Internal I/O data bus Intercommunication Bus(ICB)
Supply Voltage	24VDC

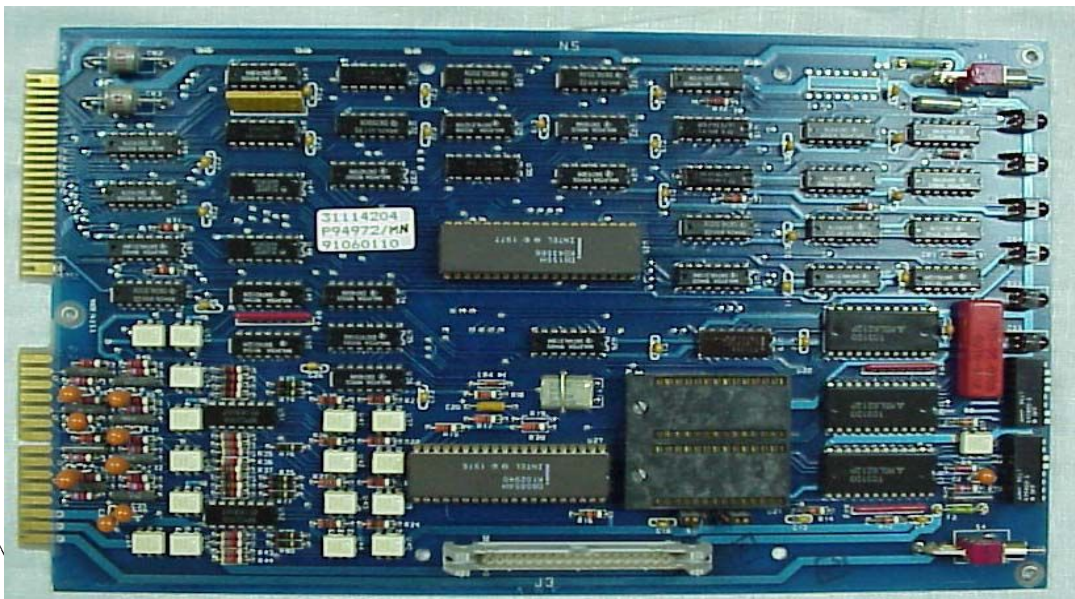


Figure 4. Picture of SBC-01

2개의 EPROM은 Application EPROM과 Program EPROM으로 구분된다. Program EPROM 내부에 6개의 소프트웨어 제어모듈이 설치되어 있다. 6개의 모듈은 각 3개 부분으로 나뉘어 Top-Down 방식으로 Booting, Diagnostic and Communication을 수행하도록 되어 있다.

Table 2. Software control module

Module Name	contents
Power up	Slave or Loop software Master software INTEST Procedure IOCTST Procedure
Input/output status scan	INTEST Procedure IOCTST Procedure
Application Programs	Slave software Master software Logic Module
End	After Logic Module jump back IO status scan module
Timer Interrupt	Calling Auto test every 5 minutes
Communication Interrupt	Slave software Master software

단

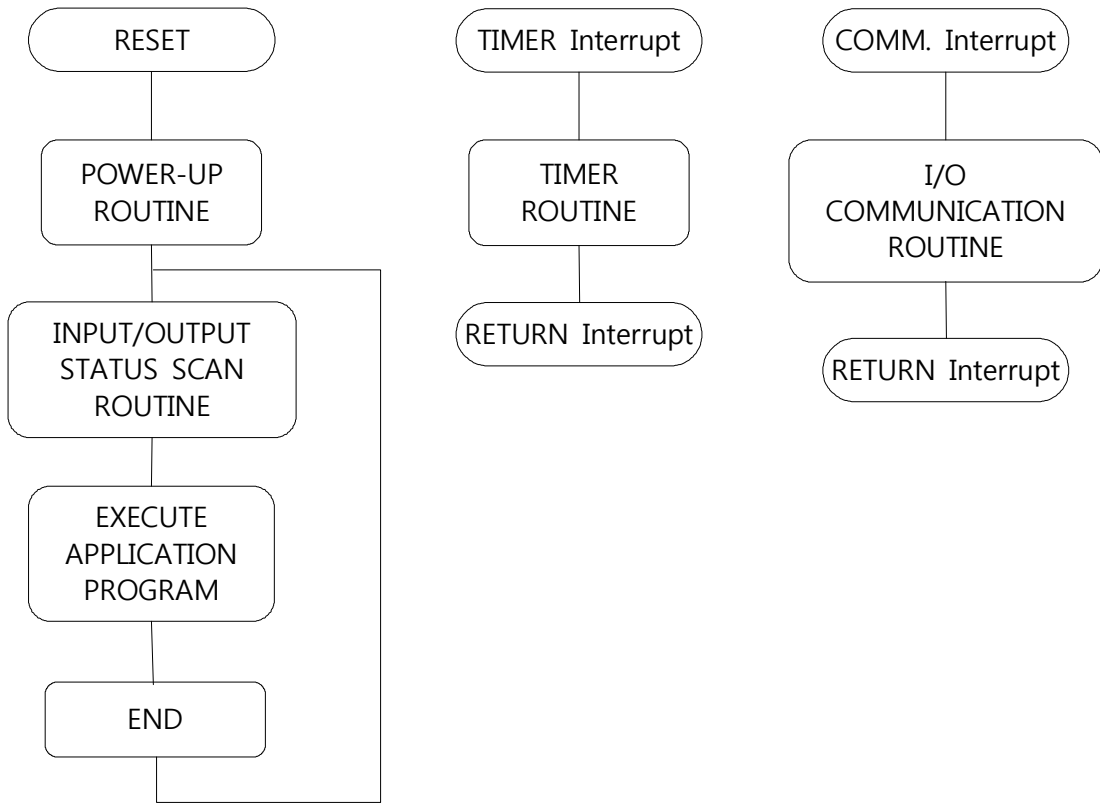


Figure 5. Top Level Block Diagram of SBC-01

2. 자기진단시험

자기진단시험은 디지털제어설비에 장착된 전자카드의 건전성을 점검하는 일종의 Self Diagnostic 프로그램으로 Subsystem이 제대로 실행되고 Logic power가 공급되고 있는지 확인하는 시험이다. 자기진단시험은 Figure 5에서 Power up Routine과 Input/Output Status Scan Routine에서 이루어지며, Timer Routine에 의해 주기적으로 불려나오게 되어 있다. Power up Routine에서는 제어카드 초기 기동시에 Slave 또는 Loop의 건전성, Master와의 연결성을 확인한 다음 2개의 자기진단시험 Routine을 통해 제어카드 메모리 상태점검과 입출력카드 건전성을 확인하여 Pass될 경우 다음 Routine을 이동하며 Fail 될 경우 시험중단 및 Carry flag가 set되면서 Failure정보를 발생하도록 되어 있다.

제어카드가 정상부팅된 후에는 Input/Output Status Scan Routine과 Timer Routine의 8155 하드웨어 타이머로부터 오는 Interrupt에 기반하여 매 0.1초마다 실행되는 증

가 카운터에 따라 매 5분 실행되고, 이때 2개의 자기진단시험 Routine을 실행하도록 되어 있다. 자기진단시험에 실패할 경우 Power up Routine과 마찬가지로 시험중단 및 Carry flag가 set되면서 Failure경보를 발생하도록 되어 있다.

자기진단시험의 종류는 Table 4에서 보는바와 같이 INTEST와 IOCTST로 구분할 수 있다.

Table 3. The types of Auto Test

Type	Function
INTEST	<ul style="list-style-type: none"> ■ Test period : every 5 minutes ■ Test component : EPROM, RAM on control board
IOCTST	<ul style="list-style-type: none"> ■ Test period : every 5 minutes ■ Test component : Input, Output channel on I/O Board

INTEST는 모든 메모리와 Board function들이 적절히 동작되는지 확인한다. 먼저 EPROM의 Checksum을 계산하고 이를 실제로 EPROM안에 저장되어 있는 Checksum과 비교한다. 만약 Checksum값이 다르면 Carry flag가 Set된다. 제어카드에 장착된 모든 EPROM은 이 방법을 따른다.

EPROM 검사가 완료되면 8bit RAM을 진단한다. RAM에 저장된 Contents들이 읽혀지고 데이터들이 보수화된 Accumulator로 이동된다. 보수화된 데이터들은 RAM에 기록하고 다시 읽혀지며 비교한다. 그리고 Original value는 RAM에 다시 기록된다. 만약 비교시 값들에 차이가 발견되면 Carry flag가 Set된다. 마지막으로 Accumulator의 Contents들은 보완되고 RAM의 Contents들과 비교된다. 만약 두값이 다르면 Carry flag가 Set된다. 이런 방식으로 모든 8bit RAM을 검사하며 1bit RAM은 8bit RAM과 동일한 방식으로 시험된다.

IOCTST를 실행하기 위해서는 먼저 동일 Loop내에 어떤 I/O 보드가 사용되는지를 Control 보드에 지정해 주어야만 실행되도록 되어 있다. I/O 보드의 지정은 Control 보드에 장착된 EPROM에 Program Patch를 입력함으로써 설정할 수 있다. Table 5에서는 Patch List 1, 2, 3번에 “From To” 형식으로 I/O 보드를 지정한 Program Patch Template를 볼 수 있다. 상세하게 살펴보면, Patch List 1번은 From=6, To=2로 구성되어 있는데 From은 Input channel의 수를 의미하고, To는 Output channel의 수를 의

미한다. 즉 Input channel수 6개와 Output channel수 2개를 나타내는 I/O 보드는 I/O-11 보드를 의미하게 된다. 마찬가지로 Patch List 2, 3번도 I/O XX를 의미한다. Table 5. 에서는 각 I/O 보드 종류별 고유의 Patch Number 이다.

Table 4. Patch Panel codes for I/O Boards

Board Designation	I/O Type	Patch Code	
		FROM	TO
AFS-IO-01	Eight Inputs	8	SPARE
AFS-IO-02	Eight ac Outputs	SPARE	88
AFS-IO-03	Eight dc Outputs	SPARE	8
AFS-IO-04	Eight Lamp Driver Outputs	SPARE	8
AFS-IO-05	Eight Relay Driver Outputs	SPARE	8
AFS-IO-06	Eight Relay Control Outputs	SPARE	8
AFS-IO-07	Seven Inputs, One ac Output	7	81
AFS-IO-08	Seven Inputs, One dc Output	7	1
AFS-IO-09	Six Inputs, Two ac Output	6	82
AFS-IO-10	Eight dc Outputs	SPARE	8
AFS-IO-11	Six Inputs, Two dc Outputs	6	2
AFS-IO-17	Four Inputs, Four dc Outputs	4	4
AFS-IO-18	Four Inputs, Four dc Outputs	4	4
AFS-IO-19	Eight ac Outputs	SPARE	88
AFS-IO-20	Eight dc Outputs	SPARE	8
AFS-IO-21	Eight ac Outputs	SPARE	88
AFS-IO-22	Eight Inputs	8	SPARE
AFS-IO-23	Eight ac Outputs	SPARE	88
AFS-IO-24	Eight dc Outputs	SPARE	8
AFS-IO-25	Four Inputs, Four ac Outputs	4	84
AFS-IO-26	Four Inputs, Four dc Outputs	4	4
AFS-IO-27	Eight dc Outputs	SPARE	8
	Empty Slot	SPARE	SPARE

Table 6.는 Sample Patch codes listing으로서 Entry 01부터 15번까지 I/O 보드 목록을 지정할 수 있으며, Entry 16번부터 256번까지 Logic를 설계할 수 있다. Sample Patch codes listing을 보면 Entry 01번에 "From = Spare, To = 08"로 지정되어 있고, Entry 02번에 "From = 08, To = Spare"로 지정된 것으로 볼 때 Entry 01은 IO-03, 04, 05, 06, 20, 24, 27중에 하나이며, Entry 02는 IO-01, 22중에 하나일 것으로 추측할 수 있다. 나머지 Entry 03부터 15번까지는 모두 Spare로 되어 있기 때문에 IO보드가 사용되지 않는 것을 의미한다.

Table 5. Sample Patch Panel codes Listing

ENTRY	FROM	TO	ENTRY	FROM	TO	ENTRY	FROM	TO
01	SPARE	08	02	08	SPARE	03	SPARE	SPARE
04	SPARE	SPARE	05	SPARE	SPARE	06	SPARE	SPARE
07	SPARE	SPARE	08	SPARE	SPARE	09	SPARE	SPARE
10	SPARE	SPARE	11	SPARE	SPARE	12	SPARE	SPARE
13	SPARE	SPARE	14	SPARE	SPARE	15	SPARE	SPARE
16	01	285F	17	02	300F	18	02	303F
19	04	291F	20	04	183F	21	04	281F
22	04	293F	23	543F	09	24	543F	10
25	536F	11	26	540F	12	27	544F	15
28	640F	16	29	SPARE	SPARE	30	25	289F
31	25	908F	32	25	53F	33	25	187F
34	25	199F	35	836F	201F	36	25	203F
37	26	195F	38	26	295F	39	26	299F
40	27	191F	41	28	185F	42	28	187F
43	29	289F	44	30	186F	45	31	186F
46	32	181F	47	32	103F	48	909F	292F
49	909F	296F	50	639F	185F	51	642F	902F
52	642F	464F	53	571F	283F	54	835F	181F
55	634F	292F	56	634F	184F	57	634F	288F
58	634F	914F	59	634F	296F	60	838F	923F
61	838F	191F	62	838F	182F	63	903F	287F
64	646F	905F	65	840F	182F	66	636F	23
67	636F	185F	68	925F	286F	69	654F	286F
70	654F	463F	71	836F	17	72	836F	19
73	836F	21	74	915F	297F	75	842F	911F
76	913F	193F	77	663F	193F	78	663F	917F
79	683F	197F	80	671F	920F	81	918F	197F
80	666F	301F	83	921F	201F	84	674F	302F
85	644F	203F	86	836F	205F	87	658F	36F
88	844F	36F	89	907F	44F	90	02	56F
91	26	51F	92	542F	184F	93	SPARE	SPARE
94	07T	10T	95	08T	600T	96	09T	10T
97	10T	60T	98	11T	10T	99	12T	10T
100	13T	10T	101	14T	600T	102	534F	458F
103	539F	459F	104	25	460F	105	26	461F
106	678F	462F	107	SPARE	SPARE	108	03T	00T
109	SPARE	SPARE	110	16I	16F	111	03F	44F
112	03F	473F	113	SPARE	SPARE	114	SPARE	SPARE

IOCTST 진단은 INTEST를 통과한 후 실행되며 Input "On" test를 먼저 실행하도록 되어 있으며 각 I/O 보드의 모든 입력과 출력을 시험하도록 되어 있다. Control Board는 현재 시험중인 I/O 보드의 Test Latch로 명령신호를 보낸다. I/O 보드에 장착된 Input test signal generator는 신호를 동시에 모든 Input channel의 Logic side에 적용하고 Control 보드는 Data line을 통해 Input channel의 상태를 확인한다.

Input "On" test후에 Input "Off" test를 수행한다. 모든 Input channel의 Logic side 들은 control 보드로 부터의 명령에 의해 동시에 Off되고, 프로그램들은 채널들이 Off 상태임을 확인한다.

Output channel들은 각 출력이 한번에 하나씩 점검된다. 실제 Output은 우선 임시

Location에 저장된다. 해당 채널은 Off되고 Off상태를 확인한다. 그 후 Output은 On 되고 On상태를 확인한다. 그러면 Output은 원래의 상태로 저장되고 모든 Output channel들이 시험될 때까지 다음 Output channel들이 순차적으로 테스트된다. 모든 Output channel들이 테스트되면 프로그램은 다음 I/O보드의 시험을 진행한다.

Control 보드는 시험할 I/O보드의 Input/output channel에게 16 μ sec의 On/off파형(구형파)를 전송하고 Circuit을 돌아 Control 보드로 입력되는 Data를 근거로 입출력보드 채널의 건전성을 확인하도록 되어 있다. 입출력 Channel에 16 μ sec의 On/off파형(구형파)를 전송하여도 실제 입출력이 발생할 수 없으며 실제 입출력이 발생되기 위해서는 약 250 μ sec이상의 파형이 유지되어야 한다.

Figure 6에서는 I/O 보드에 대한 자기진단시험의 예를 보여주는 것으로 TP1측에 자기진단명령이 입력되면 Logic 전원인 5VDC가 전압차에 의해 흐르게 되고 이 신호는 다시 Control 보드측으로 전송되도록 되어 있다. 우측의 자기진단파형은 I/O 보드상에 장착된 Opto coupler 전후단의 파형을 측정한 그래프이다.

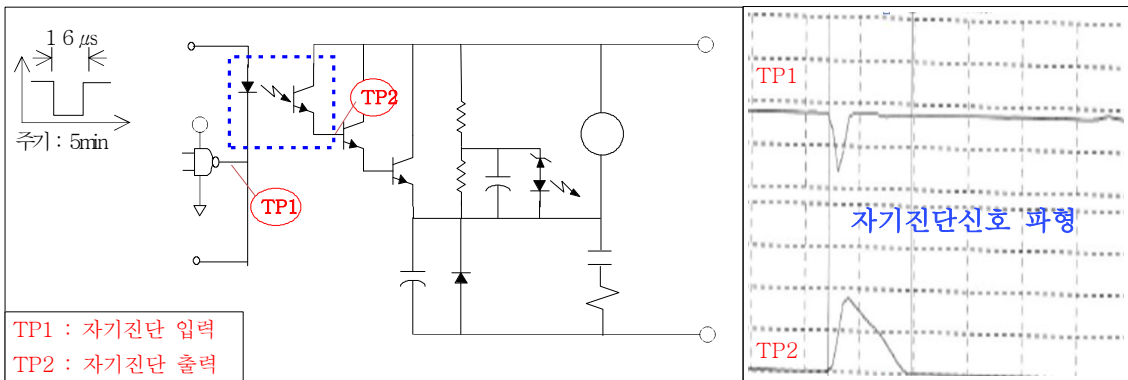


Figure 6. The concept of the Auto test for I/O Board

제 3 장 자기진단시험의 문제점 분석

I/O 보드에 대한 자기진단시험은 아주 작은 시간이지만 입출력 채널에 On/Off파형을 인가하도록 되어 있어 부품의 경년열화나 고장발생시 의도하지 않은 실제 입출력신호가 발생될 수 있다. 이 경우 해당 제어루프가 원자력발전소에서 중요한 원자로냉각재펌프나 전원계통 차단기를 제어하는 루프일 경우 원자력발전소 정상운전중 원자로냉각재펌프 정지나 주요 전원부하의 차단기가 Trip 되면서 발전소 정지 등의 사건이 발생할 수 있다. 따라서 I/O 보드에 대한 자기진단시험의 문제점을 분석하여 개선할 필요가 있다.

제 1절 자기진단시험 문제점

1. 비정상적인 입출력 파형발생

Control 보드에서 자기진단시험 명령으로 $16\mu\text{sec}$ 크기의 On/off 파형이 각 입출력 보드에 입력되고 입출력 보드의 회로를 거치면서 최종 출력단인 Opto coupler 입력측에서 약 $40\mu\text{sec}$ 이내에 On/off 파형이 완료되도록 되어 있다. 이럴 경우 Opto coupler 출력단에서는 약 $100\mu\text{sec}$ 내외의 On/off 파형이 완료되도록 되어 있다.

비정상적인 파형은 Control 또는 I/O 보드의 내부 부품의 경년열화나 고장상태에서는 Figure 7과 같은 비정상적인 파형이 발생할 수 있다는 점이다. Opto coupler 입력측에 자기진단시험 파형이 완료직 후 비정상적인 상승펄스가 존재함으로 인해 Opto coupler 출력측에서는 On된 파형이 정상적으로 Off 되지 못하고 $500\mu\text{sec}$ 이상 유지되는 현상이 나타남. 이는 실제 출력신호로 이어져 해당 기기 오동작 및 의도하지 않은 신호발생으로 Trouble 경보가 발생되도록 되어 있다.

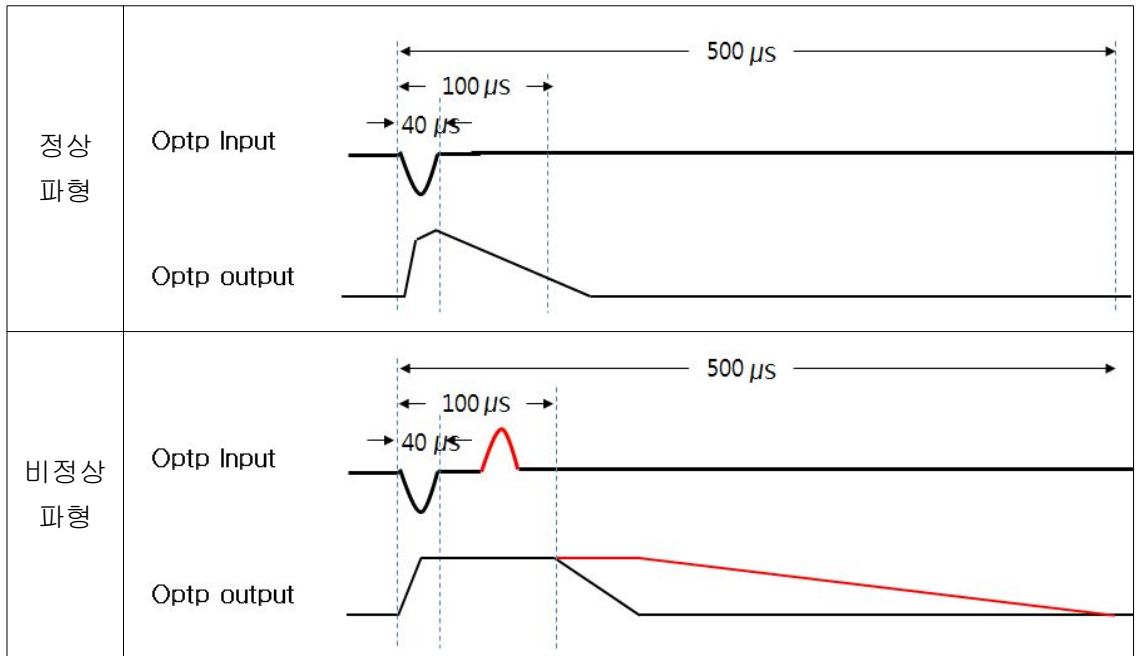


Figure 7. Comparison of Normal and Abnormal wave for Auto Test

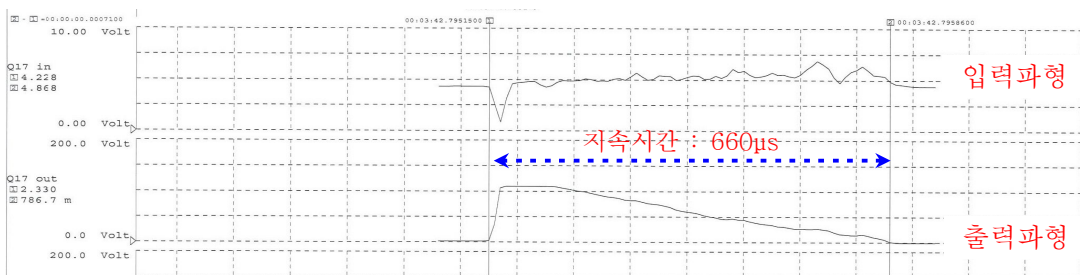


Figure 8. Actual Abnormal wave

2. 고장진단 미흡

IOCTST에 의한 IO 보드의 고장진단은 I/O보드 내부 부품고장에 의한 비정상 파형 발생시 자기진단시험 실패로 인식할 수 있는지 여부와 핵심 부품 제거시 자기진단 실패로 인식할 수 있는지를 확인하기 위해 다음과 같이 2가지 방법으로 실험하여 보았다.

가. 비정상파형 발생 실험

Figure 9의 자기진단시험 신호 흐름도를 보면 최종출력단인 Opto-coupler를 동작시키지만 흐름도상 Opto-coupler 전단에서 신호를 다시 Control 보드로 입력되도록 되어 있음. 따라서, Opto-coupler 전단회로 경로상에 문제가 발생되었을 경우는 Control 보드가 Feedback를 받지 못하므로 자기진단시험 실패로 인한 경보가 발생될 수 있으나, Opto-coupler부터 후단까지의 고장에 대해서는 고장진단을 수행하지 못하도록 되어 있다. 특히 Opto-coupler나 후단에 설치된 트랜지스터는 유한수명소자로서 경년열화 등에 취약하도록 되어 있으나 이를 감지하지 못해 자기진단시험이 미흡하다고 볼 수 있다.

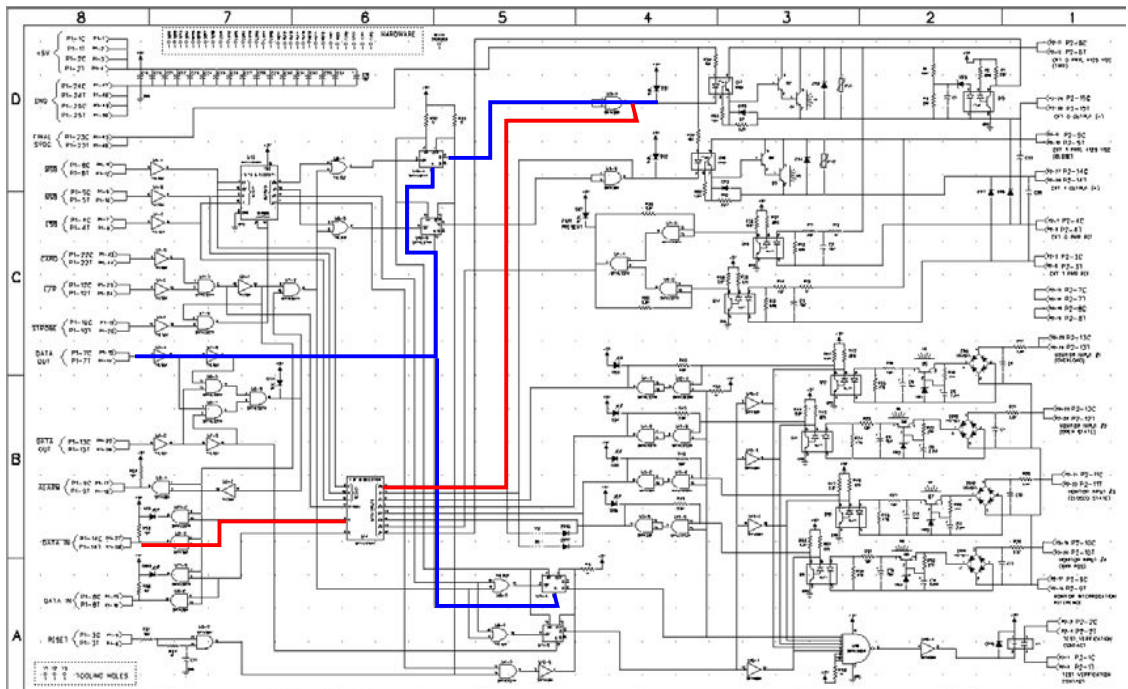


Figure 9. Flow diagram of Auto Test

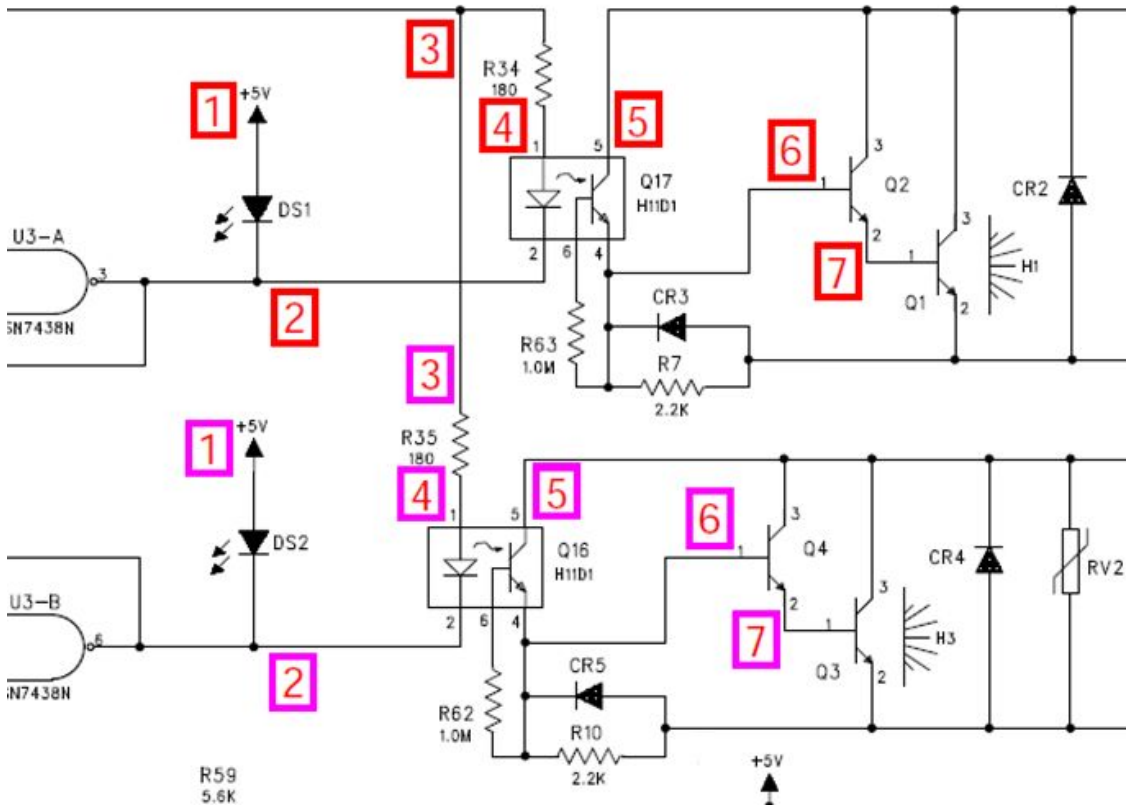


Figure 10. Detailed Trip and Close output circuit

실제로 고장난 I/O-11 보드를 가지고 자기진단시험에 의한 파형변화를 측정하였더니 Figure 11.에서와 같이 자기진단파형에 Overshoot 현상이 발생되었지만 Control 보드는 자기진단시험 Pass로 인식하였고 고장경보를 발생시키지 않았다.

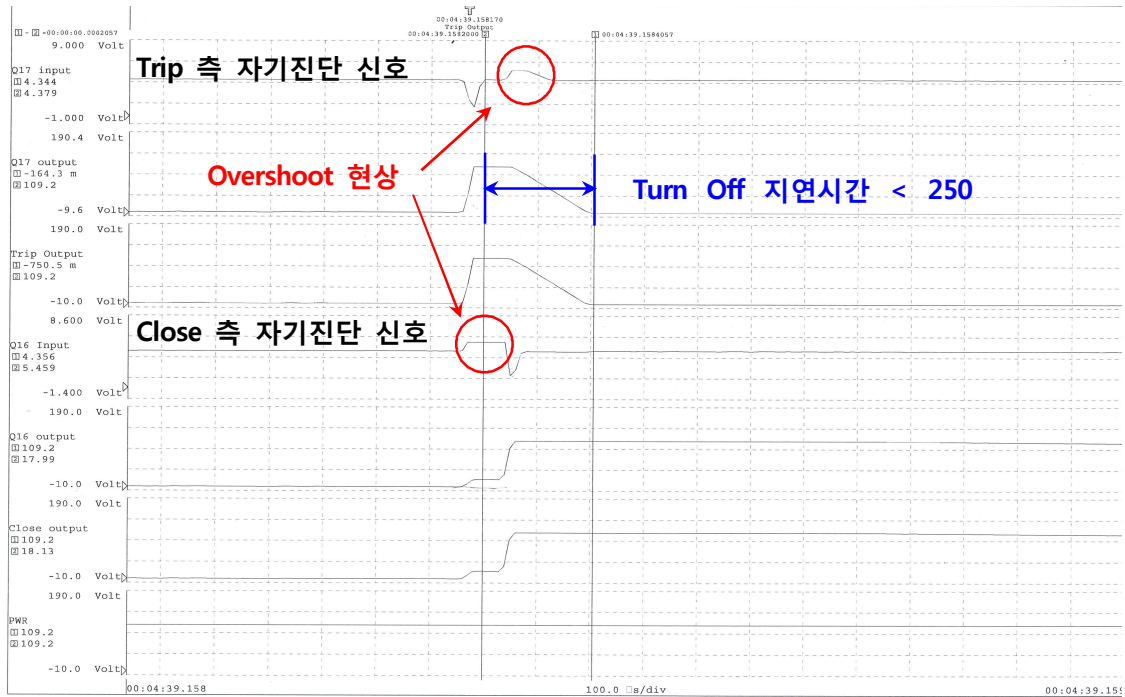


Figure 11. Test result for Abnormal wave

나. 핵심 부품 제거실험

상기 Figure 9의 회로도에서 핵심부품인 Opto-coupler를 I/O-11 보드상에서 제거한 후 자기진단시험 파형의 변화를 관찰하였다.

부품제거는 Figure 12에서 보듯이 I/O-11 보드상에서 Opto-coupler를 제거하여 연계 논리계통 시뮬레이터 장비에서 파형측정을 해 보았다. Opto-coupler는 기판에 소켓형식으로 장착되어 있어 보드로부터 제거가 쉬운편이었다.



Figure 12. Opto-coupler in the I/O-11 Board

자기진단시험의 파형측정결과는 Figure 12와 13에서 보듯이 Opto-coupler를 I/O-11 보드상에서 제거 전과 후를 비교한 결과 동일한 자기진단시험 파형이 관찰되었다. 그리고 Control 보드에서도 자기진단시험이 Pass 된 것으로 인식하고 고장경보를 발생하지 않았다. 이는 자기진단시험이 Opto-coupler 후단에서는 전혀 전자카드의 고장진단을 수행하지 못함을 의미한다.

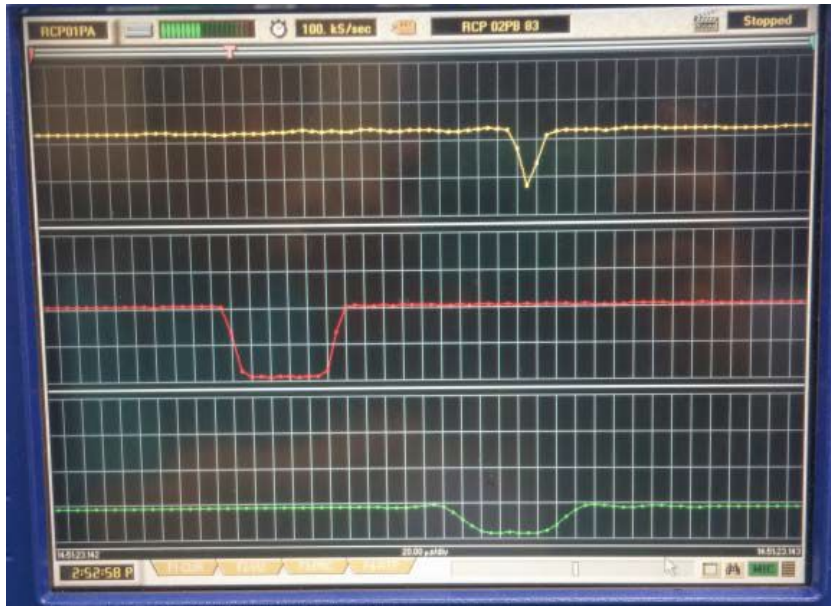


Figure 13. Wave form of Installed Opto-coupler

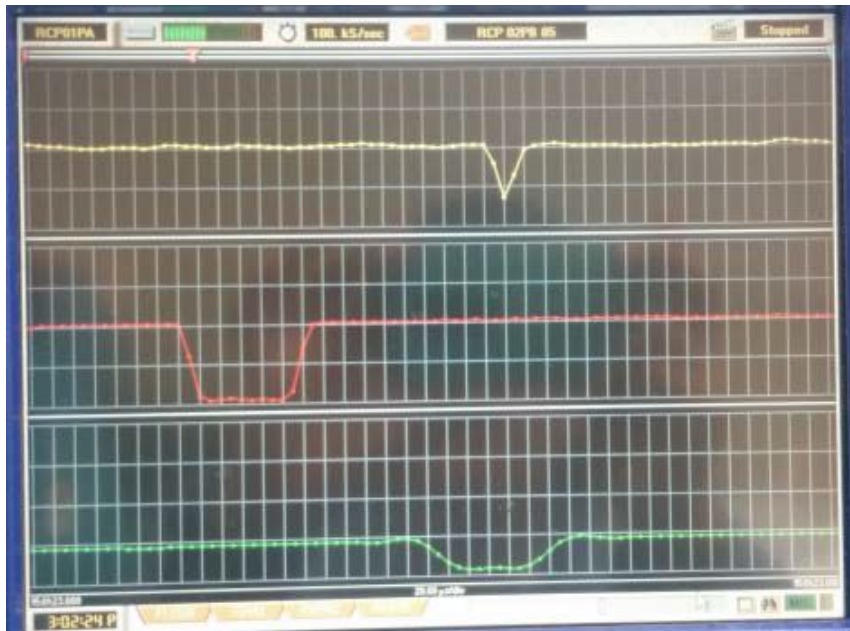


Figure 14. Wave form of Removal Opto-coupler

제 2 절 발전소 불시정지 가능성 분석

1. 발전정지 사례

한빛발전소에서 연계논리계통 전자카드 고장에 의한 발전정지 사례가 발생했다. 앞서 얘기한대로 매 5분마다 발생하는 자기진단시험 과정에서 연계논리계통 I/O-11 보드의 Opto-coupler 고장에 의해 원자로냉각재펌프 02PB 정지신호가 의도하지 않게 발생되었고 RCP 1대가 정지되었다. RCP 정지로 인해 RCP Speed 신호가 상실되었으며 노심보호를 위해 노심보호연산기계통에서 원자로정지신호에 의한 제어봉 낙하로 발전정지가 일어났다. Figure 36. 은 발전정지 흐름도이다.

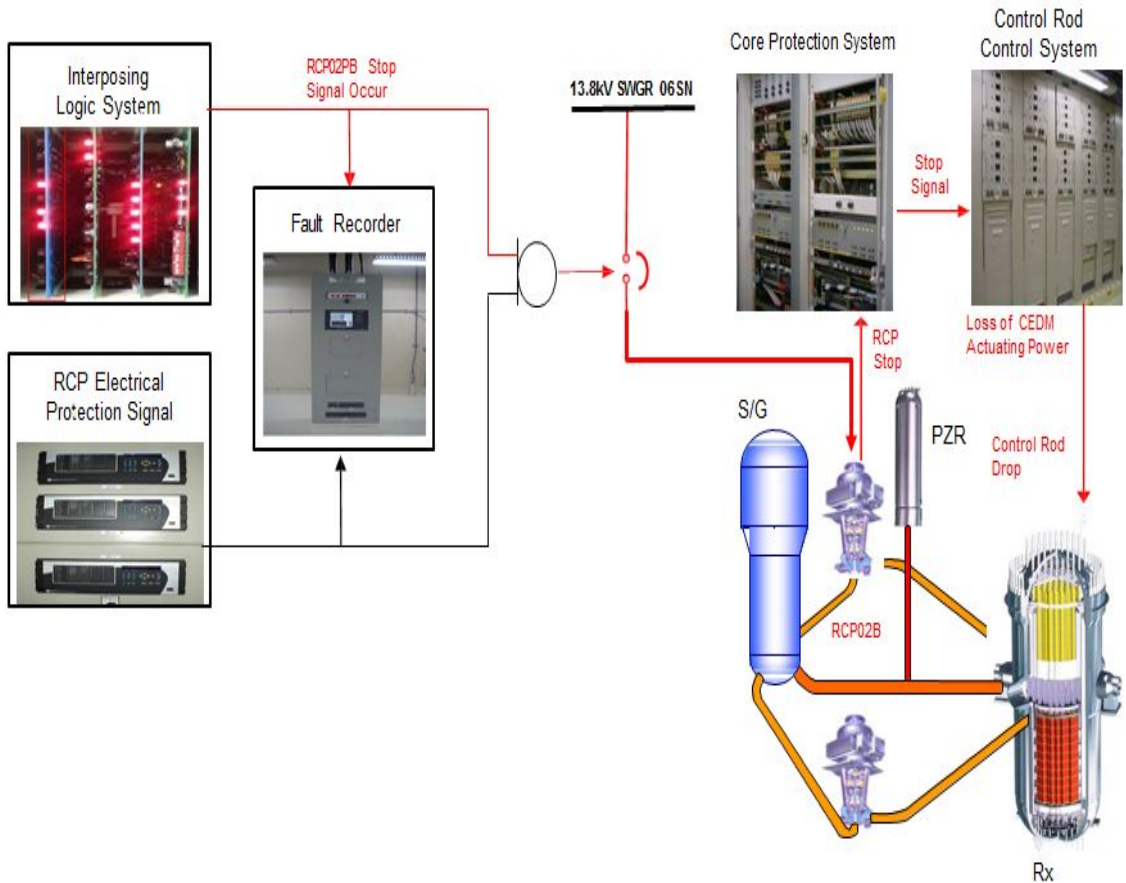


Figure 15. Flow chart of Reactor Trip

2. 조치내용

발전정지 이후 제작사의 근본원인 및 재발방지대책으로 전자카드에 대한 제작품질 강화와 Opto-coupler와 같은 유한수명의 소자에 대한 검수시 전수조사를 수행하는 것이었다. 원자력발전소 운영사에서든 매 계획예방정비 기간 중 발전정지를 유발시킬 수 있는 중요 전자카드에 대해 자기진단과형을 주기적으로 취득하여 요구값에 만족하는 확인하고 만족하지 않을 경우 해당 전자카드를 교체하도록 절차를 추가하였다.

3. 결론

제작사와 운영사에서 발전정지에 대한 재발방지대책을 수립하였지만 매 5분마다 발생하는 On/Off 형식의 자기진단시험은 소자를 지속적으로 동작시키는 방식이며, 소자 동작으로 인한 부품 경년열화가 가속되어 신호 오동작에 의한 발전 정지 재발 가능성은 잠재적 위험을 안고 있어 다른 근본대책을 수립할 필요가 있다.

제 4 장 자기진단시험 개선

제 1 절 개선방안 수립

1. 개선방안 수립

자기진단시험의 위험성으로부터 개선하기 위해서는 자기진단시험을 제거하는 것이었다. 제작사측과 협의한 결과 Program Application 변경이 필요함으로 코드해석 및 수정과 소프트웨어 검증으로 인해 1내지 2년이 소요되며 막대한 예산도 요구했다. 제작사측에서 애기한 사항은 연계논리계통에서 자기진단신호를 수행하지 않도록 완전히 제거하는 것이었다. 하지만 제어카드의 메모리시험과 전원상태 점검 등에 사용되는 INTEST 기능은 시스템의 안정화를 위해 반드시 필요한 기능이므로 제거할 수 없는 사안이었다. 따라서 IOCTST 기능만 제거하는 것을 목표로 삼았으며 IOCTST 기능 제거시 시스템의 미치는 영향을 고려하여 Table 7.과 같이 개선방안을 수립하였다.

Table 6. Process Plan


1 단계	IOCTST 제거방안 모색
2 단계	적용대상 설비 선정
3 단계	실증실험 수행
4 단계	제작사 의견 수렴
5 단계	제 3자 검증 수행
6 단계	개선안 적용
7 단계	계통영향 및 효과 검증
8 단계	확대 시행

2. IOCTST 제거방안 모색

자기진단시험중 INTEST 시험은 계속 수행하면서 IOCTST 시험만을 제거하는 방법은 Table 5.와 6에서 언급한바와 같이 프로그램 Patch에서 I/O 보드의 List만 Spare 처리하면 손쉽게 IOCTST 시험을 제거할 수 있다 라고 매뉴얼에 언급되어 있다. 하지만 프로그램 Patch를 제거한 사례가 없고 시스템에 어떤 영향을 미칠지 검토해야 했다.

Table 7. Modified Program Patch

PROGRAM PATCH		
PATCH	FROM	TO
1	6	2
2	8	0
3	0	8
4		
5		
6		
7		
8		
9		
10		
11		
12		
13		
14		
15		
FOR CONTINUATION SEE FID		



PROGRAM PATCH		
PATCH	FROM	TO
1		
2		
3		
4		
5		
6		
7		
8		
9		
10		
11		
12		
13		
14		
15		
FOR CONTINUATION SEE FID		

프로그램 Patch를 좀더 상세히 알아보면 EPROM 내부에 Address Table과 같은 유형으로 Patch List 1부터 15번까지는 1개 루프제어에 사용되는 I/O 보드의 종류와 수량에 따라 고유의 "From To" 값을 입력하도록 되어 있고, Patch List 16부터 256번까지는 Logic에 관련된 Patch가 입력되도록 되어 있다. Logic에 관련된 Patch는 수정되지 않음으로 기존의 Logic 수행(기기동작)은 정상적으로 동작되도록 되어 있다.

Table 8에서는 Patch List 1에서 15번 중 3번까지만 사용되었으므로 1개 루프에 3종의 I/O보드가 설치되었음을 알 수 있다. Patch List를 제거할 경우 Control 보드인 SBC-01 보드가 동일 제어루프상에 I/O 보드가 없는 것으로 판단하여 I/O 보드에 대한 자기진단신호 파형을 발생시키지 않는다.

또한, Program Patch의 변경은 User가 시스템 운영(Logic 수정, 신규 제어설비 추가 등)에 따라 변경 가능한 프로그램으로서 소프트웨어 V&V 등의 추가적인 조치가 필요하지 않다.

Program Patch의 변경은 연계논리계통 정비용 Workstation인 Figure 16.의 MS-II(Maintenance Subsystem-II)을 이용하여 다음과 같이 변경할 수 있다.

- ① 변경하고자 하는 제어루프의 SBC-01 보드를 계통으로부터 인출
- ② SBC-01 보드에 장착된 Program Patch용 EPROM 분리
- ③ MS-II장비의 EPROM 소켓에 해당 EPROM 장착
- ④ MS-II장비를 구동하여 EPROM 내부 프로그램 호출
- ⑤ 호출된 프로그램 Patch 수정
- ⑥ 수정된 프로그램을 신규 EPROM에 Upload
- ⑦ Upload된 EPROM을 SBC-01 보드에 장착
- ⑧ SBC-01 보드를 계통에 삽입하여 전원투입

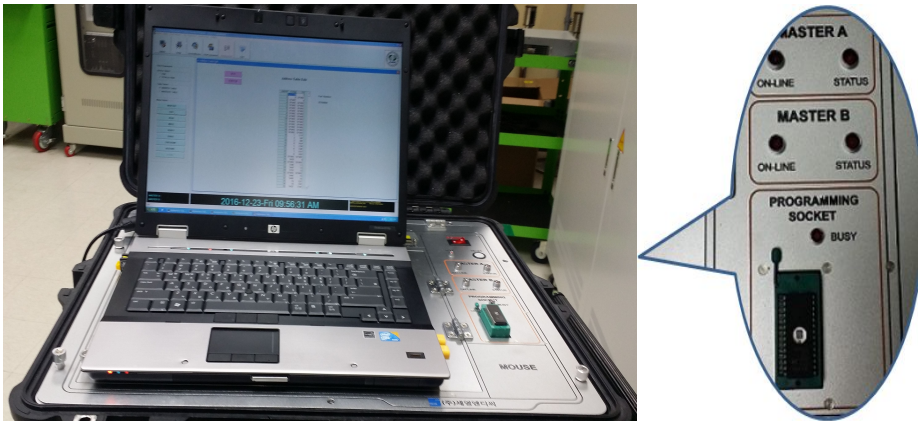


Figure 16. Maintenance Subsystem-II

Figure 16은 오실로스코프를 이용하여 I/O-11 전자카드 Opto-coupler 전/후단에서 측정된 IOCTST 신호이며, Figure 17.은 Program Patch에서 IO 목록을 제거한 후 측정한 파형이다. 자기진단신호인 IOCTST 파형이 관찰되지 않았다.

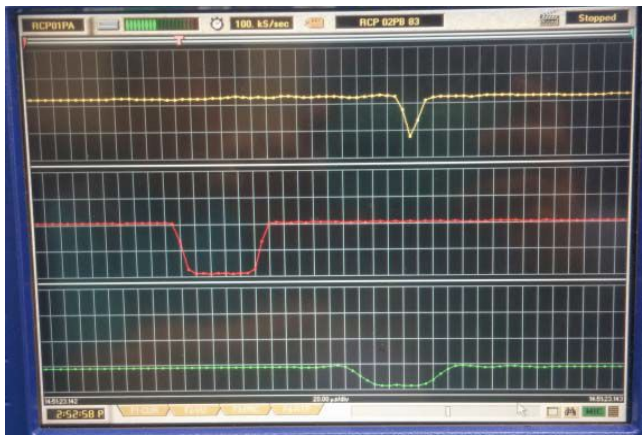


Figure 17. Wave form with IOCTST

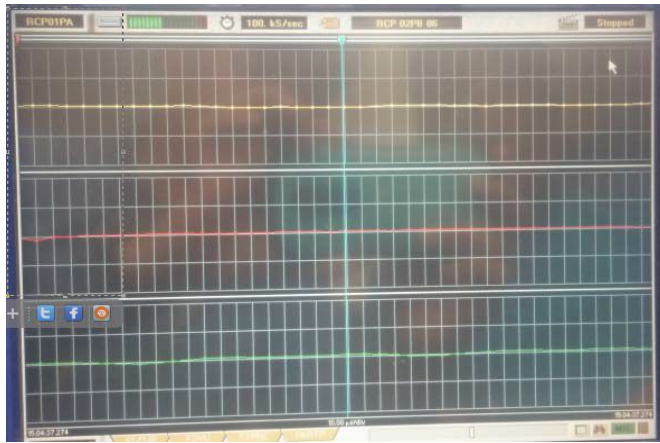


Figure 18. Wave form without IOCTST

2. 적용대상 설비 선정

한빛발전소의 연계논리계통 전자카드는 40종 8,860매로 구성되어 있고 품질등급으로 구분하면 Q등급 캐비넷 32면과 S등급 37면으로 구성되어 있다. 해당되는 전자카드 수량이 많고 Q등급 설비가 있어 전체 대상 Loop를 단기간에 적용하기는 곤란하였다. 따라서 대상 선정시 비안전등급인 S등급과 발전정지 유발 기기 및 발전소 출력감발을 유발할 수 있는 기기를 대상으로 Table 8.과 같이 대상설비를 선정하였다.

Table 8. I/O lists for Removal components

순번	Loop No.	기기번호	Description	제거대상		
1	1N221	431-RC-01PA	Reactor Coolant Pump	IO-11	IO-01	IO-04
2	1N231	431-RC-02PA	Reactor Coolant Pump	IO-11	IO-01	IO-04
3	1N362	521-MS-V-061	FW Pump TBN Exhaust Valve	IO-09	IO-01	
4	1N422	522	Drain Tank Normal/Emergency Valves	IO-10	IO-01	
5	1N453	531-CD-049	Hotwell Outlet Valve	IO-09	IO-01	
6	1N483	531-CD-V-369	Condensate Vacuum Breaker Valve	IO-09	IO-01	
7	1N484	531-CD-V-367	Condensate Vacuum Breaker Valve	IO-09	IO-01	
8	1N511	541-FW-03P	Motor Driven FW Pump	IO-11	IO-01	IO-01
9	1N522	541-FW-V-059B	High Press Heater IV	IO-09	IO-01	
10	1N523	541-FW-V-059A	High Press Heater IV	IO-09	IO-01	
11	1N524	541-FW-V-053	Main FW Pump Discharge Valve	IO-09	IO-01	
12	1N525	541-FW-06P	FW Booster Pump	IO-11	IO-01	
13	1N721	812-AP-PCB-07SNJ	13.8kV ALT Feed PCB	IO-11	IO-10	
14	1N722	812-AP-PCB-07SNE	13.8kV NOR Feed PCB	IO-11	IO-10	
15	1N724	812-AP-PCB-05SNB	13.8kV ALT Feed PCB	IO-11	IO-10	
16	1N725	812-AP-PCB-05SNE	13.8kV NOR Feed PCB	IO-11	IO-10	
17	1N731	812-AP-PCB-03SNG	4.16kV Feed To LC XFMR	IO-11	IO-01	
18	1N733	812-AP-PCB-01SNK	4.16kV ALT Feed PCB	IO-11	IO-10	
19	1N734	812-AP-PCB-01SNE	4.16kV NOR Feed PCB	IO-11	IO-10	
20	1N761	812-AP-PCB-21SNK4	LC21SN Supply PCB	IO-11	IO-01	IO-10
21	2N221	431-RC-01PB	Reactor Coolant Pump	IO-11	IO-01	IO-04
22	2N231	431-RC-02PB	Reactor Coolant Pump	IO-11	IO-01	IO-04
23	2N373	521-MS-V-062	FW Pump TBN Exhaust Valve	IO-09	IO-01	
24	2N424	522	MISC Normal Drain Valves	IO-10	IO-01	
25	2N531	533-DV-V-002	ATOMS Vent Valve	IO-11	IO-01	IO-10
26	2N532	533-DV-V-001	Condensate Vent Valve	IO-11	IO-01	
27	2N535	531-CD-V-368	Condensate Vacuum Breaker Valve	IO-09	IO-01	
28	2N541	541-FW-05P	FW Booster Pump	IO-11	IO-01	IO-10
29	2N542	541-FW-04P	FW Booster Pump	IO-11	IO-01	
30	2N544	FW Pump Logic	Main Feed Water Pump Logic	IO-10	IO-01	
31	2N545	FW Pump Selection	Feed Water Pump Selection	IO-10	IO-01	
32	2N551	541-FW-V-060A	High Press Heater IV	IO-09	IO-01	IO-10
33	2N552	541-FW-V-058	Start-up FW Pump Discharge Valve	IO-09	IO-01	
34	2N553	541-FW-V-052	Main FW Pump Discharge Valve	IO-09	IO-01	
35	2N554	541-FW-V-051	Main FW Pump Discharge Valve	IO-09	IO-01	
36	2N555	541-FW-07P	Start-up FW Pump	IO-11	IO-01	
37	2N565	541-FW-V-060B	High Press Heater IV	IO-09	IO-01	
38	2N721	812-AP-PCB-08SNJ	13.8kV ALT Feed PCB	IO-11	IO-10	
39	2N722	812-AP-PCB-08SNF	13.8kV NOR Feed PCB	IO-11	IO-10	
40	2N724	812-AP-PCB-06SNG	13.8kV ALT Feed PCB	IO-11	IO-10	
41	2N725	812-AP-PCB-06SND	13.8kV NOR Feed PCB	IO-11	IO-10	
42	2N731	812-AP-PCB-04SNE	4.16kV Feed To LC XFMR	IO-11	IO-01	
43	2N733	812-AP-PCB-02SNM	4.16kV ALT Feed PCB	IO-11	IO-10	
44	2N734	812-AP-PCB-02SNJ	4.16kV NOR Feed PCB	IO-11	IO-10	
45	2N741	812-AP-PCB-02SNU	4.16kV Feed To LC XFMR	IO-11	IO-01	IO-10

상세하게 살펴보면, 원자로냉각재펌프 제어루프, 주급수승압펌프, 13.8KV, 4.16KV 차단기 제어루프, 복수기 진공 Breaker 밸브 등 총 45개 제어루프의 IO-11보드 등 5종 100대를 대상으로 선정하였다.

3. 실증실험 수행

I/O 보드에 대한 자기진단신호를 제거함으로써 발생할 수 있는 위험성과 영향을 검토하기 위해 실증실험을 수행하기로 결정하였다. 실증실험은 시스템에 적용하기 전에 모의할 수 있는 장비를 이용하여 Function Test, Stability Test 등을 수행해 봄으로써 개선사항에 대한 문제점을 도출하여 개선하기 위함이다.

시뮬레이터는 Figure 18.과 같이 Loader와 Engineering Work Station, 루프구성용 랙 및 전원공급기 등으로 구성되어 있다.



Figure 19. ILS simulator

실증실험은 2개 루프를 구성하여 시험하였으며 그 대상은 N-1E 13.8KV ALT 차단기와 13.8KV Normal 차단기 루프를 구성하여 실험하였다. 13.8KV Normal 차단기 루프는 제어카드인 SBC-01 보드와 I/O-11, I/O-01 보드 등 3개로 구성되어 있다. 우선 자기진단신호가 제거하기 위해 SBC-01 보드의 EPROM을 수정하여 장착하였고 시뮬레이터 랙에 SBC-01, I/O-11, I/O-01 보드를 삽입하고 전원을 인가하였다. 13.8KV ALT 차단기 루프도 동일하게 EPROM을 수정하여 시뮬레이터 랙에 장착하여 실험에 착수하였다.

실험은 크게 두가지 방법으로 진행되었다. 첫 번째, 1일 1회 Function Test로서 EWS HMI 화면의 핸드스위치를 이용하여 13.8KV Normal 차단기를 On, Off하는 실험으로서 소프트웨어적 동작신호 발생시 전자카드의 비정상 경보나 비정상 동작신호가 발생하는지를 확인하는 실험이다. Table 9.는 Function Test에 대한 시험결과기록지로서 I/O보드에 대한 자기진단신호를 제거하여도 정상적으로 Function Test가 진행되었는지 알 수 있었다.

Table 9. Test Report for Function Test

점검일시	S/N	호기	자재등급	점검자	점검방법	테스트 결과	비고
2016-07-19 13:58:20	99433032	0	사용가	우진연택-이	SIM_AUTO	정상	자기진단시험 개선관련 실증시험
2016-07-19 10:13:16	99433032	0	사용가	우진연택-이	SIM_AUTO	정상	자기진단시험 개선관련 실증시험
2016-07-18 17:37:47	99433032	0	사용가	우진연택-이	SIM_AUTO	정상	자기진단시험 개선관련 실증시험

두 번째로 Stability 시험으로서 루프 가압상태에서 1일 1회 상태점검을 수행하였다. I/O보드에 대한 자기진단신호가 제거된 안정된 상태에서 Trouble 또는 Disable 경보 등의 비정상 경보가 발생하는지에 대해 확인하는 실험이다.

Table 10. Check List for Test

날짜	루프 운전상태	On/Off 동작 시험
2016.07.18	<input checked="" type="checkbox"/> 정상 <input type="checkbox"/> 비정상	<input checked="" type="checkbox"/> 정상 <input type="checkbox"/> 비정상
2016.07.19	<input checked="" type="checkbox"/> 정상 <input type="checkbox"/> 비정상	<input checked="" type="checkbox"/> 정상 <input type="checkbox"/> 비정상
2016.07.20	<input checked="" type="checkbox"/> 정상 <input type="checkbox"/> 비정상	<input checked="" type="checkbox"/> 정상 <input type="checkbox"/> 비정상
2016.07.21	<input checked="" type="checkbox"/> 정상 <input type="checkbox"/> 비정상	<input checked="" type="checkbox"/> 정상 <input type="checkbox"/> 비정상
2016.07.22	<input checked="" type="checkbox"/> 정상 <input type="checkbox"/> 비정상	<input checked="" type="checkbox"/> 정상 <input type="checkbox"/> 비정상
2016.07.25	<input checked="" type="checkbox"/> 정상 <input type="checkbox"/> 비정상	<input checked="" type="checkbox"/> 정상 <input type="checkbox"/> 비정상
2016.07.26	<input checked="" type="checkbox"/> 정상 <input type="checkbox"/> 비정상	<input checked="" type="checkbox"/> 정상 <input type="checkbox"/> 비정상

실증실험은 '16.7.18 부터 9.30일까지 약 72일 동안 진행하였으며 실증실험 결과 Function Test와 Stability Test 모두 정상이었으며 특이사항은 없었다.

4. 제작사 의견수렴

I/O 보드의 자기진단신호 제거는 실증실험만으로 추진하기에는 부담감이 컸다. 특히 제거대상 루프가 발전정지 또는 출력감발에 해당되어 만일 문제가 발생할 경우 문제점을 충분히 검토하지 못하고 추진한 것에 대해 책임을 져야 했기 때문이다.

따라서, 제작사는 이 개선사항에 대해 어떻게 생각하고 있는지 확인하기 위해 다음과 같은 몇가지 질문사항에 대한 답변을 요청했다.

Q1. What is impact to the system function when AUTO TEST function is deleted?

Q2. What is the purpose of patch panel indicating board location? What is the reason AUTO TEST pulse cannot detect when card list is deleted on the patch panel?

Q3. What is impact to the system function when card list is deleted on patch panel list?

Q4. If IO-11 card error including the card missing, deos SBC01 can detect error of IO-11?

제작사측은 기능상의 문제는 없으나 SBC-01 보드가 I/O 보드를 인식하지 못하도록 개선하는 것으로서 정상운전 중 일부 I/O 보드가 루프상에서 제거되어도 경보가 발생하지 않는 문제점이 있을 것이라고 권고했다.

제작사의 권고가 사실인지 확인하기 위해 시뮬레이터를 이용하여 해당 사항에 대한 검증을 수행했다. 시뮬레이터 랙에 SBC-01과 I/O 보드를 종류별로 각각 루프를 구성한 후 전원을 인가하여 정상 부팅이 된 후에 I/O 보드를 제거하여 경보발생 유무를 확인한 결과 입력채널이 없이 출력채널만으로 설계된 I/O 보드는 자기진단신호를 제거하게 되면 I/O 보드가 인출되었을 경우 인식하지 못하는 것을 알았다. 그 결과표는 Table 11.에서 볼 수 있다.

Table 11. Review Result for I/O Board missing

I/O 보드명	입력 채널수	출력 채널수	보드인출 감지여부
I/O-01	8	0	감지
I/O-02	0	8	미감지
I/O-03	0	8	미감지
I/O-04	0	8	미감지
I/O-05	0	8	미감지
I/O-06	0	8	미감지
I/O-07	7	1	감지
I/O-08	7	1	감지
I/O-09	6	2	감지
I/O-10	0	8	미감지
I/O-11	6	2	감지
I/O-17	4	4	감지
I/O-18	4	4	감지
I/O-19	0	8	미감지
I/O-20	0	8	미감지
I/O-21	0	8	미감지
I/O-22	8	0	감지
I/O-23	0	8	미감지
I/O-24	0	8	미감지
I/O-25	4	4	감지
I/O-26	4	4	감지
I/O-27	0	8	미감지

루프가 구성되어 정상동작하는 시스템에서 자기진단신호 제거로 인해 제어카드가 I/O 보드 Missing에 대한 인식을 못한다는 것은 보드 고장도 인식하지 못하는 것과 동일하므로 이는 큰 문제를 일으킬 수 있기 때문에 해당 보드에 대한 자기진단신호는 제거하지 않기로 결정하였다.

따라서 앞서 결정되었던 제거대상 설비를 Table 12.와 같이 변경하기로 결정하였다.

Table 12. I/O lists for Removal components(Rev. 1)

순번	Loop No.	기기번호	Description	제거대상		
1	1N221	431-RC-01PA	Reactor Coolant Pump	IO-11	IO-01	IO-04
2	1N231	431-RC-02PA	Reactor Coolant Pump	IO-11	IO-01	IO-04
3	1N362	521-MS-V-061	FW Pump TBN Exhaust Valve	IO-09	IO-01	
4	1N422	522	Drain Tank Normal/Emergency Valves	IO-10	IO-01	
5	1N453	531-CD-049	Hotwell Outlet Valve	IO-09	IO-01	
6	1N483	531-CD-V-369	Condensate Vacuum Breaker Valve	IO-09	IO-01	
7	1N484	531-CD-V-367	Condensate Vacuum Breaker Valve	IO-09	IO-01	
8	1N511	541-FW-03P	Motor Driven FW Pump	IO-11	IO-01	IO-01
9	1N522	541-FW-V-059B	High Press Heater IV	IO-09	IO-01	
10	1N523	541-FW-V-059A	High Press Heater IV	IO-09	IO-01	
11	1N524	541-FW-V-053	Main FW Pump Discharge Valve	IO-09	IO-01	
12	1N525	541-FW-06P	FW Booster Pump	IO-11	IO-01	
13	1N721	812-AP-PCB-07SNJ	13.8kV ALT Feed PCB	IO-11	IO-10	
14	1N722	812-AP-PCB-07SNE	13.8kV NOR Feed PCB	IO-11	IO-10	
15	1N724	812-AP-PCB-05SNB	13.8kV ALT Feed PCB	IO-11	IO-10	
16	1N725	812-AP-PCB-05SNE	13.8kV NOR Feed PCB	IO-11	IO-10	
17	1N731	812-AP-PCB-03SNG	4.16kV Feed To LC XFMR	IO-11	IO-01	
18	1N733	812-AP-PCB-01SNK	4.16kV ALT Feed PCB	IO-11	IO-10	
19	1N734	812-AP-PCB-01SNE	4.16kV NOR Feed PCB	IO-11	IO-10	
20	1N761	812-AP-PCB-21SNC4	LC21SN Supply PCB	IO-11	IO-01	IO-10
21	2N221	431-RC-01PB	Reactor Coolant Pump	IO-11	IO-01	IO-04
22	2N231	431-RC-02PB	Reactor Coolant Pump	IO-11	IO-01	IO-04
23	2N373	521-MS-V-062	FW Pump TBN Exhaust Valve	IO-09	IO-01	
24	2N424	522	MISC Normal Drain Valves	IO-10	IO-01	
25	2N531	533-DV-V-002	ATOMS Vent Valve	IO-11	IO-01	IO-10
26	2N532	533-DV-V-001	Condensate Vent Valve	IO-11	IO-01	
27	2N535	531-CD-V-368	Condensate Vacuum Breaker Valve	IO-09	IO-01	
28	2N541	541-FW-05P	FW Booster Pump	IO-11	IO-01	IO-10
29	2N542	541-FW-04P	FW Booster Pump	IO-11	IO-01	
30	2N544	FW Pump Logic	Main Feed Water Pump Logic	IO-10	IO-01	
31	2N545	FW Pump Selection	Feed Water Pump Selection	IO-10	IO-01	
32	2N551	541-FW-V-060A	High Press Heater IV	IO-09	IO-01	IO-10
33	2N552	541-FW-V-058	Start-up FW Pump Discharge Valve	IO-09	IO-01	
34	2N553	541-FW-V-052	Main FW Pump Discharge Valve	IO-09	IO-01	
35	2N554	541-FW-V-051	Main FW Pump Discharge Valve	IO-09	IO-01	
36	2N555	541-FW-07P	Start-up FW Pump	IO-11	IO-01	
37	2N565	541-FW-V-060B	High Press Heater IV	IO-09	IO-01	
38	2N721	812-AP-PCB-08SNJ	13.8kV ALT Feed PCB	IO-11	IO-10	
39	2N722	812-AP-PCB-08SNF	13.8kV NOR Feed PCB	IO-11	IO-10	
40	2N724	812-AP-PCB-06SNG	13.8kV ALT Feed PCB	IO-11	IO-10	
41	2N725	812-AP-PCB-06SND	13.8kV NOR Feed PCB	IO-11	IO-10	
42	2N731	812-AP-PCB-04SNE	4.16kV Feed To LC XFMR	IO-11	IO-01	
43	2N733	812-AP-PCB-02SNM	4.16kV ALT Feed PCB	IO-11	IO-10	
44	2N734	812-AP-PCB-02SNJ	4.16kV NOR Feed PCB	IO-11	IO-10	
45	2N741	812-AP-PCB-02SNU	4.16kV Feed To LC XFMR	IO-11	IO-01	IO-10

제거대상 I/O 보드에서 I/O-04와 I/O-10 보드를 제외함으로서 대상수량은 3종 74대로 감소하게 되었다.

또한, 제어카드가 I/O 보드의 진단을 하는 다른 방법으로 Complement Error Detector 정보가 있기 때문에 자기진단신호를 제거해도 I/O 보드에 대한 건전성은 충분히 확인할 수 있다.

Complement Error Detector 정보를 좀 더 자세히 살펴보면, 제어카드에서 I/O 보드로부터 정확한 Data를 받지 못했을 경우 발생하는 정보로서 제어카드에서 I/O 보드의 DATA IN, DATA IN, 전송경로를 통해 신호를 인가하고 되돌아오는 것을 Parity Check를 통하여 오류를 판별하도록 되어 있다. I/O 보드에 대한 스캔 주기는 100msec이다. Table 13. 은 자기진단신호와 Complement Error Detector에 대한 비교표이다.

Table 13. Comparison Between Auto Test and Complement Error Detector

구분	Auto Test (IOCTST)	Complement Error Detector	비고
주기	5분	100ms(I/O 스캔주기)	
방법	Test 신호 인가, Feedback 확인	Data Parity Check	
시험경로	I/O 카드 Logic Side	I/O 카드 Logic Side	
장단점	오토커플러의 품질 저하시 Auto Test중 출력카드 오동작 가능	Data Parity Check통하여 I/O 카드 Logic Side 오류 검출가능	

Table 13.에 따라 Complement Error Detector 신호에 의해서 I/O 보드의 Logic side에 대한 건전성 진단이 가능하므로 불필요한 IOCTST 자기진단신호는 제거하여도 무방함을 알 수 있다.

5. 제 3자 검증수행

I/O 보드의 자기진단신호 제거에 대한 제 3자 검증은 한수원 중앙연구원을 통해 수행했다. 한수원 중앙연구원은 매뉴얼, Software qualification report, 제작사 문의 등을 통해 3자 검증을 수행하였고 그 결과 자기진단시험 중 IOCTST Routine 제거시에도 Complement Error Detector를 통하여 입출력보드의 Logic side의 건전성을 확인할 수 있으므로 발전소 운영측면에서 발전정지 및 출력감발 루프를 대상으로 IOCTST Routine을 제거하여 운영하는 것이 유리하다고 판정하였다.

6. 개선안 적용 및 효과검증

한빛발전소 3호기 계획예방정비기간중 '16.11.5부터 11.25일까지 연계논리계통 발전정지 및 출력감발대상 루프에 본 개선안을 적용하였으며 발전소 기동시 및 해당기기 조작시에도 특이사항 없이 정상동작하고 있다.

특히 본 개선안에 대한 효과를 분석한 결과 다음과 같이 가. 유형효과

○ 발전정지 예방비용(한빛발전소 3호기 발전정지 사례기준)

- 발전정지 기간 : '16.4.16 ~ 6.5(50.4일)
- 전력단가 : 85.53원/KWh('16.12.4일 기준)
- 발전기 출력 : 1,000MW
- = 50.4*85.53원*1,000,000KW*24h
- = 1,034.5억원

나. 무형효과

- 불필요한 자기진단신호 제거로 설비신뢰도 확보
- 발전정지 예방으로 원전에 대한 대내외 신뢰성 제고

7. 확대적용

금번 개선사항은 발전정지 및 출력감발 제어루프에만 우선 적용하였다. 본 개선사항으로 발전소 한주기 운전동안 문제가 발생되지 않는다면 모든 설비로 확대적용할 예정이다.

제 5 장 결 론

H 원자력발전소 연계논리계통은 1980년도에 개발된 제품으로 초기 설치당시 무수한 고장이 발생되었으며 원인불명으로 해소된 사례가 많았다. 본 연구 결과를 비추어보면 그 원인불명 고장중에 자기진단신호에 의한 오신호가 상당부분 차지했을 것으로 판단된다.

본 연구는 연계논리계통의 잠재적인 취약점을 개선한 사례로서 설비신뢰도 향상을 위해 자기진단신호에 대한 특성 분석 및 문제점 도출을 통해 설비개선을 수행하고 효과를 검증했으며 제작사에 역제안한 사례이다.

사실 제작사측에서는 자기진단신호를 제거하기 위해서는 소프트웨어 수정, 검증 및 확인 등으로 인해 약 2억원 이상의 비용을 제시하였으나 이를 본 연구를 통해 자체적으로 제거방안 도출하였고, 본 연구를 적용할 대상설비 선정 및 실증실험 수행하여 약 2억원 이상의 외화손실을 절감한 사례이다.

실증실험 과정에서는 Function Test와 Stability Test를 50일간 수행하여 설비에 영향이 없음을 검증하였고 제작사에 실증실험 결과와 대상설비를 통보하여 의견을 수렴한 결과 입력채널없이 출력채널만으로 구성된 I/O보드는 제어카드가 I/O보드의 제거상태 등을 확인할 수 없는걸 반영하여 대상설비를 IO 3종 74대로 축소하게 되었다. 이와 더불어 연구원을 통한 제 3자 검증을 수행함으로써 안전성을 입증하였다.

본 연구결과 적용 후 발전소 기동 중에 특이사항은 없이 안정적으로 발전소가 운영중에 있어 향후 모든 설비로 본 연구결과를 확대적용할 계획이다.

참고문헌

- [1] Forney International Inc, Software Qualification for the AFS-SBC-01 and AFS-SBC-02, Rev. F, (1991)
- [2] KHNP CRI, 한빛 3,4호기 연계논리계통 자기진단시험 개선검토, (2016)
- [3] Doosan HF Controls, Response on deletion of Auto test function on IO card, (2016)
- [4] KHNP, 한빛 3호기 발전정지 원인 및 재발방지대책 보고서 , (2015)
- [5] Doosan HF Controls, AFS-IO-11 card root cause analysis, (2015)
- [6] Forney International Inc, Technical Manual for the Forney Interposing Logic System, (1993)
- [7] Forney Engineering company, Technical Manual for the AFS-SBC-01, (1993)