creative commons

COMMONS DEED

저작자표시-비영리-변경금지 2.0 대한민국

이용자는 아래의 조건을 따르는 경우에 한하여 자유롭게

- 이 저작물을 복제, 배포, 전송, 전시, 공연 및 방송할 수 있습니다.

다음과 같은 조건을 따라야 합니다:

저작자표시. 귀하는 원저작자를 표시하여야 합니다.

비영리. 귀하는 이 저작물을 영리 목적으로 이용할 수 없습니다.

변경금지. 귀하는 이 저작물을 개작, 변형 또는 가공할 수 없습니다.

- 귀하는, 이 저작물의 재이용이나 배포의 경우, 이 저작물에 적용된 이용허락조건을 명확하게 나타내어야 합니다.
- 저작권자로부터 별도의 허가를 받으면 이러한 조건들은 적용되지 않습니다.

저작권법에 따른 이용자의 권리는 위의 내용에 의하여 영향을 받지 않습니다.

이것은 이용허락규약(Legal Code)을 이해하기 쉽게 요약한 것입니다.

Disclaimer

dCollection

[UCI]I804:24011-200000237372

2009年度 2月
碩士學位論文

ECMP 적용을 위한 KNO_3 전해액의 I-V 특성 연구

朝鮮大學校 大學院

電 氣 工 學 科

韓 相 浚

2009年度 2月 碩士學位論文 ECMP 적용을 위한 KNO_3 전해액의 I-V 특성연구 韓相浚

ECMP 적용을 위한 KNO_3 전해액의 I-V 특성 연구

A Study on the I-V Characteristics of KNO_3 Electrolyte for ECMP Application

2009 年　2月　日

朝鮮大學校 大學院

電 氣 工 學 科

韓 相 浚

ECMP 적용을 위한 KNO_3 전해액의 I-V 특성 연구

指導敎授 李 愚 宣

이 論文을 工學碩士 學位 論文으로 提出함.

2008年 10月 日

朝鮮大學校 大學院

電 氣 工 學 科

韓 相 浚

韓相浚의 碩士學位 論文을 認准함.

委員長　朝鮮大學校 敎授　_____印

委　員　朝鮮大學校 敎授　_____印

委　員　朝鮮大學校 敎授　_____印

2008 年　11月　　日

朝鮮大學校 大學院

목 차

ABSTRACT

I. 서 론 ····· 1

II. 이 론 ····· 4
A. CMP 공정의 배경 ····· 4
B. CMP 공정의 기계적요소 ····· 6
C. CMP 공정의 화학적요소 ····· 9
D. CMP 종류 ····· 10
E. Cu의 필요성 ····· 15

III. 실 험 ····· 41
A. 실험준비 ····· 41
B. 정성적 실험 ····· 43
C. 정량적 분석 ····· 45
D. 표면 품질 검사 ····· 46

IV. 결과 및 고찰 ····· 47

V. 결 론 ····· 65

참 고 문 헌

List of tables

Table 1. Resistivity of Material ····· 16
Table 2. International Technology Roadmap for Semiconductors ····· 19
Table 3. Low-k Materials ····· 20

List of figures

Fig. 1 Schematic diagram of CMP polisher ····· 4

Fig. 2 Multilayer inter connection of semicon ductor chip fabrication ····· 5

Fig. 3 Structure of head ····· 6

Fig. 4 Mechanical characteristic of pad ····· 8

Fig. 5 Defect of STI CMP process. (a) Torn oxide defect,
(b) Nitride residue, (c) Field region demage ····· 12

Fig. 6 Schematic of metal CMP mechanisms ····· 15

Fig. 7 RC delay time as a function of feature size ····· 16

Fig. 8 (a) condenser of vacuum,
(b) condenser of an insulating material ····· 17

Fig. 9 Delay for metal 1 and global wiring versus feature size ····· 18

Fig.10 The fabrication of nanoporous ultra-low k films ····· 21

Fig.11 Defect of Metal CMP process.
(a) short , (b) Torn Metal defect ····· 22

Fig.12 Damascene's Law ····· 23

Fig.13 Schematic diagram of Erosion and dishing ····· 24

Fig.14 Schematic diagram of cell voltage measure system ····· 25

Fig.15 A standard two-electrode glass and three-electrode
of polarography measure circuit ····· 26

Fig.16 Relationship of Oxidation/Reduction electrode ····· 27

Fig.17 Idealized current vs applied voltage ····· 33

Fig.18 Example if a cyclic voltammogram for a single
oxidation and reduction process ····· 34

Fig.19 Schematic diagram of the *I-V* measurement system
with a two-electrode cell. ····· 41

Fig.20 Stirrer ····· 43

Fig.21 electronic scale ····· 45

Fig.22 (a) full I-V and (b) detailed I-V curve of a KNO_3 electrolyte with different concentrations ····· 49
Fig.23 (a) full Tafel and (b) detailed Tafel curve of a KNO_3 electrolyte with different concentrations ····· 51
Fig.24 Cyclic voltammograms of the Cu electrode ad a function of the KNO_3 electrolyte concentrations ····· 54
Fig.25 Electric resistance of KNO_3 electrolyte with different concentration and operating time. ····· 57
Fig.26 (a) Net Cu removal thickness for various operating time and electrolyte concentrations, (b) Evaluation of the Cu removal rate according to the slopes of the copper removal thickness vs. operating time and electrolyte concentration curves. ····· 59
Fig.27 Oxygen and copper contents obtained from metallurgical compositions of Cu in KNO_3 electrolyte by using an EDS analysis ····· 61
Fig.28 Comparison of SEM surface photographs before and after a voltage-activated process in 10 wt% KNO_3 electrolyte ····· 62
Fig.29 X-ray diffraction pattern as function of operating voltage and time in different KNO_3 electrolytes ····· 63

ABSTRACT

A Study on the I-V Characteristics of KNO_3 Electrolyte for ECMP Application

Han, Sang - Jun
Advisor : Prof. Lee, Woo - Sun, Ph. D.
Department of Electrical Engineering,
Graduate School of Chosun University

The chemical mechanical polishing (CMP) process has been widely used to obtain global planarization of inter-metal dielectric (IMD) layers, inter-layer dielectric layers (ILD), and pre-metal dielectric (PMD) layers [1, 2]. Also, the CMP is the most commonly used planarization technique in the semiconductor process for ultra-large-scale integrated circuit (ULSI) applications [3, 4]. As its name indicates, the CMP process depends on the chemical interaction of the slurry with the wafer to be polished and on the mechanical down force applied to the wafer. Recently, the application of CMP has been especially popular in the fabrication of copper (Cu) damascene structures and for the in the multilevel interconnection process [5-7]. However, device structures of low-k materials at 65 nm and below, because of fragility, require low down-force mechanical polishing to maintain the structural integrity of the underlayer during fabrication [8]. Also, other problems faced by the Cu-CMP process are the lower removal rate due to the low mechanical down force required by the low k dielectric, dishing, and erosion. To overcome these problems, electrochemical mechanical polishing (ECMP), a new planarization technology that uses electrolyte chemistry instead of

an abrasive slurry, was developed [8-11]. Current-voltage (*I-V*) curves were employed, in this paper, to evaluate the effect of the electrolyte concentration on the electrochemical surface reaction of the Cu electrode. From the *I-V* curves, active, passive, and trans-passive electrochemical states could be characterized [12, 13]. Then, we investigated how this chemical electrolyte affected the process of voltage-induced material removal in Cu-ECMP. To selectively probe the electrochemical effect of ECMP, all these measurements were performed in the absence of mechanical polishing.

I. 서 론

최근 반도체 소자의 고집적화, 미세화 및 배선구조의 다층화에 따라 반도체의 회로 선폭은 나노 (Nano) 크기로 줄어들어 공정 후 미세한 돌출부가 남게 되었다. 이러한 돌출부를 제거해야 할 필요성 때문에 CMP공정이 반도체에 등장하게 되었다. CMP공정은 다층 구조의 내부 연결 물질(multi-level interconnection)을 만드는데 필수적인 광역 평탄화(global planarization)를 실현할 수 있다. 현재 반도체 제조 칩의 집적도가 증가함에 따라 다층 구조 내부 연결 물질의 층수 또한 갈수록 증가하고 있는 추세이다[1-5]. 즉, 반도체 소자가 고집적화 되고 고속화를 필요로 하게 됨에 따라 패턴이 더욱 미세화 되고 내부 연결 물질의 금속 배선의 층수도 계속 증가할 전망이다. 그러나 다층화로 인하여 최저 층에서부터 고층으로 올라 갈수록 단차가 점점 커지게 되어 미세 패턴 형성이 어려워 집적회로의 제조가 어려워지는 결과를 갖는다. 이러한 단점을 보완하기 위하여 CMP의 공정기술이 생겨나게 되었으며 이후 CMP공정은 거의 모든 반도체영역에서 적용되었으며 매우 중요한 공정이 되었다. CMP 공정은 슬러리 내에 함유되어 있는 화학적인 요소들 (chemicals)과 연마하고자 하는 웨이퍼 표면간의 화학적 반응이 일어나고 이러한 웨이퍼 표면에 연마 장비에 의해 가해진 힘이 슬러리 내의 연마 입자 (abrasives)에 전달되어 연마 패드에 의해 기계적으로 제거되는 것을 의미한다. 이러한 CMP 공정은 특히 IMD (Inter-Metal Dielectric)층, PMD (Pre-Metal Dielectric)층, ILD (Inter-Layer Dielectric)층, STI (Shallow Trench Isolation), 알루미늄 (Al), 텅스텐 (W), 구리 (Cu)등에 개발되고, 폭넓게 사용되고 있다. 이러한 CMP 공정은 연마되는 재료에 따라 크게 두 가지로 나누어지고 있다. Oxide-CMP와 Metal-CMP로 나눌 수 있다. 이러한 Oxide-CMP와 Metal-CMP에 있어서의 메커니즘은 다소 차이가 있다. Oxide-CMP의 메커니즘은 표면의 SiO_2와 알칼리 수용액과의 반응에 의해 H_2O가 침투하기 쉬운 수용성의 재질로 변질되어진다. 이렇게 변질된 SiO_2층에 H_2O가 침투하여 이들의 연결고리를 끊어준다. 이렇게 반응이 이루어진 층은 연마 입자와의 마찰로 인하여 제거되어진다.

Metal-CMP의 메커니즘을 알아보면 다음과 같은 메커니즘을 갖는 것을 알 수 있다. 특히 금속 막의 메커니즘은 카우프만이론으로 설명될 수 있다. 1 단계로 금속 막의 낮은 지역과 높은 지역 모두에 슬러리 내의 함유된 산화제로 인해 부동태 층이 형성되고, 2 단계로 높은 지역에서 형성된 부동태 층은 금속 막보다 강도가 낮기 때문에 연마 패드와 연마 입자에 의해 기계적인 연마가 일어나지만, 낮은 지역에서 형성된 부동태 층은 연마 패드와 직접적으로 접촉하기 않기 때문에 기계적인 연마가 일어나지 않는다. 그 후, 기계적인 연마가 진행된 높은 지역은 다시 슬러리의 산화제에 의해 부동태 층이 형성되고 낮은 지역에서는 연마 패드와 연마 입자로부터 직접적으로 접촉하지 않는 한 이미 형성되어 있는 부동태 층이 계속 남아 있다. 마지막 3 단계로, 이러한 1 단계와 2 단계의 계속적인 반복 공정으로 인해 금속 막의 표면의 광역 평탄화가 이루어진다. 이러한 방법으로 산화막과 금속막의 광역평탄화는 반도체의 다층 구조를 실현하게 되었고 또한 메모리의 용량이 기가급으로 증가하는데 한목을 차지하였다. 그러나 이러한 용량의 증가는 응답속도가 느려진다는 단점을 가지게 되었다. 이러한 응답속도의 지연은 “RC 지연”이라 불리며 간단한 $RC = \frac{rkl^2}{yd}$식으로 나타 낼 수가 있다. 여기서 r, l 및 d 는 wiring line의 저항, 길이 두께를 나타내며 k와 y는 ILD의 유전상수와 두께를 나타낸다. 이러한 식을 기초로 많은 연구가 있었다. 특히 기존에는 k의 ILD의 유전상수를 줄이는 방법을 많이 사용하였고 이러한 방법에는 한계성을 나타내고 있었다. 그리하여 다음으로 동작속도를 증가시키기 위하여 연구되는 방법이 r의 금속저항에 대한 측면을 알아보게 되었으며 기존에 사용되었던 알루미늄이나 텅스텐보다 낮은 전기저항, 높은 electro-migration resistance, 미세한 금속배선의 처리가 가능하여 Cu를 이용한 배선이 주목받게 되었다[6-8]. 그러나 기존의 Metal-CMP를 이용하여 Cu의 평탄화를 한 결과 여러 가지로 문제점을 나타내게 되었다. 공정 후 넓은 Cu 영역에서 과잉 디싱 초래하고 Cu의 내부 배선 구조에서 에로젼을 유도하며 표면에는 메탈라인 브리징과 단락을 초래할 있고 Cu의 단락인 islands를 남김으로써 표면 결함을 제거하는데 효과적이지 못다는 단점을 가지고 있었다. 특히 평탄화 공정시 높은 압력으로 인하여 Cu막의 하부인 ILD막의 다공성의 low-k 물질의 손상을 초래 하고 있었

다[9-14]. 이러한 문제점을 해결하기 위하여 기존의 CMP에 전기화학을 결합시킴으로서 낮은 하력에서의 Cu 평탄화를 달성 할 수 있는 기존의 CMP 기술에 전기화학을 접목한 새로운 개념의 ECMP (Electrochemical-Mechanical Polishing)기술이 생겨나게 되었다[15]. 이러한 ECMP의 장점으로는 평탄화 공정시 낮은 하력에서 평탄화 하므로 low-k 막에 손상을 줄였으며 슬러리 대신에 전해액을 사용함으로 인하여 슬러리에 포함되는 연마입자가 없으므로 소모재의 감소로 이루어지며 또한 표면결함감소가 이루어진다. ECMP를 구성하는 주요한 요소들이 있다. 그 중에서도 Cu 표면에서의 CuO나 CuO_2의 부동태(Passive)막을 형성, 다음으로는 전해액과 농도의 선정 마지막으로 Passive막 형성시 가해주는 전압과 전류와 시간이라고 할 수 있다. 때문에 Passive막 형성에서 알맞은 전해액을 선정하고 투입량과 적용전압과 전류와 시간의 최적화가 필요하다. 따라서 본 논문에서는 ECMP를 통하여 이러한 문제점들을 해결하여 Cu막을 이용한 다층 배선구조에 적용하고자 다음과 같은 연구가 진행되었다. 먼저, 알칼리의 전해액인 KNO_3를 선정하였고 전기화학적인 반응을 확인하기 위해 전해액의 첨가량을 각각 0.1wt%에서부터 20wt%까지 첨가하여 I-V특선 곡선을 이용하여 Active, Passive, Transient, Trans-Passive 영역을 확인할 수 있었으며[12], CV를 이용하여 전해액의 첨가량에 따른 전기화학적 특성을 알아보았다[9]. 또한 선행된 실험의 결과에 의해 각각의 영역에서의 전해액의 첨가량과 적용시간에 의한 Cu의 제거율과 전기저항을 알아보았다[16-18]. 마지막으로 표면품질검사는 SEM (Scanning Electron Microscope)을 이용하여 Cu의 표면을 검사하였고 EDS (Energy Dispersive Spectroscopy)를 사용하여 Cu의 표면의 원소를 확인하였으며 XRD (X-Ray Diffraction)를 이용하여 Cu의 결정성장에 관하여 분석을 제시하였다. 이상의 연구 결과를 바탕으로 KNO_3 전해액의 첨가량 Cu에 전기 화학적으로 미치는 영향과 KNO_3 전해액의 적용전압과 시간이 Cu에 미치는 영향을 비교 고찰하여 KNO_3 전해액의 ECMP공정 적용의 최적화된 연구 기반기술로 활용하고자 한다.

II. 이 론

A. CMP 공정의 배경[21]

1980년대 말 미국 IBM은 기계적 제거가공과 화학적인 제거가공을 하나의 가공 방법으로 혼합한 CMP (Chemical Mechanical Polishing)라는 새로운 연마 공정을 개발하였다. CMP는 PECVD와 RIE 공정과 함께 칩 제조에 있어서 반드시 필요한 공정이다. ILD (Inter layer Dielectric ; 층간 절연막) CMP와 metal CMP는 디바이스 층의 모든 표면에서 적용이 되어 지고 있으며 3차원의 형상을 얻기 위해서 각 층을 광역적인 평탄화를 형성하는 것이 CMP의 주된 역할이다. 이러한 CMP는 기계적인 작용과 화학적인 작용이 동시에 작용하여 서로 상호작용을 일으키는 연마공정이다.

그림 2.1에서는 일반적인 CMP 장비의 개략도를 보여주고 있다.

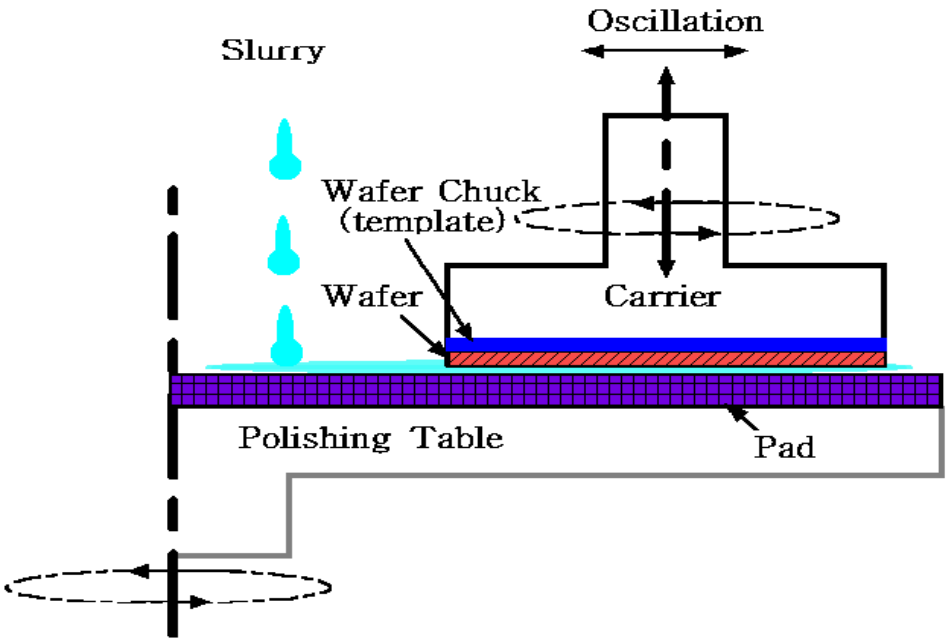
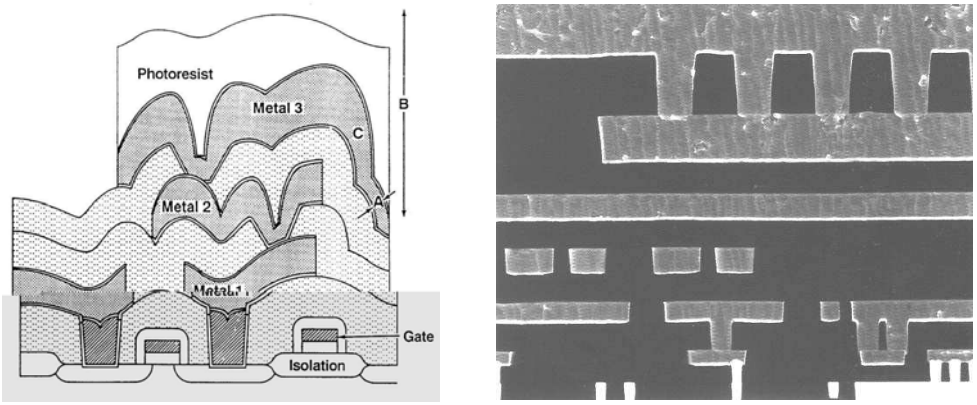


Fig. 2.1. Schematic diagram of CMP polisher.

그림 2.1에서 보여주듯이 CMP 공정에서 웨이퍼는 패드와 슬러리에 의해서 연마되어지며, 패드가 부착되어진 연마 테이블 (Table)은 단순한 회전운동을 하고 헤드 (Head)부는 회전운동과 요동운동을 동시에 행하며 일정한 압력으로 가압을 하여 준다. 웨이퍼는 표면장력 또는 진공에 의해서 헤드부에 장착되어진다. 헤드부의 자체하중과 인가되는 압력에 의해 웨이퍼 표면과 패드는 접촉하게 되고 이 접촉면 사이의 미세한 틈(패드의 기공부분) 사이로 가공 액인 슬러리가 유동을 하여 슬러리 내부에 있는 연마입자와 패드의 표면돌기들에 의해 기계적인 제거작용이 이루어지고 슬러리 내의 화학성분에 의해서는 화학적인 제거작용이 이루어진다.

CMP 공정에서 패드와 웨이퍼간의 압력에 의해 디바이스 돌출부의 상부에서부터 접촉이 이루어지고 이 부분에 압력이 집중되어 상대적으로 높은 표면 제거 속도를 가지게 되며, 가공이 진행되어 갈수록 이러한 요출부가 줄어들어 전 면적에 걸쳐 균일하게 제거되어진다.



(a) Without CMP (b) With CMP

Fig. 2.2. Multilayer inter connection of semicon ductor chip fabrication.

CMP란 화학적으로 연마하고자 하는 물체의 표면을 연화시키고 연화된 표면을 기계적인 힘으로 제거하는 작업이다. CMP공정은 소자 집적화, 금속 배선, 복잡한 논리회로, 층간 절연 평탄화 등 많은 응용 분야에 사용되고 있고 그 사용은 증가 할 전망이다. 차세대 반도체의 금속배선 재료로 연구가 진행중인 Cu의 경우에 있어서는 저항이 적고 동일한 성능의 소자 제작 시 미세한

금속배선 제작이 가능해서 RC 지연시간이 작아져 소자의 고속화가 가능하다. 하지만, 금속배선에서 알루미늄이 사용됐던 이유는 구리의 구리 배선기술이 그 만큼 어려웠고 알루미늄 배선 기술의 경제성 및 타 공정과 연계된 수많은 기술 축적이 구리의 금속배선 기술로의 변화를 어렵게 해왔다. 더욱이 구리 배선은 알루미늄과는 달리 식각이 잘 되지 않아 원하는 패턴으로 만들어 내기가 곤란했고 실리콘 내부에서 deep level을 형성하는 단점도 이의 상용화를 가로 막았다.

하지만 CMP를 이용한 Damascene 공정을 사용함으로 인하여 새로운 패터닝 기술로 Cu가 부각되고 있다.

B. CMP 공정의 기계적요소

1. 연마 헤드

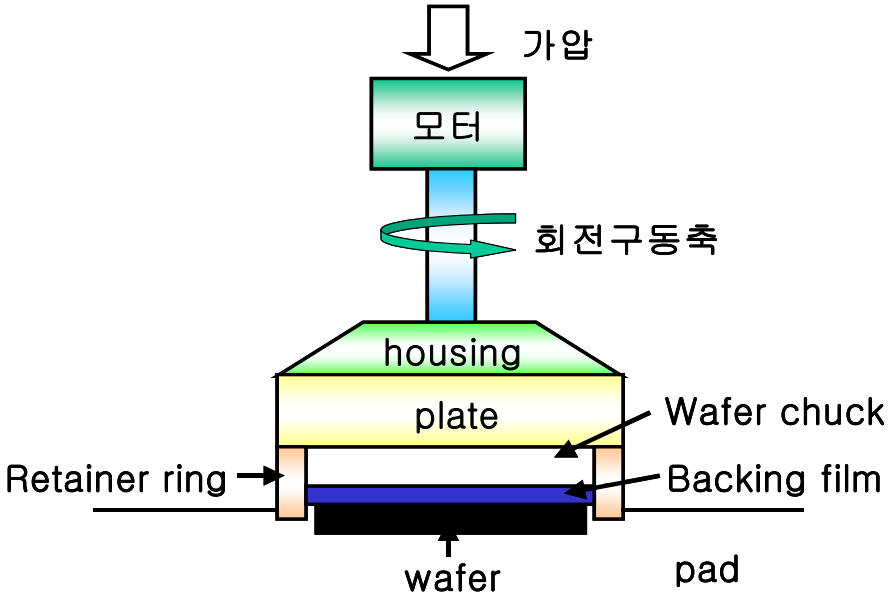


Fig. 2.3. Structure of head.

헤드는 웨이퍼를 보유하는 웨이퍼 Chuck, 웨이퍼가 연마 도중 벗어나는 것을 막는 Retainer, 표면 기준을 유기하기 위한 Backing film, 이들을 보유하면서 가공 압력을 가하는 가공 Housing 등의 4개의 요소로 구성되어 있다. 그림 2.3은 헤드의 기본 구조이다.

헤드는 웨이퍼의 미끄럼방지, 가압 기능 및 회전기능이 기본이 된다. 일반적으로 헤드의 중심에 회전축을 배치하여 이 축을 따라 하중을 가하는 방식이 된다. 웨이퍼 전면 또는 Plate 전면에 싣는 Dead Weight 방식과 다르게 웨이퍼 면내 분포가 중심축 밑에서 가장 높고 주변으로 갈수록 감소하는 경향이 있다.

연마 시 웨이퍼에 테두리 자국이 생기는 것이 일반적이다. 이 테두리 자국 현상을 최소화하여 가공 면의 균일성을 확보하는 하나의 수단으로서 Retainer Ring을 웨이퍼의 외주에 배치하는 방법이 있다. Retainer Ring은 물에 적셔 흡착한 웨이퍼가 가공 도중에 벗어나는 것을 방지하기 위해 마련한 것이다. 그러나 Edge부에서의 패드의 변형을 작게 억제하기 위해서 웨이퍼의 외각에 배치하는 Retainer Ring을 가공용 더미 (Dummy)로 취급하면 테두리 자국이 작게 된다.

2. 패드

일반적으로는, 연마 패드는 플래턴이라고 불리는 회전 가능한 지지 원반에 고착되고, 반도체 웨이퍼는 자공전 운동 가능한 연마 헤드라고 불리는 원반에 고착된다. 쌍방의 회전 운동에 의해, 플래턴과 연마 헤드 사이에 상대 속도를 발생시키고, 연마 패드와 웨이퍼와의 간극에 알칼리 용액이나 산성 용액에 실리카 계나 산화 세륨계 등의 미세한 입자를 현탁시킨 연마재를 분산시킨 슬러리를 흘리면서 연마, 평탄화 가공이 실시된다. 이때, 연마 패드가 웨이퍼 표면상을 이동할 때, 접촉점에서 연마 입자가 웨이퍼 표면상에 가압된다. 따라서 웨이퍼 표면과 연마 입자 사이의 미끄러짐 동마찰적인 작용에 의해 가공면의 연마가 실행되어, 피연마재의 단차나 표면 거칠음을 저감시킨다.

그림 2.4은 패드의 기계적인 특성을 알 수 있다. 패드의 유연성, 경도, 거칠기 등 여러 가지 물성이 거기에 존재하는 슬러리 입자와의 상호작용도 중첩되면서도 수평방향 및 수직방향에 대하여 불규칙한 운동을 보인다. 웨이퍼의 각종 패턴부의 철부 근방에서는 패드는 어느 정도의 탄성 변형을 일으키지만 그 변형이 파급하는 영역 내에서도 패턴부의 요부와의 직접 접촉은 일어나지 않고 그 요부가 철부와 같이 가공될 가능성은 적다. 이 변형 영역이 디바이스 패턴 사이의 공간보다도 비교적 넓은 경우에는 초기 상태로 그 패턴 철부 영역부가 가공되고 평탄화의 속도도 높다.

따라서 소자 내의 높은 부분들 사이의 간격보다 변형 길이가 길 경우 솟은 부분만이 연마되고 평탄화 속도는 높을 것이다. 높게 솟은 부분이 패드의 거칠기와 같은 높이 (슬러리 입자의 직경과 같음) 만큼 같이 없어진다면 연마는 솟은 부분이나 낮은 부분 둘 다 일어난다. 그러므로 딱딱한 패드 즉, 수평 변형 영역이 큰 패드는 다이 (Die) 내의 우수한 평탄도는 갖지만 웨이퍼 내의 균일 도는 나쁘다. 반대로 부드러운 패드의 평탄도는 나쁘지만 연마 균일 도는 좋다. 여기서 연마 균일 도는 막의 제거 균일도이고, 평탄도는 연마 후의 평탄도이다.

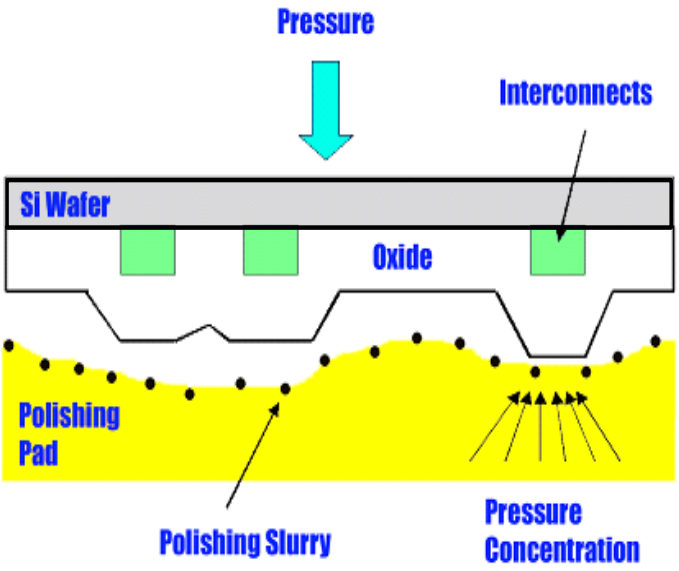


Fig. 2.4. Mechanical characteristic of pad.

이들 연마 패드는 연마 중에 연마층 표면의 구멍에 슬러리 중의 연마 입자, 절삭 찌꺼기 등이 쌓여, 연마 속도를 저하시키기 때문에 연마 도중에 정기적으로 다이아몬드 연마 입자를 증착시킨 헤드를 사용하여 표면을 연마해서, 새로운 표면을 내는 드레싱 공정이 필요하지만, 연마 패드 내의 공동은 균일하게 분산되어 있지 않아, 공동의 크기, 모양이 일치되어 있지 않은 등의 이유에 의해, 드레싱 공정을 실행하고, 표면을 갱신해도 동일한 표면으로는 되지 않아, 연마 특성에 차이를 보인다고 하는 문제점이 있다. 또 드레싱 공정 중에는 연마를 실행할 수 없어, 생산 효율을 저하시키는 원인으로도 된다. 또한 드레싱 공정에 의해 패드를 깎음으로써, 피연마물을 연마하는 이외에 패드가 소모된다고 하는 문제점이 있다. 또한 연마 시에 사용되는 슬러리를 유동시키고, 또 유지하기 위해 연마면에 홈이나 동심원이나 구멍 등의 요철 가공이 실행된다.

이 가공 수단으로서는 조각칼이나 절삭기기 등에 의한 절삭, 지정 금형에 의한 프레스 등의 방법이 채용되고 있지만, 전자의 두 가지에는 작업자의 개인차에 의한 품질의 불균일 방지가 곤란한 것과, 가공 패턴의 변경이 곤란한 것, 미세 가공에는 한계가 있는 것, 절삭에 있어서 버르가 발생하여 피연마재의 연마면에 흠이 발생하는 것 등의 문제를 안고 있고, 후자는 금형 제작의 비용 상승, 프레스에 의한 가공 주변부의 물성 변화 등의 문제를 안고 있다.

C. CMP 공정의 화학적요소

1. 슬러리[22]

슬러리는 피가공물인 웨이퍼의 표면으로 연마입자와 화학물질을 전달하는 매개체라고 볼 수 있다. 연마 패드의 재질과 함께 슬러리의 선택은 연마하려고 하는 막의 종류에 따라 다르게 선택된다. 슬러리의 pH정도에 따라 막의 화학 반응 정도가 다르므로 알맞은 pH의 슬러리를 선택하는 것이 필요하다. 또한 슬러리 속의 파티클 (particle)의 입자크기에 따라서

연마되는 정도가 다르다. 먼저 ILD CMP는 층간 절연막인 SiO_2용 슬러리로 퓸드 실리카 (fumed silica)에 알칼리를 첨가한 것이 일반적이며, pH를 안정시키기 위하여 완충제를 첨가하거나 세정성 향상을 위한 첨가제를 첨가한 경우도 있다. 그리고, 금속 CMP에 사용되는 슬러리는 기본적으로 금속을 산화 또는 애칭시키는 첨가제와 기계적 가공을 하는 Al_2O_3 등의 연마입자로 구성되어 있으나 각 프로세스마다 원 조성의 슬러리를 사용하는 것이 일반적이다.

또한, poly-Si CMP에 사용되는 슬러리는 퓸드 실리카 또는 bare 웨이퍼를 CMP하는 데에는 콜로이드 (colloid)상 실리카에 알칼리 수용액을 첨가한 것이 일반적이다. 연마 속도로는 퓸드 실리카가 우수하나 연마 면에 미치는 손상 면에 있어서는 콜로이드 실리카가 우수하다. 마지막으로 STI CMP 공정은 CeO_2 계열의 슬러리가 주로 사용이 되고 있다. 이는 STI 공정에 발생되는 디싱 (dishing)과 산화막 침식 (oxide errosion)등의 결함을 최대한 줄여 주고자 하는 바램에 의해 높은 선택비를 가지는 슬러리가 요구됨에 따라 생겨난 결과이다. 즉, 절연막과 질화물, poly-Si과의 선택비에 대한 요구정도를 향상시키는 결과를 가진다. 그러나 아직도 많은 부분이 해결되어야 하며, 특히 CMP 후 표면의 스크래치 저감에 대한 해결방안이 필요하다[23,24].

D. CMP 종류

1. 산화막 CMP[25]

많은 연구자들에 의해서 질화막 스트레스 흡수층으로 다결정 실리콘을 이용하는 PBL(poly-buffered LOCOS), 패드 산화막을 통한 측면 산화를 방지하기 위하여 아주 얇은 질화막을 패드 산화막과 실리콘 사이에 증착하는 SILO(sealed interface local oxidation), 그리고 SILO와 같이 버즈 빅의 크기를 억제시키며 질화막이 실리콘과 직접 접촉하여 생기는 스트레스로 인한 결함

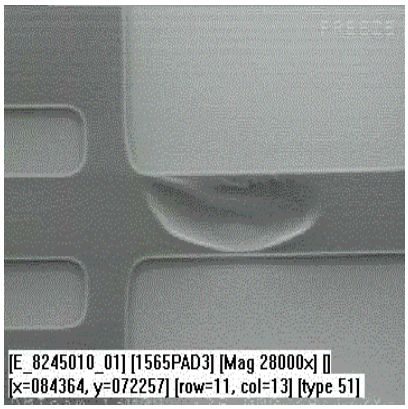
발생을 억제시키는 측면 차폐된 LOCOS (local oxidation of silicon) 방법등이 새로운 소자 분리 방법으로 등장하게 되는데, 이중 대표적인 산화막 CMP 공정인 STI CMP 공정은 0.25um이하 세대의 소자 분리 구조로서 이용되고 있다. STI 소자 분리 공정은 LOCOS 방식에서와 같은 패드 산화막과 질화막을 이용하여 활성영역 패턴을 형성시킨 후 약 3000 Å - 5000 Å 정도의 깊이로 얇은 트렌치를 형성한다. 얇은 트렌치 형성 후에는 식각에 의한 손상을 제거하기 위하여 약 200 Å 정도의 얇은 산화막을 트렌치 표면에 성장시키게 된다. 트랜치 내부는 CVD (chemical vapor deposition) 산화막으로 채워진 후 CMP 기술을 이용하여 질화막 아래 일부분까지 평탄화 공정을 수행하고 남아있는 질화막은 고온의 H_3PO_4를 이용하여 제거한다.

그리고 트랜지스터간의 필드 영역에서 기생적 반전영역의 형성으로 인한 비고의적인 채널이 형성되는 것을 피하기 위해 채널 스톱 주입을 수행하여 채널 저지층을 형성시키고 패드 산화막을 제거하게 된다. 이 구조는 종래의 LOCOS 구조에서 문제였던 임계 크기 변환 차이나 평탄성이 우수하고 동시에 확산층 용량 삭감과 분리 크기 미세화를 양립할 수 있는 이상적인 구조로 평가 받고 있다.

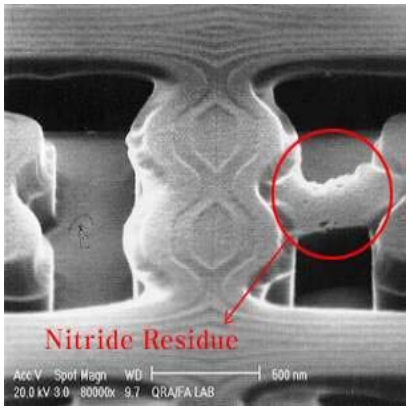
그러나 최근에는 CMP가 넓은 지역을 평탄화하는데 우수한 특성을 보이나, CMP에서 디싱 (dising), 질화막 위에 산화막이 남는 것과 CMP 공정 후 세정 공정등의 문제점을 수반하고 있으며, CMP 공정으로 연마할 때 정확한 연마 정지점을 찾아야하는 문제점으로 현재 공정 기술로는 매우 불안하게 진행되고 있다. 이를 해결하고자 연마 정지점을 실시간 (in-situ)으로 찾아내는 EPD (end point detection) 시스템을 개발하여 적용코자 하나 STI 구조에서 CMP 연마시 각 박막의 연마 제거율이 상호 다르기 때문에 소자에 큰 영향을 주었다.

이를 해결하고자 각 박막간은 적절한 연마 제거율을 갖도록 CMP 공정용 연마제를 개발하는데 역점을 두고 있는 실정이다. 또 하나의 해결책으로 CMP 공정 전에 reverse moat 공정을 추가하여 이를 극복하고자 하였다. 그러나 이 reverse moat이 추가됨으로써 효율적인 생산성을 확보가 문제가 됐을 뿐만 아니라 결함이 심각하게 대두되었다. STI CMP 공정의 가장 큰 문제점

은 각종 결함을 줄이는 것이다. 이 대표적인 결함은 산화막 찢겨짐, 활성역의 손상, 질화막 잔류, 다량의 미세 입자등이 있다. 그림 2.5은 이러한 대표적인 결함의 SEM 사진을 나타낸 것이다. 이를 해결하기 위해서는 in-situ 연마정지 시스템을 적용할 수 있는 공정 구조를 확보하는데 급선무라 할 수 있다. 이를 실현하기 위하여 STI reverse moat 패턴 구조를 변경하여야 하고 산화막 하부층과의 연마 선택비가 우수한 연마 슬러리 개발이 필수적이다.



(a)



(b)

(c)

Fig. 2.5. Defect of STI CMP process. (a) Torn oxide defect, (b) Nitride residue, (c) Field region demage.

2. 금속 CMP[26]

금속 CMP는 각각 소자와 금속 배선과의 C/T (contact) W CMP, 금속간의 plug를 CMP하는 Via W CMP, 그리고 배선 재료의 평탄화 공정인 알루미늄 (Al), 구리 (Cu) CMP 공정으로 나눌 수 있으며, 이러한 금속 CMP 공정은 카우프만 (Kaufman)의 금속 CMP 메카니즘에 의해 설명될 수 있다.

그림 2.6은 카우프만에 의해 제안된 금속 CMP 메카니즘을 개략적으로 나타낸 것으로, 그림 2.6 (a)은 슬러리 내의 함유된 산화제에 의해 형성된 부동태 (passivation) 층의 형성 및 연마되는 메카니즘을 보인 것이다. 카우프만의 제안에 따르면, 먼저 1 단계로 금속 막의 낮은 지역과 높은 지역 모두에 슬러리 내의 함유된 산화제로 인해 부동태 층이 형성되고, 2 단계로 높은 지역에서 형성된 부동태 층은 금속 막보다 강도가 낮기 때문에 연마 패드와 연마 입자에 의해 기계적인 연마가 일어나지만, 낮은 지역에서 형성된 부동태 층은 연마 패드와 직접적으로 접촉하기 않기 때문에 기계적인 연마가 일어나지 않는다.

그 후, 기계적인 연마가 진행된 높은 지역은 다시 슬러리의 산화제에 의해 부동태 층이 형성되지만, 낮은 지역에서는 연마 패드와 연마 입자로부터 직접적으로 접촉하지 않는 한 이미 형성되어 있는 부동태 층이 계속 남아 있다. 마지막 3 단계로, 이러한 1 단계와 2 단계의 계속적인 반복 공정으로 인해 금속 막의 표면의 광역 평탄화가 이루어진다. 그림 2.6 (b)는 슬러리 연마 입자에 의한 CMP 메카니즘을 개략적으로 나타낸 것으로, 슬러리의 산화제에 의해 형성된 부동태 층이 연마 패드와 금속 막 사이의 알루미나 연마 입자에 의해 기계적인 연마가 이루어져 광역 평탄화가 이루어짐을 제안하는 모델이다.

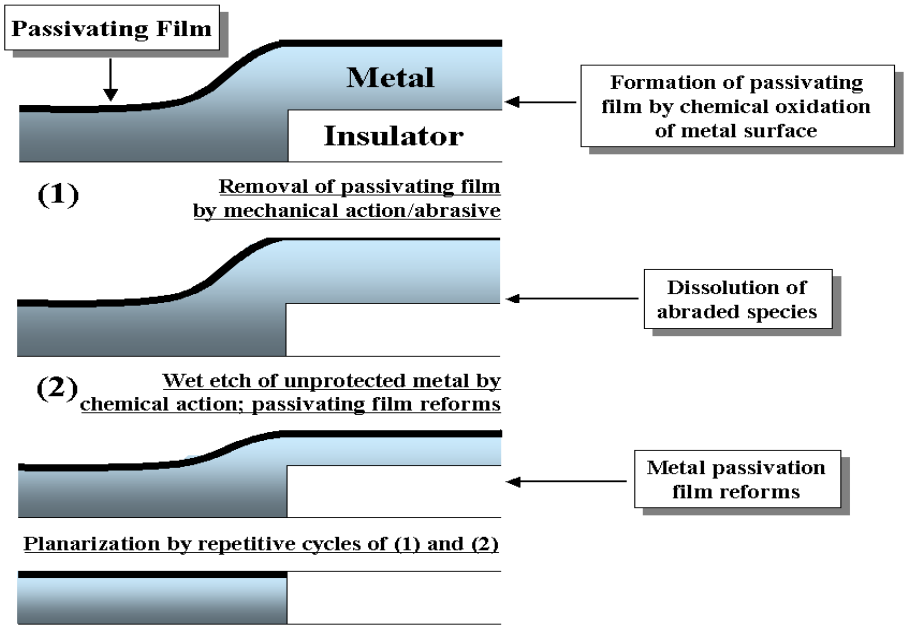
또한, 금속 CMP에 있어서 슬러리의 산화제에 의해 금속 표면에 부동태가 형성되며, 연마되지 않은 금속면 의 부식이 진행되는 것을 방지할 필요가 있지만 동시에 연마 면에서의 연마 입자에 의한 스크래치의 발생을 억제하고 금속 면이 평탄화 될 수 있게 연마 면에서 상당히 느리게 부식이 일어나게 해야 하며 이렇게 함으로써 양호한 특성을 얻을 수 있다. 금속 CMP중에 대

표적인 텅스텐 CMP의 상관관계에 대한 일반적인 반응식은 아래 식과 같다.

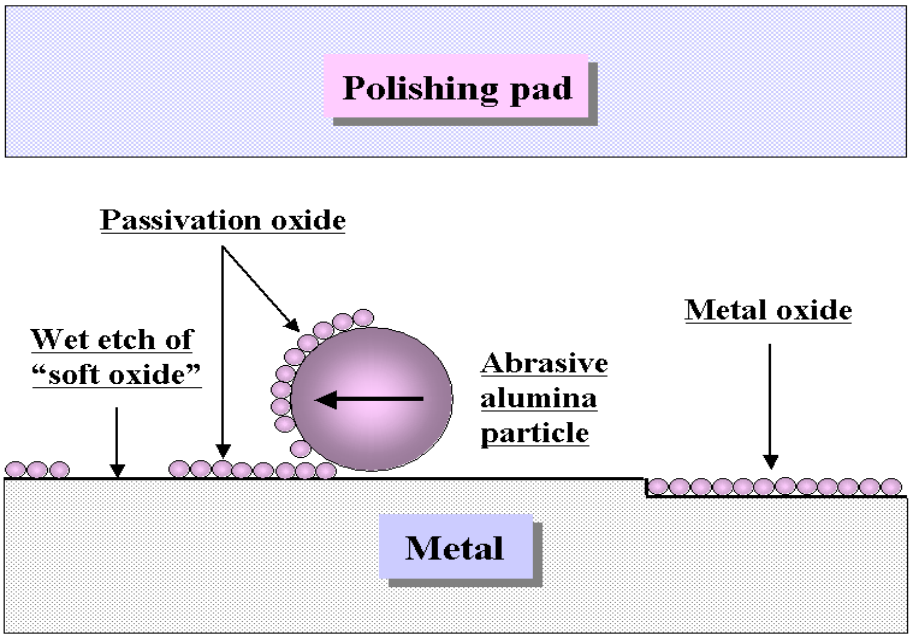
$$W + 3H_2O_2 \rightarrow WO_3 + 3H_2O$$

$$WO_3 + 2KOH \rightarrow K_2WO_4 + H_2O$$

슬러리에 의해 이루어지는 반응은 모두 웨이퍼에 증착된 금속 막의 전기화학적 특성에 의해 좌우되는데, Pourbaix diagram으로부터 표면 막에 대하여 열역학적인 예측이 가능하여 이를 바탕으로 적절한 슬러리를 선택할 수 있다. 텅스텐의 경우 산성 용액에서는 보호막이 형성되고 염기 용액에서는 부식 작용이 일어난다. 이를 바탕으로 산성 용액의 슬러리를 선택하여 CMP 공정을 수행하게 된다. 구리나 알루미늄과 같은 금속도 마찬가지의 개념으로 슬러리를 선택할 수 있는데, 구리의 경우 알루미늄이나 텅스텐과는 달리 비교적 염기성 (pH 7 ~ 13)에서 보호막이 형성되며, 비교적 산성 (< pH 7)과 높은 알칼리 용액 (> pH 13)에서 부식이 일어난다. 하지만, 강력한 산화제나 complex agent에 의해 Pourbaix diagram이 변화하기도 한다.



(a)



(b)

Fig. 2.6. Schematic of metal CMP mechanisms[36].

E. Cu의 필요성

최근 반도체 소자의 개발추세는 가장 작은 크기에 방대한 양의 데이터를 가장 빨리 처리할 수 있는 반도체를 만드는 것이다. 그러나 이러한 수요자에 대하여 만족을 시키지 위해서는 여러 가지 문제점에 봉착하게 되었다. 그중에 하나가 소자의 미세와 및 고집적화의 결과로 소자 배선 단면을 감소를 초래하여 배선의 저항을 상승시키고 배선간의 간격을 좁힘으로써 배선 전기용량의 증가하게 되었다.

따라서 그림과 같이 RC delay time의 중요성이 매우 크게 되었다. 이러한 RC delay time을 감소시키기 위해서 는 배선재료와 층간 절연막을 바꾸어야 된다는 근본적인 문제나타 났다. 현재 많이 사용되는 방법이 층간절연막인 저유전물질에 대한 연구가 활발하였으며 또한 많이 사용되어지고 있었다. 또한 배선재료의 문제점으로 현재 배선물질에 많이 사용되고 있는 것이 알루미

늄이라고 할 수 있다. 알루미늄은 저항이 비교적 낮고 SiO_2의 층간절연막과의 접착력이 좋은 장점이 있으나 600℃ 정도로 용융 온도가 낮아 고온 공정에서 hillock이 쉽게 생기며 electro migration이나 stress migration에 취약하여 배선에 대한 전류 밀도가 높아 질 경우 안전성이 떨어지는 문제점이 있다. 이러한 문제점을 해결해 줄 수 있는 배선의 물질로 구리에 대하여 관심이 집중되고 있다.

Table 1. Resistivity of Material

Material	Resistivity
Silver (Ag)	1.62×10^{-8}
Copper (Cu)	1.72×10^{-8}
Aluminum (Al)	2.75×10^{-8}
Iron (Fe)	9.8×10^{-8}
Tin (Sn)	11.4×10^{-8}

구리는 알루미늄에 비하여 60% 정도로 전기저항 (1.7μΩcm)이 낮고 용융 점온도가 1050℃ 정도로 비교적 높아 electro migration이나 stress migration에 대한 저항성이 크다는 장점을 가지고 있어 많은 주목을 가지고 있다.

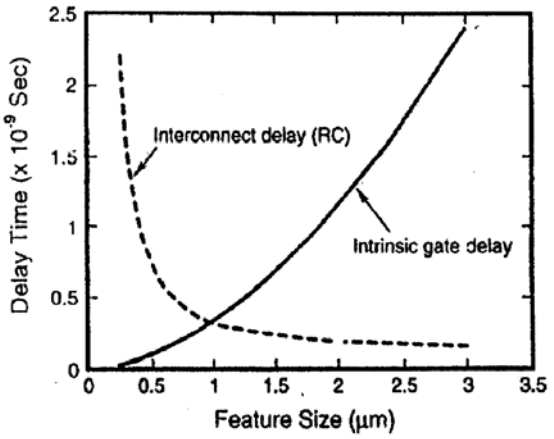


Fig. 2.7 RC delay time as a function of feature size.

그러나 구리는 알루미늄과는 달리 휘발성 화합물을 형성하지 않아 건식 식각이 되지 않기 때문에 알루미늄에 사용되었던 배선공정으로는 구리 패턴을 형성 할 수가 없다. 이를 위하여 damascene 공정이 개발되어 미세 패턴을 형성 할 수 있어 금속배선공정에 사용되어지고 있다.

F. Low-k Material

1. 유전체(Dielectric Material)

유리, 종이, 플라스틱 같은 일종의 부도체 물질이 축전기의 두 판 사이에 놓여 졌을 때 전기 용량은 증가한다. 이 효과를 처음으로 주목한 페러데이는 이런 물질을 유전체(Dielectic Materal)라고 하였다.

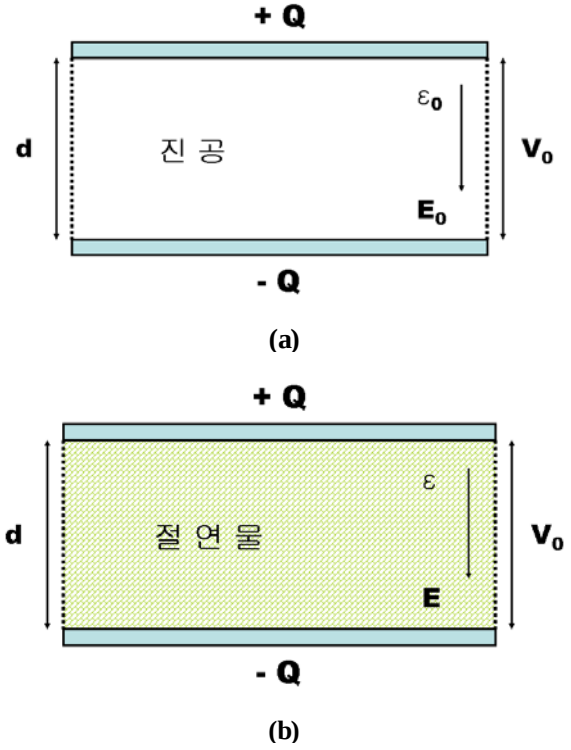


Fig. 2.8 (a) Condenser of vacuum, (b) Condenser of an insulating material

그림 2.8 (a)에서 축전기의 판에 전하 +Q 와 두 판 사이의 퍼텐셜 차이 V_0 (전위차)를 갖는 축전지를 나타낸다. E_0는 두 판사이가 진공일때의 전기장의 세기이다. (σ : 전하밀도, ε : 진공에서의 유전율)

k 값과 전기용량 (Capacitor)이 비례관계가 성립함을 알 수 있으며 적절한 유전상수를 가진 물질을 축전판 사이에 삽입하면 정전용량을 k에 따라 조절할 수 있음을 의미한다. 즉 k 값이 큰 물질을 축전판 사이에 삽입하면 전기용량이 커지고, k 값이 작은 물질을 삽입하면 전기 용량이 작아지게 된다. 진공에서 k 값은 1로 보면 된다. 소자의 직접도가 증가함에 따라 transistor의 gate size가 감소하게 되고 transistor switching time 도 점점 빨라지는 추세이다.

이러한 문제점으로 k의 개선은 C의 개선은 k값이 작은 물질을 사용하는 것으로 low-k material의 연구가 진행되고 있다.

2. 초저유전막의 필요성

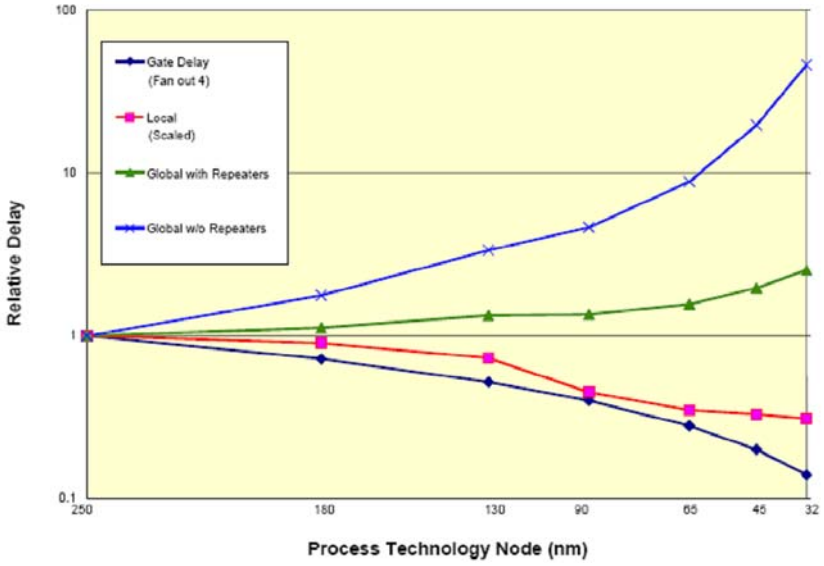


Fig. 2.9 Delay for metal 1 and global wiring versus feature size.

RC 지연효과가 크게 나타나게 되어 total signal delay time이 증가하는 문제에 따라 그림 2.9에서 보는 거와 같이 실제로 기존의 배선물질인 실리콘 산화막 (SiO_2)을 이용하여 130 nm 이하의 반도체 소자를 제조 할 경우, 상대적으로 높은 알루미늄의 비저항과 실리콘 산화막의 높은 유전율 (Dielectric Constant, k = 4.0)로 인하여 RC delay가 급격히 증가하게 되며 따라서 데이터 처리속도가 감소하게 된다. 그러므로 비메모리 소자의 고집적화 고속화를 위해서는 RC delay를 최소화하는 것이 가장 중요하며 이를 위해서는 저항이 작은 도체의 개발과 낮은 유전율을 갖는 층간 절연물이 절실히 요구된다.

Table 2. International Technology Roadmap for Semiconductors

Year of Production	Near-term years							Long-term years				
	2007	2008	2009	2010	2011	2012	2013	2014	2015	2016	2017	2018
Technology Node	65		50			36			25			18
DRAM 1/2 Pitch (nm)	65	57	50	45	40	36	32	28	25	22	20	18
MPU 1/2 Pitch	68	59	52	45	40	36	32	28	25	22	20	18
ILD effectric dielectric constant	2.7~3.0	2.7~3.0	2.5~2.8	2.5~2.8	2.5~2.8	2.1~2.4	2.1~2.4	2.1~2.4	1.9~2.2	1.9~2.2	1.9~2.2	1.9~2.2
ILD bulk l dielectric constant	<2.4	<2.4	<2.2	<2.2	<2.2	<2.0	<2.0	<2.0	<1.8	<1.8	<1.8	<1.8

또한 현재 사용·개발 중에 있는 화학기상증착 (Chemical Vapor Deposition, CVD) 방법을 이용한 organosilicate glass (OSG, 유기실리케이트) 계열의 층간 절연물질은 구성원소 (Si, C, O, H) 및 증착조건에 따라 유전율을 최소 2.5까지 낮출 수 있는 것으로 보고되고 있다. 그러나 Table 2에서 알 수 있듯이 2005년도에 발표된 ITRS (International Technology Roadmap for Semiconductors)에서 제시한 반도체 층간절연물질의 개발 로드맵을 살펴보면, 현재상용화 되어 있는 65 nm급 반도체 소자에서 최소 선폭이 50 nm로 감소할 경우, 금속

배선의 층수와 길이의 증가에 따른 RC delay의 급격한 증가로 2.2 이하의 유전율을 갖는 초저유전물질이 사용될 것으로 예상되고 있다.

Table 3. Low-k Materials

	Spin-on (k)	CVD (k)
Organics	- Fluorinated Polyimide (2.3~2.9) - PAE (2.6~2.8) - Polyimide nanofoam (2.2~2.8) - DVS-BCB (2.65) - PFCB (2.24)	- SilK (2.3~2.65) - AF4 (2.3~2.5) - Polynaphthalene F (2.2) - Polynaphthalene N (2.4) -Teflon-AF (1.9)
Inorganics	- HSSQ (2.9) - MSSQ (2.7) - Xerogel, aerogel (1.3~2.1)	- FSQ (3.4~3.6) - SiO_2 (4.0) - Black Diamond (2.5~3.0)
Hybrid	- Nanoporous silica (1.8~2.3) - Porous organosilicate (1.7~2.6)	

저유전 재료는 크게 세 가지로 나눌 수 있다. 무기계와 유기계 그리고 유·무기 혼성체 (hybrid) 로 나눌 수 있고 공정별로는 두 가지로 나눌 수 있다. 용액을 스핀 코팅하여 박막을 얻을 수 있는 spin-on형 물질과 CVD 방법으로 박막을 형성하는 분류할 수 있다. 현재 까지 알려진 바에 의하면 65 nm급 반도체 공정기술을 실제 공정에 적용하고 있는 상태이며 이때 사용되는 층간 절연물질은 CVD 방식의 저유전물질 이다. 한편 50 nm 이하의 초저유전물질의 경우에는 2.2 이하의 유전율이 요구 되어지기 때문에 기공의 도입이 불가피하다.

그러나 CVD 물질의 경우에는 기공을 도입함에 따라 생성된 기공이 서로 연결된 구조를 갖기 때문에 층간 절연막의 기계적 물성이 급격히 감소하여 현재 까지는 CVD 물질을 단독으로 이용하여 50 nm 이하의 차세대 반도체 공정에 적용하기는 매우 힘들다고 알려져 있다. 한편, spin-on형 저유전물질은

대면적 피막형성이 가능하고 피막생성속도가 빠르며 저렴하고 특히 CVD에서는 불가능한 분자수준의 제어가 가능하기 때문에 층간절연물질로서 오랫동안 연구되어 왔다. 하지만 폐수의 문제, 유기증기로 환경의 오염, 박막내의 유기용매의 잔류, 박막의 취약한 기계적·열적물성 등으로 인하여 반도체에 적용이 힘들다. 그러나 최근에는 CVD 저유전물질에 버금가는 우수한 기계적 물성과 낮은 열팽창계수를 갖는 새로운 spin-on형 물질 등이 개발되고 있으며 또한 나노템플레이팅 기술을 이용할 경우 절연막의 유전율을 2.0 이하로 낮출 수 있다는 장점 등으로 인하여 50 nm 이하의 차세대 반도체 층간 절연막으로서의 적용가능성이 매우 높다고 할 수 있다.

반도체 기술 로드맵 상의 50 nm 이하 공정에 적합한 유전율 2.2이하의 저유전막을 제조하기 위한 방법으로서, 유전막 내에 유전율이 1.0인 공기를 도입하는 기술이 사용되고 있으며 이때 유전막 내에 생성된 기공의 크기를 나노미터 크기로 매우 작고 균일하게 만듬과 동시에 기공이 서로 연결되지 않는 닫힌 구조를 만들기 위해 노력하고 있다.

그러나 이 기술은 기공을 도입하는 양에 따라 유전율을 조절할 수 있기 때문에 반도체 회사들이 시도하고 있다지만 기존의 비반응형 포라젠을 이용하여 박막내에 나노기공을 구현할 경우 상분리된 포라젠이 구형의 형태를 가지지 못하고 길게 늘어진 형태를 가지게 되어 기공율이 증가함에 따라 이로 인하여 다공성 박막의 기계적 강도가 현저하게 감소하는 문제점이 발생하게 된다.

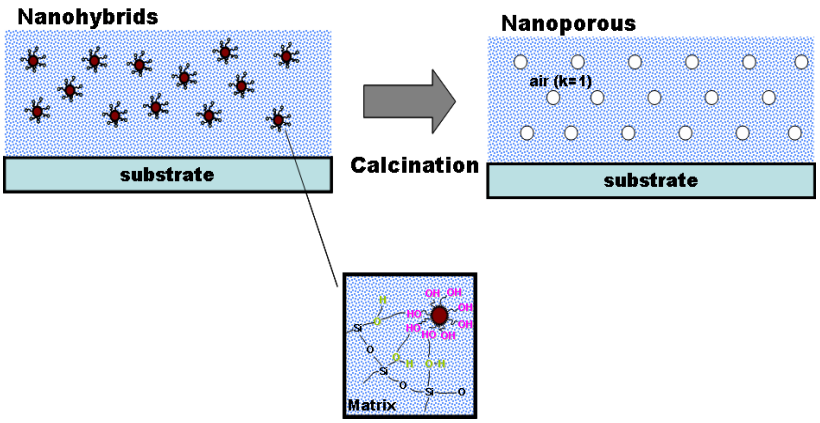
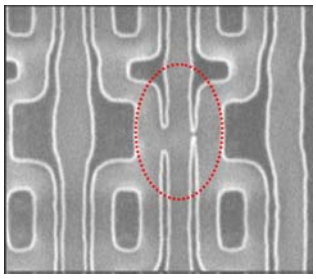


Fig. 2.10 The fabrication of nanoporous ultra-low k films.

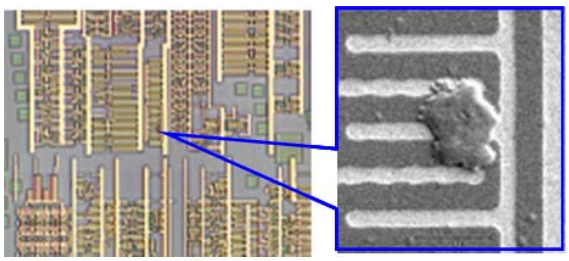
G. ECMP의 배경

ECMP는 기존의 CMP공정에 electro 반응을 첨가하여 기계적 화학적인 작용 동시에 전기화학적인 작용을 일으켜 연마하는 공정이다. 최근 CMP공정은 반도체 공정에서 광범위 하게 사용되어지고 있다. 또한 Cu 공정에서도 이루 어지고 있으며 RC delay를 최소화 하기 위해서는 재료의 Cu의 선택과 함께 low-k 또한 적용되어야 한다.

그러나 현재 사용되어지고 있는 65 nm 이하의 Node 기술을 사용한 Cu 배선의 경우에는 다공성의 low-k 막을 사용한 결과 유전율을 낮추기 위하여 유전율이 1인 기공을 넣어준 결과 강도가 현저하게 낮아 지게 되었고 이는 기존의 Metal CMP에 적용한 결과 다공성의 low-k 막의 손상을 초래 하게 되었다. 또한 연마 공정시 높은 압력으로 인하여 넓은 Cu 배선에서 과잉 Disking과 내부 배전구조세서 Erosion을 유도 하였다. Cu 표면에서는 그림 2.11와 같이 메탈라인 브리징과, 단락을 보여주고 있다.



(a)



(b)

Fig 2.11 Defect of metal CMP process. (a) Short , (b) Torn Metal defect

이러한 문제를 극복하기 위하여 기존의 CMP에 전기적인 요소를 감이하여 낮은 압력에서도 Cu CMP를 할 수 있게 되었다. 또한 ECMP는 연마공정시 낮은 압력으로 인하여 low-k의 손상을 줄여주었으며 또한 슬러리 대신에 전해액을 사용함으로 인하여 슬러리의 구성요소인 연마입자가 없기 때문에 표면 결함이 감소, 마지막으로 고가의 슬러리를 사용하지 않아 소모재 절감의 효과를 보았다.

H. Damascene Law, Erosion and Dishing

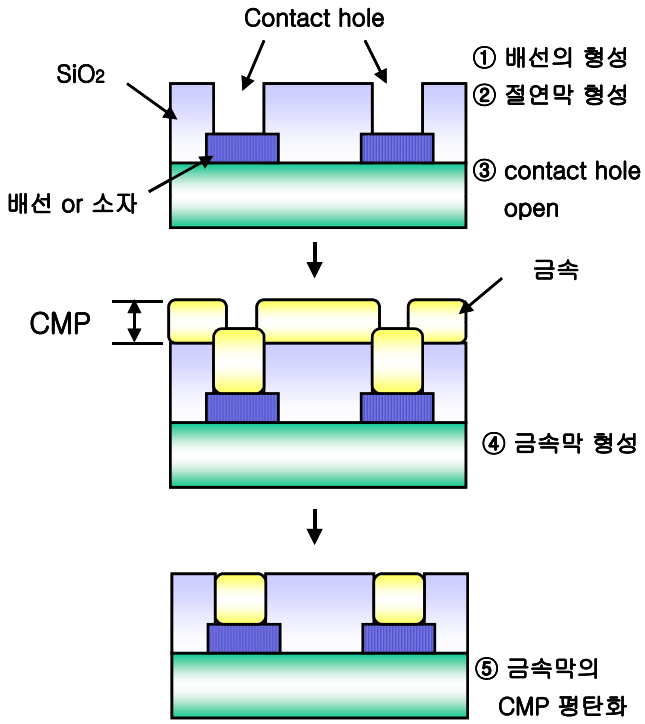
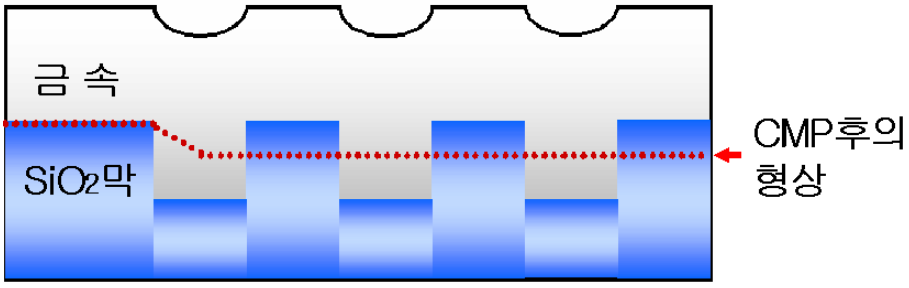


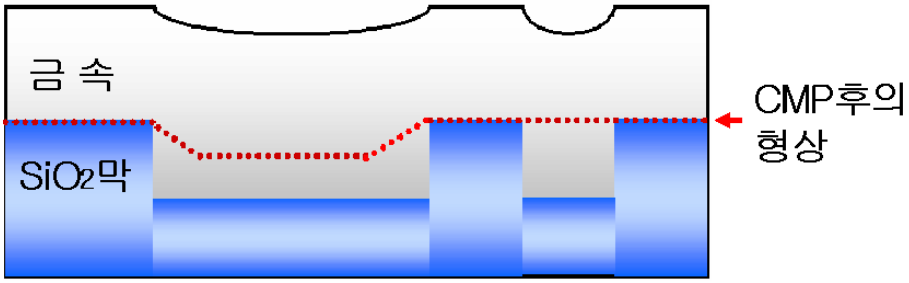
Fig. 2.12 Damascene's Law.

그림 2.12과 같이 절연막에 상층의 배선과 하층의 배선을 연결하기 위해 구멍 (contact hole) 을 형성하여 그 상부에 배선 재료가 되는 금속막의 증착한 후에 홈 이외의 부분의 금속을 CMP에 의해서 제거한다. 이 Damascene 방

법에 의한 경우는 SiO_2의 CMP와 다르고 SiO_2막이 스토퍼가 된다. 그러나, 접촉하는 연마 패드로부터의 압력이 패턴의 철부에서 분산되기 때문에 배선 패턴의 밀도나 크기에 의해서 가공의 진행 형태가 다르다. 즉 어느 정도 절연막이 가공의 스토퍼로서 유효하다고 해도 고밀도의 배선 패턴 부분에서는 가공의 진행은 저지도지 않는다. 그 결과 배선 패턴의 밀도라 치수에 의해서 배선 부의 과도한 가공이 생기는 부분이 발생한다.



(a) erosion



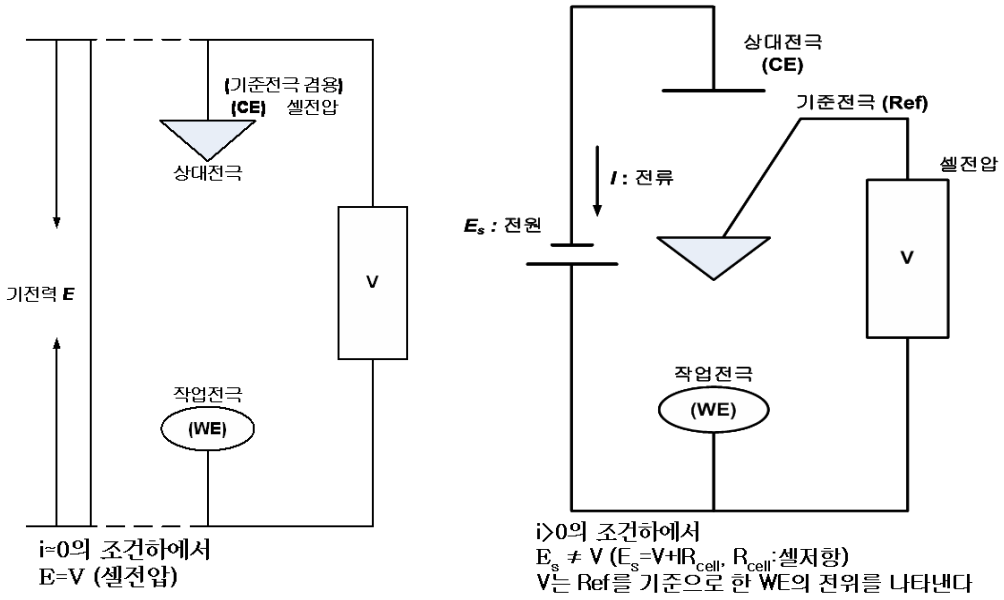
(b) dishing

Fig. 2.13 Schematic diagram of Erosion and dishing.

그림 2.13 처럼 배선 부의 과도한 가공이라도 주로 연마 패드의 탄성과 슬러리의 화학적 효과에 의하여 배선 부의 중앙부가 빠르게 가공이 진행되어 함몰이 생긴다. 이 함몰형으로 가공되는 현상을 디싱이라고 한다.

I. 전기화학 이론

1. 전극과 전위차



(a) 2전극셀 **(b) 3전극셀**

Fig. 2.14 Schematic diagram of cell voltage measure system

전해액내에서 전극 전위를 측정하려면 두 개의 전극을 사용하여 두 점 사이의 전위를 측정하여야 한다. 측정하는 전극을 작업전극 (working electrode)이라 한다. 여기에 다른 또 하나의 전극을 연결해서 전위차를 측정해야 한다. 그림 2.14에 전위차를 측정할 때의 가장 간단한 계를 나타 내었다. 여기에서 셀 전압 V가 기전력E와 같게 되기 위해서는 전류 i≃0 의 조건(평형)이 성립해야 한다. 이를 위해 상대되는 전극은 전위가 안정한 전극을 선택하여 사용하여야 하는데, 이를 셀의 전류를 i≃0 이 되게 하기 위해서 이다. 이 전극을 기전전극(reference electrode)이라 한다. 이렇게 작업전극과 기준전극사이의 실제전류를 거의 무시할 수 있는 평형상태에서 전위차를 측정하여야 한다. 이때 측정한 전위차는 두전극사이의 기전력 (electromotive force)에 해당하며, 이

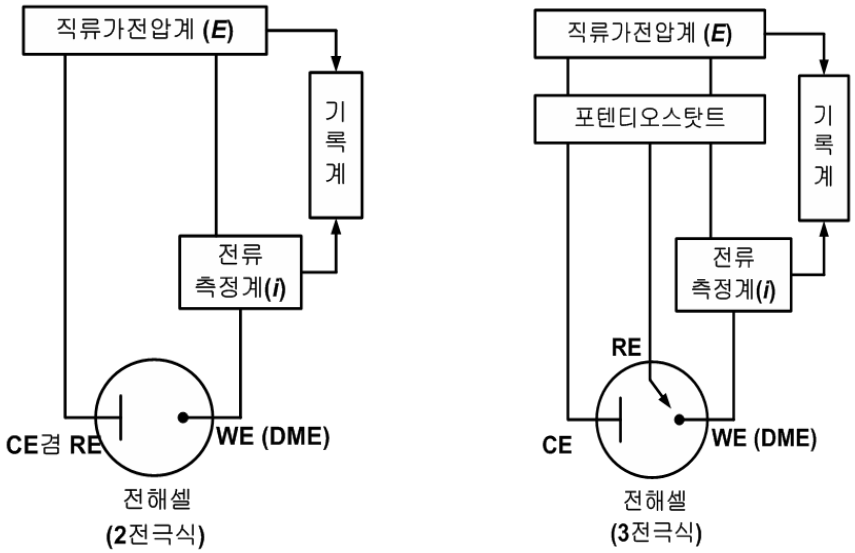
러한 조건 (i≃0) 하에서는 전극 사이의 내부 저항 성분으로 인한 전압 강하는 무시 할 수 있다.

전극사이의 외부전압이 걸리는 경우, 전극 사이에 저항 전위강하(ohmic voltage drop) 가 생겨 기준전극전위가 평형값으로 부터 벗어나게 된다. 이 오차를 피하기 위해 전기화학측정에서는 3전극계 측정을 많이 이용한다.

그림 2.14(b)에 3전극계의 모형도를 나타내었다. 셀전류가 작업전극과 상대전극(counter electrode) 사이에서 흐르고 작업전극과 기준전극사이에서는 거의 흐르지 않는다. 작업전극과 기준전극 사이의 전위차는 전극 반응에 의해 흐르는 전류값에 관계없이 정확하게 측정할 수 있다.

2. 직류폴라로그래피

폴라로그래피(polarography)는 적하수은전극(dropping mercury electrode, DME)을 지시전극으로 사용하여 전류-전위 곡선을 측정하여 해석하는 방법으



(a) **(b)**

Fig. 2.15 A standard two-electrode glass and three-electrode of polarography measure circuit

로서 1922년에 J. Heyrovsky에 의해서 시작된 직류폴라로그래피(DC polarography)가 기초이다. 현재에는 새로운 폴라로그래피가 여러 가지 개발되어, 고감도의 분석법으로서 이용되고 있다.

직류폴라로그래피의 측정회로는 직류가전압계, 전류측정계와 전해계로 되어 있으며, 그림 2.15에서 계략도를 표시했다. 2전극식일 때 전해계는 전해액을 넣은 셀에 DME와 대극 의 2전극을 삽입하여 만든다. 이때 대극 겸 참조전극은 전류가 흐름에도 불구하고 전위가 변하지 않는 "비분극성"의 전극으로 해야 하며 최근에는 대극과 참조전극을 따로 하여 DME, 대극 참조전극의 3극식의 전해셀을 사용하는 것이 보통이다. 전해액은 전극활성 물질(전극에서 산화 또는 환원되는 물질)과 지지 전해질을 포함하고 있다. DME의 전하 간격은 자연 적하의 경우에는 수초이지만 강제적하장치에 의해서 임의로 짧게 할 수 있다.

3. 산화 전극과 환원 전극

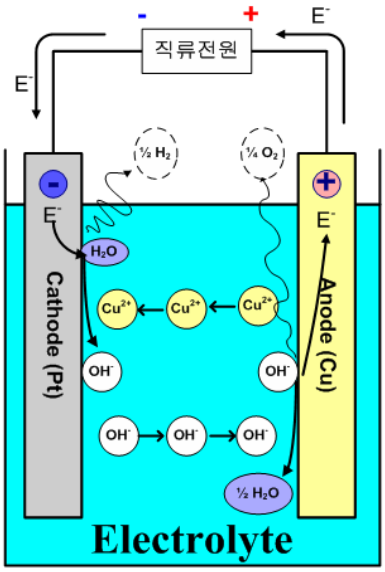


Fig. 2.16 Relationship of Oxidation/Reduction electrode

어떤 물질이 전자를 잃느냐 얻느냐에 따라 산화 (oxidation)와 환원 (reduction)으로 구분하여 전자의 이동 방향을 나타내게 된다. 이러한 산화와 환원반응은 그림에서 와 같이 전기 화학 cell 내부에서 양극과 음극간에 전자를 주고 받으면서 동시에 일어나므로 (redox/reaction)이라 한다. 이때 용액상에서 환원 반응이 일어나는 전극을 환원 전극 (cathode)이라고 하며 도선을 따라 전자가 전극으로 이동하기 때문이고, 산화반응이 일어나는 전극을 산화 전극 (anode)라고 하는데, 이는 전극에서 도선을 따라 외부로 전자가 이동하기 때문이다.

그림 2.16은 Cu산화 환원반응을 나타낸 그림 이다. 그림에서 anode의 Cu 전극에서는 산화 반응은 $R \rightarrow O + ne^-$ 로서 $Cu \rightarrow Cu^{2+} + 2e^-$ 이 이루어진다. $Cu + 2H_2O \rightarrow CuOH \cdot H_2O + H^+ + e^-$ 반응이 나타나며 이 반응은 또한 $CuOH \rightarrow CuO + H^+ + e^-$ 로 반응이 Cu 전극의 표면에서 Passive막인 CuO 반응이 일어나는 것을 알 수 있다[19,20].

3. 기준전극의 종류 및 원리

연구하고자 하는 용액의 조성에 대하여 완전히 감응하지 않는 전극으로 사용되는 전극을 기준전극(reference electrode)이라 한다. 이상적인 기준전극은 가역적이어야 하며 Nernst식에 따라야 한다. 시간에 대하여 일정한 전위를 나타내야 하고, 작은 전류가 흐른 후에는 본래 전위로 돌아와야 한다. 그리고 온도 사이클에 대하여 히스테리시스를 나타내지 않아야 한다. 어떤 기준전극도 이러한 이상적인 조건들에 완전히 일치하지는 않지만 몇 가지 대단히 비스산 것이 있다. 대표적인 기준전극인 표준수소전극 (standard Hydiogen Electrode : SHE), 칼로멜(Hg/Hg_2Cl_2)기준전극, 은-염화은(Ag/AgCl)기준전극이 있다.

a. 수소전극 ($Pt/H_2/H^+$)

수소전극반응이 전극전위의 기준이므로, 이 전극이 전극 전위를 표시 하는

기준으로 널리 이용된다. 실제로는 기체 반응이기 때문에 취급이 어렵지만, 백금흑[Pt(Pt)] 위에 수소기체를 충분히 불어 넣어주면 산성 용액에서의 활동도계수를 1로 볼 수 있다. 표준수소전극을 NHE (normol hydrogen electrode) 또는 SHE (standard hydorogen electrode)로 표시한다. 시료용액 중에서 수소전극 RHE (real hydrogen electrode)를 사용하는 경우의 전위를 NHE의 전위로 환산하는 데는 용액의 pH값을 고려해야 한다. 아래 2.1식을 25℃, P_{H2} = 1 atm의 조건으로 하면,

$$E = E^0 - 0.05916\,pH \tag{2-1}$$

즉

$$E(RHE) = E(NHE) + 0.05916pH[V] \tag{2-2}$$

이 된다.

b. 칼로멜 전극 ($Hg/Hg_2Cl_2/Cl^-$)

금속-난용성염 전극에 KCl 용액을 사용하기 때문에 전위가 음이온 Cl^-의 농도에 의존한다.

$$Hg_2Cl_2 + 2e \rightleftarrows 2Hg + 2Cl^- \tag{2-3}$$

보통은 KCl의 포화용액을 사용하여 Cl-이온농도를 일정하다고 보는 포화칼로멜전극 (saturated calomel electrode : SCE) 을 가장 많이 쓰고 있다.

전위는

$$E = E^0 - (RT/F)\mathrm{Ln}\,a_{Cl^-} \tag{2-4}$$

로 되어 용액의 pH 에는 의존하지 않는다. 그러므로, 25℃에서는

$$E(SCE) = E(NHE) - 0.2444\ [V] \tag{2-5}$$

이 된다. 포화 칼로멜 전극은 온도 변화에 대한 응답이 늦고, 특히 70℃ 부근에서 칼로멜의 분해반응이 일어나기 때문에, 이 이상의 온도에서는 사용할 수 없다.

c. 은 - 염화은 전극(Ag/AgCl/Cl$^-$)

은 - 염화은전극은 전위의 재현성이 좋고 취급이 용이하므로 가장 많이 사용되고 있는 기준전극이다.

$$AgCl + e \rightleftarrows Ag + Cl^- \tag{2-6}$$

2.6식으로부터 알 수 있듯이 이 전극의 전위는 칼로멜전극과 마찬가지고 Cl^- 이온농도에 의존하므로 2.6 식이 성립한다. 용액중의 KCl 농도가 높게 되면 AgCl +Cl- → $AgCl_2^-$로 인해 AgCl 용해되는 경향이 있으므로 용액에 AgCl을 포화 시켜야 한다. 25℃, A_{Cl-} = 1에서는 E^0 = 0.2223 V이지만, KCl 포화용액에서는 0.199V (NHE)이다. 그러므로 KCl이 포화된 전극의 경우, 25℃에서

$$E\ (Ag/AgCl) = E\ (NHE) - 0.196[V] \tag{2-7}$$

이 된다. 은 - 염화은 전극은 칼로멜전극에 비해 온도 사이클에 대한 전위의 히스테리시스가 적고 고온까지 전위가 안정하므로 고온에서도 사용이 가능하다.

4. 패러데이법칙

Cu의 전기·화학적 반응은 두 가지로 나눌 수 있는데, 첫째는 Cu이 가지고 있는 이온을 방출하는 산화 반응이며 둘째는 Cu에서 방출된 이온이 대기중 혹은 전해질에 녹아 있는 산소 및 물의 양이온과 결합하는 환원반응으로 구분된다.

철근의 산화반응은 양극반응이라 고도 하며, 이 반응에서 생성된 전자는 Cu에 남아있고 철근은 양이온 상태로 남게 된다. 환원반응은 음극반응이라고 하며, 이 과정에서 전자를 소모하게 된다.

가) 제 1 법칙 : 전기분해에 의해서 석출되는 물질의 양은 전해액을 통과한 총 전기량에 비례한다.

나) 제 2 법칙 : 전해액을 통과한 총전기량이 같으면, 전기분해에 의해서 석출되는 물질의 양은 그 물질의 화학당량에 비례한다.

$$w = \frac{M}{nF} \rightarrow t = \frac{wnF}{IM} \tag{2-8}$$

여기서, $w = t(\mathrm{sec})$동안 전해질 용액에서 부식되는 중량손실, g

$I =$ 전류, A

$t =$ 전류(A)를 걸어주는 시간

$M =$ 금속의 원자질량

$n =$ 반응중에 쓰이는 전자수

$F =$ 페러데이 상수

다) 전기 화학 당량

전기분해에 의해서 석출되는 물질의 양은 1[C]의 전기량에 의해 분해되는 물질의 양(보통 K로 표시)에 의해 결정되고 이를 비례상수라 한다.

주요 메커니즘은 확산과 대류에 의해 금속이 인가된 전류와 시간에 따라 석

출되는 양이 결정된다는 것이다. 그러나 페러데이 법칙은 전해질용액을 흐르는 전류가 모두 이온에 의해서 운반되는 경우에만 성립하고, 온도, 농도, 전류의 크기, 전해질의 성질, 압력 등에는 무관하고 예외가 없는 법칙이다. 1 F는 96487C으로 알려져 있다.

페러데이의 전기분해 법칙은 “전해질 용액의 전기분해에서 전극에서 방전하는 원소 또는 원자단의 양은 이것을 지나가는 전기량에 비례하며 또한 1g 당량의 원소 또는 원자단이 석출하는데 요하는 전기량은 원소 또는 원자단의 종류에 관계없이 항상 일정하다.” 라는 법칙이다. 다시 말하면 “일정전류(A)를 일정시간(t)동안 철근에 들려주면 원하는 양의 부식을 발생시킬 수 있다.”는 것과 동일한 개념이다. 식 2.8은 페러데이 방정식(Faraday Equation)을 나타낸 것이다.

J. 전기화학 측정법

1. 질량 유동 이론

일반적으로 질량 유동 이론은 전해연마 연구에 있어 일반적으로 가장 적절한 이론으로 여겨지고 있으며, 대다수의 전해연마 연구자들은 그들의 다양한 실험 결과를 통해서 이 이론을 뒷받침하고 있다.

모든 전해연마에 대한 연구 결과에서 전해연마가 되는 경우는 질량 유동(mass transfer)에 의해 반응비가 조절되었을 때만 발생하는데, 질량 유동의 제한 은 금속의 종류와 전해액의 조성 2가지 모두에 지배 받는다. 그림 2.17에서 CD구간은 용융반응으로 발생된 금속이온의 표면 집중현상으로 양극막의 침전을 초래하고 이런 양극막이 필름형태가 되면 과포화는 불가능하다. 그리고 반응 속도는 표면에서 이탈된 금속이온의 발생이 수용자에 의해 복합물이 합성 될 때까지 전극의 표면에 흡수 된 채로 남게 된다.

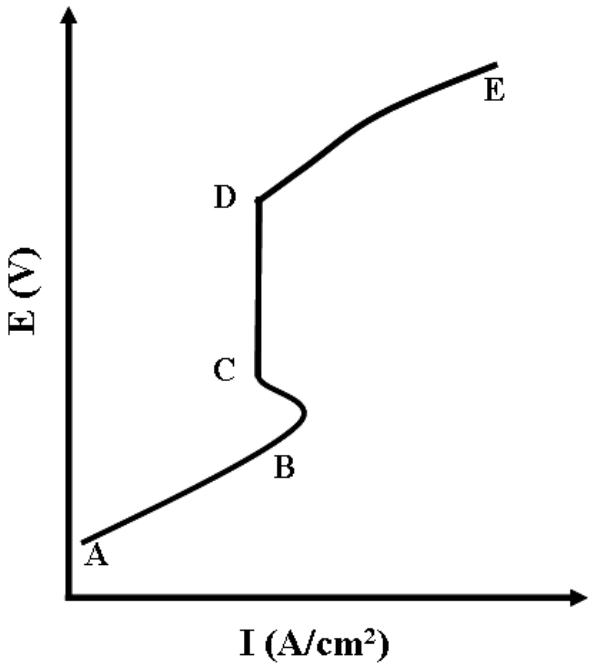
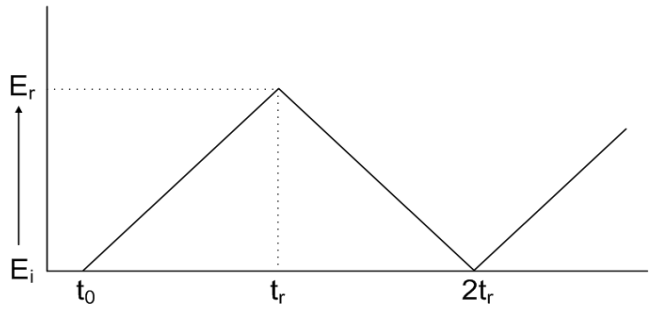


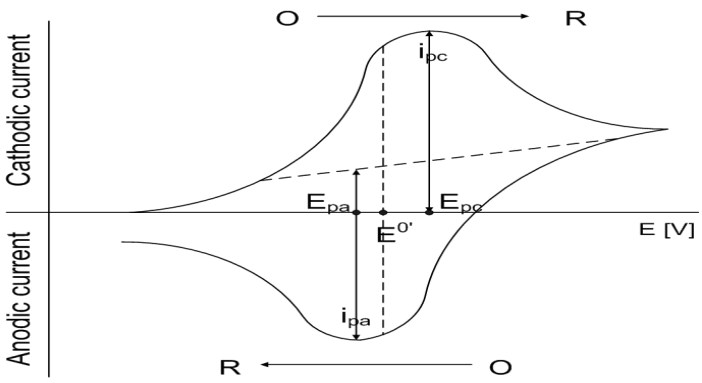
Fig. 2.17 Idealized current vs applied voltage.

2. 순환 전압 전류[27,28]

그림 2.18과 같이 순환 전압 전류법 (cyclic voltammetry, CV)은 전기화학 측정법 중에서 전극 표면 또는 전극 근방에서의 반응을 직접적으로 파악 할 수 있는 방법 중의 하나이다. 그러므로 순환 전압 전류법은 전기화학적으로 활성인 산화 환원 화학종의 전극반응의 초기 진단법으로 유용하며, 다른 전기화학적 측정법과 조합하여 이용하고 있다. 얻어지는 전류 전위 곡선을 순환 전압 전류 곡선이라 부르는데, 이것은 전위 주사 함수로서 산화환원 화학의 정보를 준다. 또한 산화환원 쌍의 형식 산화환원전위, 평형상수, 농도, 전극반응에 관여하는 전자 수, 화학반응 속도상수, 흡작현상, 전자이동반응의 속도론적 파라메타 등도 구할 수 있다[17,18].



(a)



(b)

Fig. 2.18 Example if a cyclic voltammogram for a single oxidation and reduction process.

3. 부식 속도 측정법

a. 무게 감량 측정법 (Weight Loss Method)

무게감량 측정법은 재료의 시편을 전해액에 완전히 침적시켜 실시하여 시편을 전해액속에 담그기 전과 후의 무게 감량을 저울로 측정하여 부식속도를 측정하는 방법이다. 부식 실험에 있어 재연성 있는 결과를 얻기 위해서 여러 인자가 고려해야 한다. 시편의 표면 상태, 크기, 침적방법, 침적 깊이 실험용기의 크기와 형태, 부식액의 부피, 시편과 실험용기와의 접촉유무에 따라 결과가 크게 달라질 수 있으므로 세심한 주의가 필요하다. 침지실험이 끝난 후,

시편을 저울에 측정하기 전에 행하여지는 시편 후처리 또한 중요하며 항상 동일한 방법을 사용하여야 한다.

무게 감량에 의한 계산법 (Calcuation of corrosion Rate By Weight loss)은 다음과 같다.

$$mpy = 534\ W/DAT \tag{2-9}$$

$$um/year = 87600\ W/DAT \tag{2-10}$$

W; weight loss (mg)

D; density of sample (g/cm^2)

A; sample area ($inch^2$)

T; time of exposures, hours

mpy=mil per year=25.4 um/year

실험에 있어 정량적인 측정이 되기 위해서는 단위시간에 대한 단위 침투가 바람직하며, 일부에서는 단위 면적 및 단위시간당 무게 감량을 연구해서 사용하고 있으며, mdd (milligrams per sqyare decimeter per day)로 나타내며, 이수치를 환산하면 1mpy=1.44 (mdd)/specific gravity 이다.

일반적으로 사용되고 있는 metic unit의 사용함에도 불구하고 미국에서는 mpy를 부식속도 측정하는데 가장 널리 이용되고 있다.

b. Weight Loss 두께 측정법

본 측정법은 재료의 시편을 전해액에 침적 시켜 전기화학적 반응 후 전후의 무게감량을 전자저울로 측정하여 Cu의 두께를 측정하는 방법이다. 이 또한 재연성 있는 결과를 위해서는 위에 있는 인자들을 고려하여 실험하여야 한다.

$$D = \frac{W}{AT} \Rightarrow T = \frac{W}{AD} \tag{2-11}$$

W; weight loss (mg)

D; density of sample (g/cm^2)

A; sample area (inch^2)

T; thickness

위의 2-11의식을 Cu에 적용하면 다음과 같다.

$$8.94 = \frac{1.35}{4 \times T} \Rightarrow T = \frac{1.35}{4 \times 8.94} \tag{2-12}$$

여기서 Cu의 밀도는 8.94 [g/cm^3], Cu의 질량 1.35 [g], Cu의 면적은 4 [cm^2]를 나타내고 있으며, 식에 대입하여 Cu의 제거된 두께를 알 수 있다.

c. 전기 저항 측정법

어떤 전도체의 전기 저항은 아래 2.13식으로 표시된다.

$$R = \frac{V}{I} \tag{2-13}$$

여기서 V는 전압, I은 전류를 나타낸다. 전기화학 반응으로 인한 표면에서의 부동태층 형성은 저항 R을 증가 한다. 저항의 측정은 부동태 층의 형성을 확인 할 수도 있다. 또한 전기저항을 이용하여 부식속도도 측정이 가능하다.

$$R = \rho \times \frac{L}{A} \tag{2-14}$$

ρ는 고유저항, L은 전도체의 길이, A는 횡단면적을 나타낸다. 부식으로 인한 단면적 감소에 따른 저항 R의 증가를 측정함으로 부식속도를 결정할 수 있다. 따라서 균일 부식의 속도는 무게 손실에 의한 측정보다는 전기저항의 증가 측정에 의해서 더 정확히 측정되어질 수 있다. 어떤 주어진 시간에 전도체에 대한 부식속도는 저항 대 시간 곡선의 기울기로부터 구할 수 있다.

K. 부동태(Passivity)

1. 부동태의 정의

부동태란 특수한 환경에서 어떤 금속, 합금의 화학반응성이 손실되는 것과 관련된다. 그래서 기전력계열에서는 활성인데도 불구하고 대단히 느린 속도로 부식되는 금속을 부동태금속(passive metal)이라 한다. 부동태란 용어는 내식상태의 Fe를 "부동태 상태"라 한데서 유래했다. 부동태에 관한 두 가지 정의는 다음과 같다.

화학적 부동태 : 기전력계열에서 활성인 금속 또는 그 합금의 전기화학적 거동이 현저하게 불활성인 귀(貴; noble)한 금속의 전기화학적 거동에 접근할 때 그들은 부동태 상태이다. 이에 속하는 부동태 금속으로는 대부분 전이금속이다. 화학적 부동태의 생성원인은 금속 표면에 눈에 보이지 않는 대단히 얇고(10~30Å), 무공성이고 불용성의 보호피막이 생성됨으로써 금속의 전위가 귀방향으로 크게 이동 (0.5~2V)되기 때문에 생성된다.

기계적 부동태 : 금속 또는 합금이 어떤 환경에서 열역학적으로는 부식에 대한 자유에너지 감소가 대단히 크더라도(즉 부식 경향이 크더라도), 실제로 부식속도가 느리면 그들은 부동태 상태이다. 이에 속하는 경우는 황산에서의 Pb, 물에서의 Mg, HCl에서의 Ag등의 부동태 상태로 부식 경향은 대단히 큰데도 불구하고 부식속도는 느리다. 두껍고 다소 기공성이 있는 염의 층(layer)이 생성되어 발생한다.

2. 부동태 금속의 특성

부동태 금속의 특성에는 크게 두 가지로 나눌 수 있다.

(1) 분극곡선특성(부동태 영역) 부동태 현상이 나타나지 않는 일반 금속의 거동은 다음과 같다. 용액의 산화력이 조금 증가하면 금속의 부식속도는 크게 증가한다. 이런 금속에서는 산화력이 증가함에 따라 부식속도는 계속 증가한다. 3개의 영역 즉 활성영역(active region), 부동태영역 (passive region), 부

동태 통과영역(trans-passive region)으로 나누어진다. 여기서 활성영역은 일반 금속의 거동과 동일하다. 즉 용액의 산화력이 조금만 증가해도 부식속도는 급격히 증가한다. 산화제를 더 첨가함으로써 용액의 산화력을 더욱 증가시킬 때 부식속도가 급격히 감소하는 특이한 현상이 나타난다. 이것이 부동태영역의 시작이다.

부동태 영역이 시작된 후 산화제를 더욱 첨가시켜 용액의 산화력을 증가시켜도 부식속도는 거의 변화가 없다. 산화제의 농도가 대단히 높아지면 부식속도는 다시 활성상태로 되돌아간다. 이 영역을 부동태 통과영역이라 한다. 여기서 우리가 주목할 것은 부동태 상태에서는 금속의 부식속도가 대단히 느리다는 것으로 활성상태에서 부동태로 바뀌면 부식속도는 약 104~106정도 감소한다. 또, 부동태 상태는 비교적 불안정하며 따라서 파괴될 수 있다는 것이다. 그래서 부동태는 부식을 줄이는 하나의 방법이지만 대단히 조심해야만 한다.

(2) 부동태이론(부동태피막의 특성) 부동태의 정의란 어렵고 그 현상도 대단히 복잡하다. 부동태화된 금속 표면은 활성상태일 때와 외관상 큰 차이가 없으며, 그 두께도 수십 Å정도이다. 부동태피막은 환경의 부식 작용에 대해서 확산장벽층(diffusion-barrier layer)으로 작용하게 된다. 또한 부동태 금속에서는 양극분극곡선에 특이한 현상이 나타난다. 부동태 현상에 대한 부동태피막의 특성에 관한 2가지 이론이 있다. 첫 번째 이론은 화학적 부동태 또는 기계적 부동태에 의한 부동태피막이 확산장벽층으로서의 역할을 하게 되어 금속을 그 주위 환경과 단절시킴으로써 반응속도를 억제시킨다는 것이다. 이것을 산화물피막 설(oxide film theory)이라고 한다.

두 번째 이론은 소위 흡착설(adsorption theory)로서 화학적 부동태에 의한 부동태 금속이 화학적으로 흡착된 피막이 있다. 기계적 부동태에 의한 피막은 눈으로도 확인할 수 있고 논란의 여지가 없다. 그러나, 화학적 부동태에 의한 부동태 금속의 경우에는 피막이 매우 얇아서 눈으로 확인할 수 없고 특히 스테인리스강이나 Cr 등의 경우에 고출력 전자 회절에 의해서도 탐지하기가 힘들다. 따라서 이 경우에 대해서는 논란의 여지가 많이 있다. 산화물피막이 부동태의 원인이라고 하는 견해는 부동태화된 Fe에서 얇은 산화피막을 분

리해 내어 Fe_2O_3를 확인하게 됨으로써 증명되었다. 그리고 흡착설은 화학적 부동태 금속의 대부분이 전이 금속이라는 사실에서 증명되었다. 전이 금속은 비전이 금속에 비해서 승화열이 매우 높아서 금속 원자들이 그들의 격자점에 남아 있을려는 경향이 크다. 산화물이 생성되기 위해서는 금속 원자가 격자점을 떠나야 하기 때문에 전이 금속의 내식성은 비전이 금속에 비해 훨씬 우수하다. 전이 금속의 표면에 산소가 흡착하는 데에는 에너지가 매우 크며 화학적 결합을 생성 하게 된다.

이러한 피막은 화학적으로 흡착되었다(chemisorbed)고 말하고 에너지가 낮은 피막은 물리적으로 흡착되었다(physically adsorbed)고 한다. 구리, 아연 등 비전이 금속의 경우에는 산화물이 급히 생성되며 금속 표면상의 어떤 화학적 흡착도 쉽게 소멸된다. 전이 금속의 경우에는 화학 흡착된 물질이 더욱 오랫동안 유지된다.

II. 실 험

A. 실험준비

본 실험에서는 99.99%의 순도를 갖는 2 cm × 2 cm의 Cu disk를 시편으로 사용하였다. 시편은 전기화학 및 부식 실험에 앞서 초음파 세척기 (Ultrasonic)를 사용하여 세척하였으며 드라이 건을 사용하여 건조 후 실험 하였다.

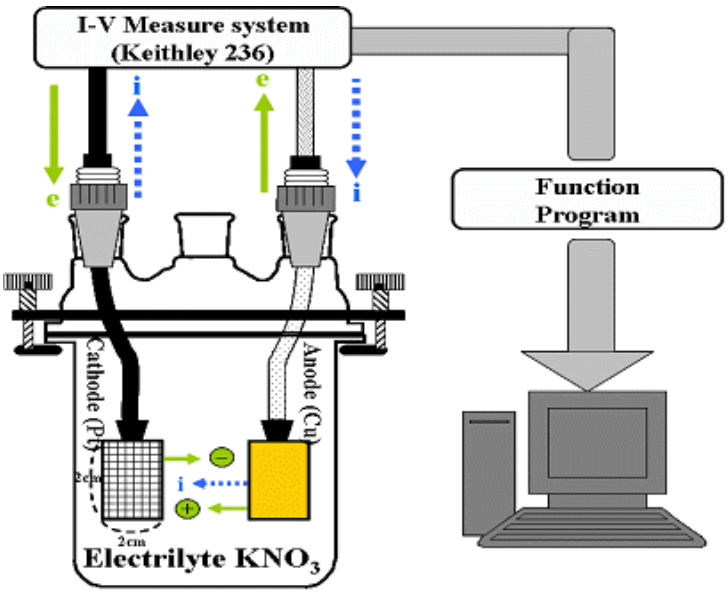


Fig. 2.19 Schematic diagram of the *I-V* measurement system with a two-electrode cell.

전해셀은 그림 2.19에서 보인 바와 같이 2전극 셀을 사용하였으며, 그림에 보인 바와 같이 전기화학적 반응이 일어나는 전해조, DC전원을 인가해주는 Power supply, 컴퓨터와의 인터페이스 부분으로 나눌 수 있다. 작업전극 (working electrode)으로는 Cu disk를 사용하였으며 상대전극 (count electrode)에

는 mesh 형의 Pt를 사용하였으며 악어클립을 계량하여 전극을 고정시키는 구조를 갖는 2전극 셀에 전해액으로는 염기성 (salts)의 KNO_3를 사용하였다. DC 전원은 Keithley 236를 사용하여 전압의 범위를 -2 V ~ 2 V 전압의 변화를 주었다. 전해셀 세트와 컴퓨터의 인터페이스는 Metrics-IV ICS 소프트웨어로 제어되었다.

B. 정성적 실험

정성적 실험은 I-V curve, Tafel curve, CV (cyclic voltammograms) 으로 KNO_3 전해액을 사용한 전기화학적 평가를 하였다. 모든 실험은 상온에서 이루어졌으며 초순수 증류수(DIW)를 사용 하였다.

Fig. 2.20. Stirrer.

실험에 사용된 전해액은 각각 KNO_3 (0.1, 0.5, 1, 5, 10, 20 wt%)의 모두 6가지의 용액으로 분류하여 사용하였다. 각각의 전해액은 DIW를 200ml에 각각의 첨가량을 첨가하였으며, 그림 2.20에서 보인 것과 같이 혼합된 전해액의 노화 (aging) 현상 및 침전을 방지하기 위하여 실험에 들어가기 전에 2분간 충분히 교반시켜 주었다. 또한 실험에 사용된 I-V curve, Tafel curve, CV (cyclic voltammograms) 방법에서의 전압의 범위는 -2 V ~ 2 V를 인가하여주었다. I-V curve와 Tafel curve를 이용하여 전기화학적 반응의 특징인 active, passive, transient, trans-passive 영역의 특징을 확인 하였고 다양한 농도의 전해

액이 Cu 전극에 미치는 영향을 평가하였으며 전기화학적 각각의 영역에 알맞은 전압을 찾아 정량적 실험을 할 수 있었다.

CV (cyclic voltammograms) 방법 또한 전기화학적 매카니즘을 이해하는 방법중에 하나로서 전압을 인가 하여주었을 때의 산화 환원의 반응이 모두 관찰 할 수 있었으며 Cu 표면에서의 Cu^{2+} 이온의 거동에 대하여 알 수 있었다. 가장 중요한 것이 ECMP 적용을 위하여 전기화학적 안전성을 평가 할 수 있다는 장점이 있다.

C. 정량적 분석

ECMP는 전하에 의한 평탄화 공정제어로서 전하에 기초하는 방법은 전자 연마에 의한 등방성제거와는 다르게 평탄화를 제공한다는 특징을 가지고 있다. 정량적인 평가는 적용전압과 질량의 분해는 연관이 있다는 것을 검증하기 위하여 전기 화학적 과정에서 기계적인 연마가 없는 적용전압을 선택하여 30초, 60초, 90초 및 120초 동안 각각 일정하게 공정을 진행하였다. Cu의 두께는 무게 감량(weight loss)법을 이용하였다. 먼저 실험을 시작하기 전의 시편이 만들어진 과정은 앞서 설명한 바와 같다. Cu의 제거량 실험에서 무게 측정은 그림 2.21의 장비를 사용하였으며 실험전의 무게와 실험후의 무게를 동일한 조건에서 측정하였다. 실험이 진행되는 동안 무게 측정 할 때는 동일한 방법으로 건조하였으며 시편의 무게 측정의 오차를 최소화 하였다.

Fig. 2.21. Electronic scale.

D. 표면 품질 검사

표면품질검사를 하기 위하여 전기화학적 실험 무 Cu 표면의 반응 을 검사하기위 하여 SEM, EDS, XRD방법을 이용하여 평가 하였다. SEM은 Cu 표면에서의 전기화학적인 반응으로 인하여 표면의 변화를 관찰 할 수 있었고 EDS는 전하의 전기화학적 반응 후 표면의 성분을 확인 하였다. 마지막으로 XRD를 이용하여 Cu의 결정이 실험 전후의 변화를 분석을 제시 하였다.

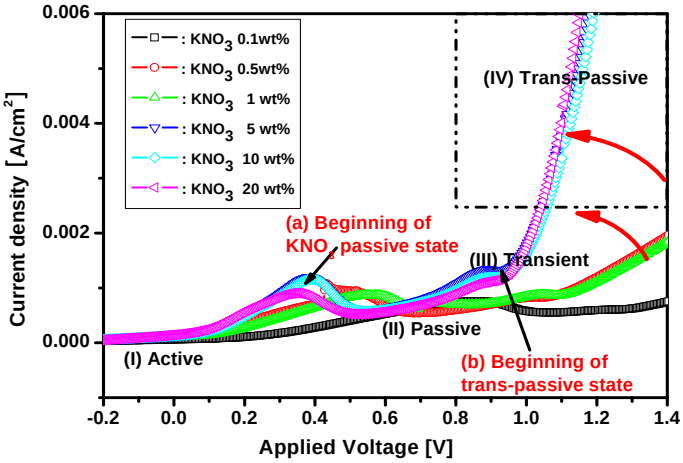
III. 결과 및 고찰

A. 전기화학적 특성고찰

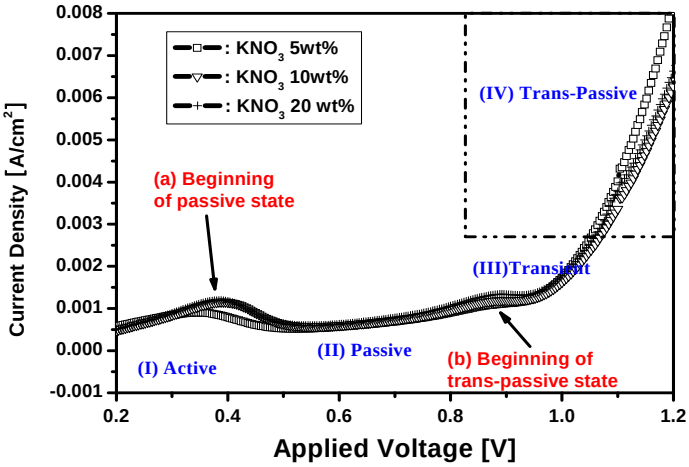
그림 2.22는 full I-V 곡선과 detailed I-V 곡선을 나타내고 있다. (a)와 (b)의 그래프 모두에서 I-V곡선의 전형적인 특징을 나타내고 있으며 active, passive, transient 및 trans-passive 영역으로 나눌 수 있다. active 영역은 인가전압과 전류 밀도의 관계가 선형적인 관계로 활성상태로 불리며 전기화학적 반응의 시작을 나타내고 있다. 또한 passive 영역은 전압이 증가하여도 전류의 변화가 없으며 다른 영역보다 높은 전기저항을 나타내고 있다. 이는 Cu 표면에 부동태막이 형성되었음을 뜻하며, 이막은 주로 금속화합물로 이루어진다. Cu 표면은 EDS를 이용하여 금속화합물로 이루어진다는 것을 확인하였다. 또한 passive 막은 확산장벽층으로 작용을 하고 있으며 CuO, CuO_2 막으로 형성되고 있다. 이 영역은 plateau region이라고도 불리며 ECMP 공정을 진행할 수 있는 구간이기도 하다. transient 상태는 passive 영역에서 trans-passive 영역으로 넘어가는 과도상태이다. 그 이후는 trans-passive 영역이라고 불리며 CuO, CuO_2의 passive 막이 제거되어 Cu 표면이 부식되어 가는 구간에 해당한다.

(a) 그래프의 전압의 범위는 -0.2 V ~ 1.2 V의 전압 범위로서 첨가량을 0.1에서 20wt%로 증가 시키며 실험을 진행하였다. 첨가량에 따른 그래프의 변화가 두드러지게 나타나는 것을 알 수 있었으며 이는 전해액의 첨가량에 따라 I-V 곡선이 많은 연관성이 있다는 것을 보여 주는 것이라고 할 수 있다. 전기화학적인 평가가 전해액의 첨가량에 따라 많은 영향을 받는 것을 알 수 있었으며 transient와 trans-passive 영역은 시작 전위가 빠름을 확인 할 수 있었으며 trans-passive 영역의 전압에 따른 전류의 기울기가 크다는 것은 Cu 표면의 전기화학적인 반응이 빨리 일어나는 것을 의미하고 있다.

(b)의 그림은 첨가량을 5, 10, 20 wt% 첨가 했을 때의 I-V곡선을 자세하게 나타낸 것으로써 첨가량이 낮은 0.1, 0.5, 1wt%의 I-V 곡선보다 매우 안정되었다는 것을 확인할 수 있으며 이러한 영향은 첨가량이 낮을 경우 불순물의 영향으로 I-V곡선에 많은 영향을 주는 것을 나타낸다. 그림 (a)와 (b)를 이용하여 -1.0 V, 0.4 V, 1.3 V의 전압의 평가로 active, passive, trans-passive 영역을 선택하여 정량적 테스트의 반응 메카니즘을 확인하였다.



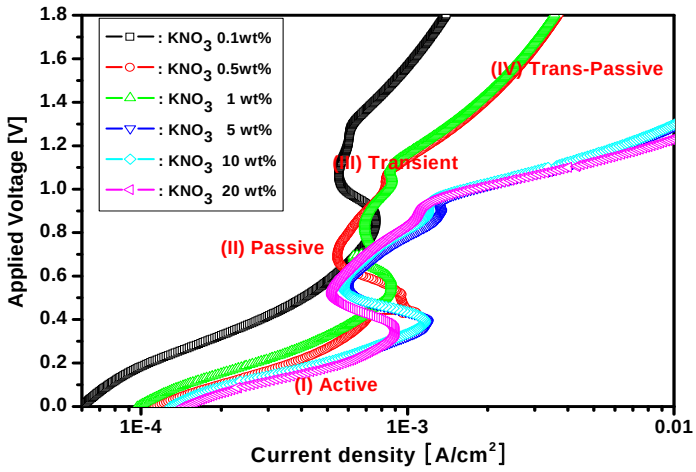
(a)



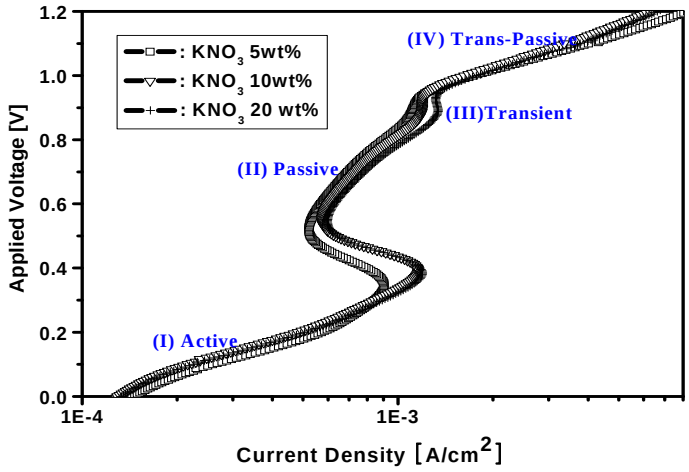
(b)

fig. 2.22 (a) full I-V and (b) detailed I-V curve of a KNO_3 electrolyte with different concentrations : (I) active, (II) passive, (III) transient, and (IV) trans-passive.

그림 2.23의 Tafel 곡선은 I-V 곡선과 매우 유사함을 보여주고 있으며 전해액의 농도가 증가함으로써 trans-passive의 전압은 감소하였고 trans-passive 영역에서 전류의 기울기는 점점 급격해 지고 있다. 이는 첨가량이 곡선과 많은 영향이 있음을 보여주고 있다. 위에서 언급한 전기화학적인 표면반응은 다음과 같이 설명될 수 있다. 전기화학적인 표면반응과 기계적인 연마 사이에 적절한 균형이 최적의 전기화학적인 결과를 얻기 위해 필요하다. 전기화학적인 반응에 의한 금속의 분해율은 전해액내의 오염, 전극표면에 형성된 가스층, 전해액의 정체 및 농도 변화등 기인하여 방해를 받는다. 이러한 것들은 초기 영역에서의 적용전압과 전류 밀도 사이에서 선형적인 연관성이 있다. 그림에서의 (I)는 active 영역이라고 불리며 양극에서 분해반응이 일어나기 전을 말하며 초기의 active 전압은 전기화학적 반응의 시작을 의미한다. KNO_3의 passive 막의 시작은 전압은 0.3 V에서 0.8 V 사이이다. (II)는 passive 영역이며 전압이 증가하여도 전류가 증가하지 않는 형상으로 전압이 증가하여도 이 장벽을 이겨낼 수 없다는 것을 의미한다. (III)는 transient 영역이라고 불리며, Cu 표면에서의 금속화합물로 된 막을 뚫을 만한 충분한 전위로서 전압이 증가한다. 다음으로 (IV) 영역은 trans-passive 영역으로 들어가는 것을 보여주고 있으며 전기화학적 반응이 매우 활발하다. 위의 I-V 곡선과 Tafel 곡선을 평가해본결과 ECMP 적용을 위한 최적화된 변수는 0.5 V에서 1.0 V 사이이다.



(a)

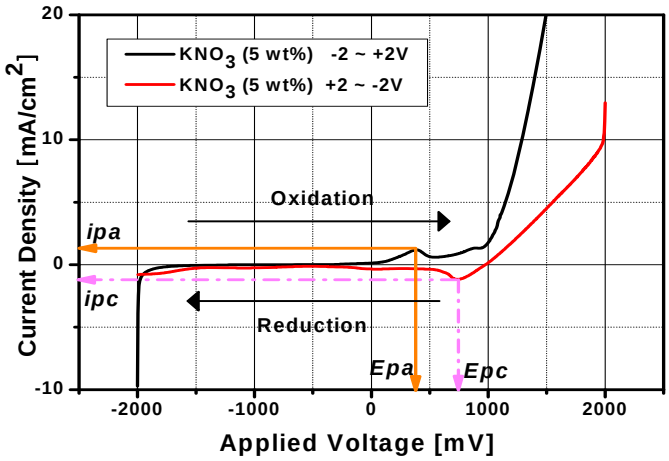


(b)

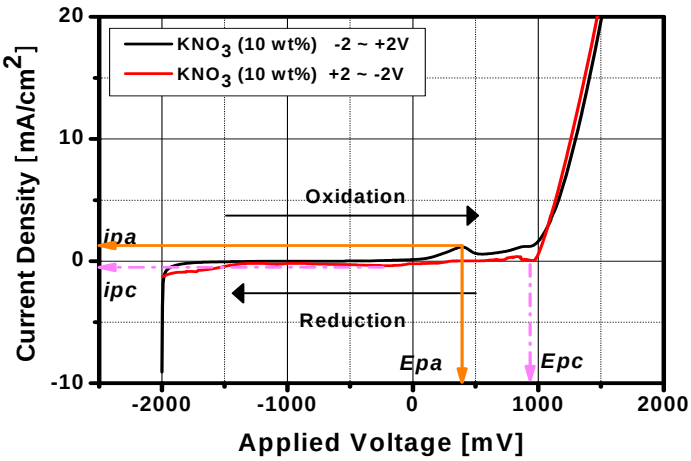
fig. 2.23 (a) full Tafel and (b) detailed Tafel curve of a KNO_3 electrolyte with different concentrations : (I) active, (II) passive, (III) transient, and (IV) trans-passive

그림 2.24는 KNO_3 전해액의 농도 5 wt%, 10 wt%, 20 wt%에 따fms Cu 전극의 CV를 보여주고 있다. CV에 있어서 가장 중요한 점은 ECMP의 적용을 위한 전기 화학적 매카니즘을 이해하는 것이라 할 수 있다. 그러므로 그림에서는 전압의 증가와 감소를 하여 전류를 스캐닝 하였다. 전압을 -2 V에서 2 V로 전류를 스캔하였을 때 전기화학적인 산화 반응 ($R \rightarrow O + ne^-$ $Cu \rightarrow Cu^{2+} + 2e^-$)이 이루어진다.

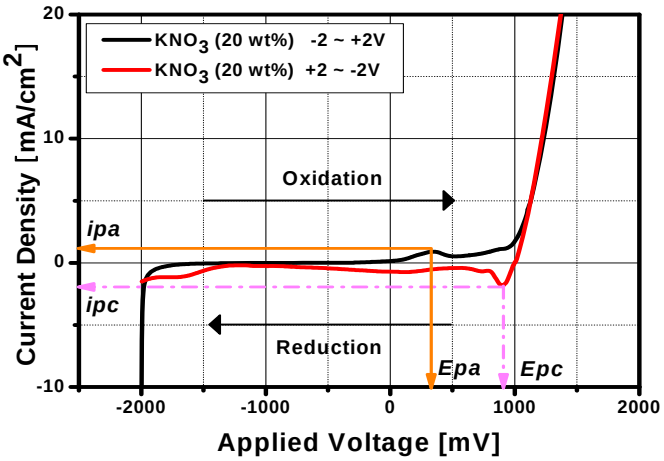
이에 반하여 전압을 2 V에서 -2 V로 스캔하였을 때 전기화학적 반응은 환원 반응 ($R \leftarrow O + ne^-$ $Cu \leftarrow Cu^{2+} + 2e^-$)이 나타난다. 이것은 모든 경우에서 산화 환원 반응을 관찰 할 수 있었으며 Cu 의 표면반응은 전류에 의하여 결정이 되며 전해액의 상태에도 관련이 있다. 이 반응은 Dr. Roy's의 연구에서 Epa는 +전압으로 증가하여 스캔 하였을 때 Cu 의 이온이 양극에서 탈착되는 것을 알 수 있으며 Epc는 -전압으로 감소하여 스캔하면 Cu 이온이 흡착된 것을 알 수 있다. 이 결과는 전기 화학적인 Cu 표면에서 Cu 이온이 탈착됨을 EDS와 XRD로 부터 확인할 수 있었다. 또한 그림은 히스테리시스 곡선과 비슷한 것을 알 수 있었다. 이것은 전기 화학적 안정성이 $R \leftrightarrow O + ne^-$의 산화 환원반응을 유지하는 것을 암시하고 있다. 그러므로 ECMP 적용을 위하여 CV의 평가가 전기화학적 안정성을 이해하는 것이 중요하며, 5 wt%에서 전기화학적으로 불안정한 것을 보여주고 있다.


KNO3 (5 wt%) -2 ~ +2V
KNO3 (5 wt%) +2 ~ -2V
Oxidation
ipa
ipc
Reduction
Epa
Epc
Current Density [mA/cm2]
Applied Voltage [mV]
20
10
0
-10
-2000
-1000
0
1000
2000

(a)


KNO3 (10 wt%) -2 ~ +2V
KNO3 (10 wt%) +2 ~ -2V
Oxidation
ipa
ipc
Reduction
Epa
Epc
Current Density [mA/cm2]
Applied Voltage [mV]
20
10
0
-10
-2000
-1000
0
1000
2000

(b)

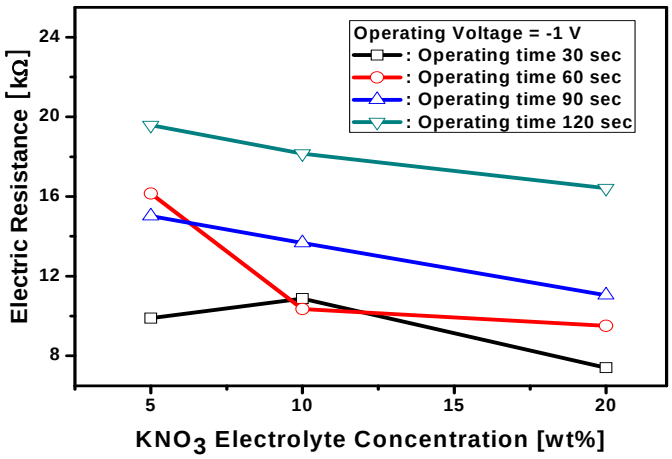


(c)

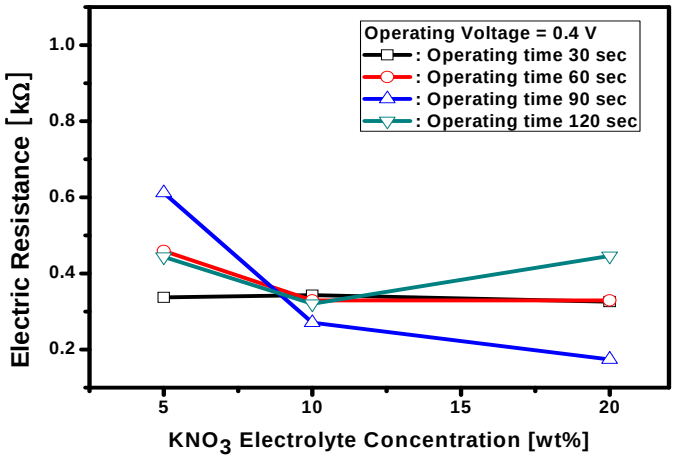
fig. 2.24 Cyclic voltammograms of the Cu electrode ad a function of the KNO_3 electrolyte concentrations: (a) 5 wt%, (b) 10 wt%, and (c) 20 wt%.

B. 전기화학적 정량적 분석

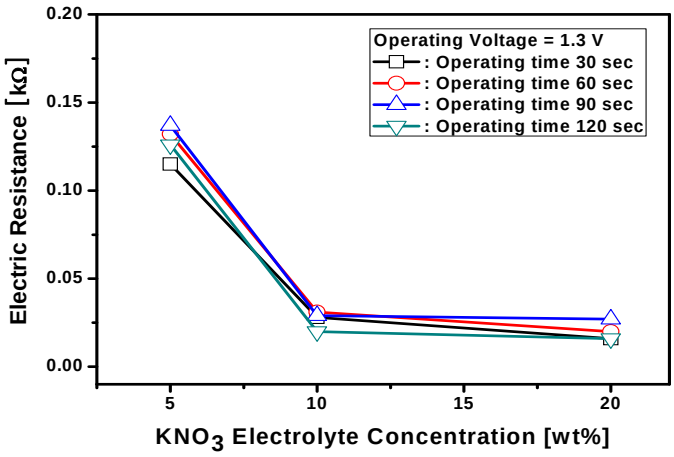
그림 2.25는 KNO_3 농도 변화에 따른 전기저항을 나타낸 그래프이다. (a)는 동작 전압을 -1 V 인가하였을 때 전기저항이 7 ~ 20 kΩ으로 아주 높은 전기저항을 보였다. 이는 Tafel 곡선에서와 같이 active 영역의 초기 전압은 전기화학적 반응의 시작을 의미한다는 것을 나타낸다. 또한 첨가량이 증가함에 따라 전기저항은 감소하는 것을 알 수 있었다. (b)는 0.4 V의 전압을 인가하였을 때 Passive 영역으로 전기저항이 trans-passive 영역보다 상당히 높음을 알 수 있다. 이는 Passive 막이 금속산화물이기 때문이기도 하지만 Passive막이 전하의 이동을 막는 장벽의 역할을 하기 때문이다. 또한 전압이 Passive 영역의 초기전압으로 적용시간에 따라 다소 불안정한 것을 볼 수 있다. (c)는 trans-passive 전압으로 1.3V를 인가한 경우이다. 전기저항이 현저하게 감소함을 알 수 있었으며 또한 매우 안정적인 것을 알 수 있었다. 이는 Cu 표면에서 CuO나 CuO_2 막의 장벽층으로 작용하던 금속산화물이 떨어져 나갔음을 나타내며 Cu 표면에서 $Cu^{2+} + 2e^-$ 이온화가 잘되어 전기저항이 감소한다는 것도 의미한다. 모든 그래프에서 전해액의 첨가량이 증가함에 따라 전기저항이 감소하는 경향을 나타내고 있다.


Operating Voltage = -1 V
: Operating time 30 sec
: Operating time 60 sec
: Operating time 90 sec
: Operating time 120 sec
Electric Resistance [kΩ]
24
20
16
12
8
5
10
15
20
KNO3 Electrolyte Concentration [wt%]

(a)


Operating Voltage = 0.4 V
: Operating time 30 sec
: Operating time 60 sec
: Operating time 90 sec
: Operating time 120 sec
Electric Resistance [kΩ]
1.0
0.8
0.6
0.4
0.2
5
10
15
20
KNO3 Electrolyte Concentration [wt%]

(b)

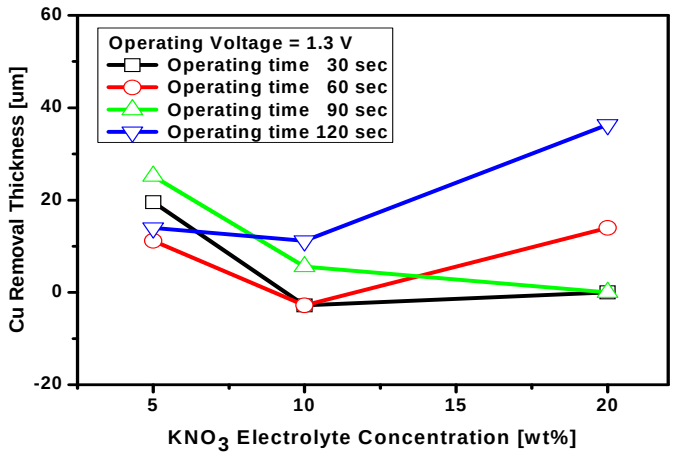


(c)

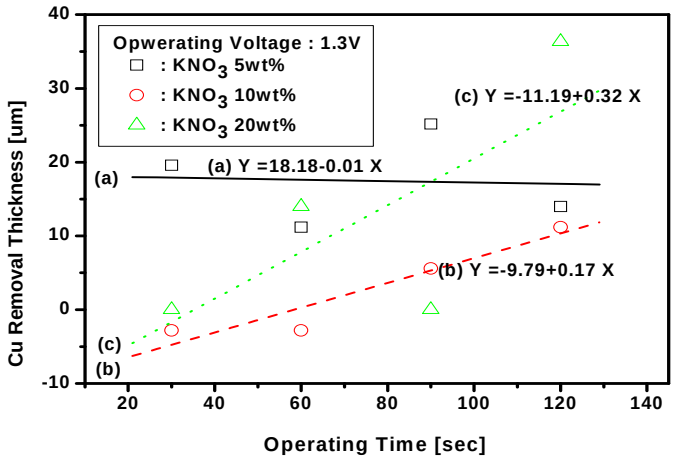
Fig. 2.25. Electric resistance of KNO_3 electrolyte with different concentration and operating time. (a) -1V, (b) 0.4V and (c) 1.3V.

그림 2.26은 Trans-Passive 영역으로서 적용전압이 1.3 V에서 다른 첨가량과 적용시간에 따른 Cu의 제거 두께를 보여 주고 있다. 연마 두께의 계산은 실험에서 언급한 것과 같이 웨이트 로스(weight loss) 방법을 이용하여 전기화학적 반응 전후의 질량을 측정하여 Cu의 연마 제거 두께를 계산하였다. KNO_3 전해액의 첨가량이 5 wt%에서 10 wt%로 증가함에 따라 제거 두께가 감소함을 알 수 있었다. 그러나 전해액의 첨가량이 20 wt%로 증가함에 따라 제거 두께는 다시 증가를 하였다. 높은 제거율을 얻기 위해서는 Trans-Passive 영역인 1.3V 이하를 선택하여야 하며 또한 첨가량은 10 wt% 이상을 선택하여야 한다.

그림 (b)는 KNO_3 전해액의 농도와 활성화된 전압 및 공정시간이 Cu의 제거율에 미치는 영향을 나타내었다. 그림 (b)는 전해액의 농도에 따른 Cu 제거율을 서로 다른 기호를 사용하여 비교한 것이다. 여기서 심볼들은 전해액의 농도에 따른 실험 데이터를 나타낸 것으로 5 wt%는 □, 10 wt%는 ○, 20 wt%는 △으로 나타내었다. 또한 Y=-0.01X+18.18(실선, 5wt%), Y= 0.17X-9.79 (점선, 10wt%), Y= 0.32X-11.19(일점쇄선, 20wt%)의 기울기 방정식을 얻을 수 있었다. 전해액의 농도와 공정시간에 따른 그래프의 기울기의 값은 서로 다르며, 여기서 기울기는 Cu의 평균적인 제거량을 나타낸 것이다. 반면 그림 (b)의 실측 데이터는 인가된 전압에 관하여 Cu의 제거율의 평균을 나타낸 것이다. 첨가량이 10 wt%와 20 wt%에서 전압이 증가함에 따라 제거율이 선형적으로 증가하였다. 이는 인가전압이 더 클수록 더 높은 제거율을 얻는 것을 의미하고 또한 Cu의 제거량은 시간의 의존성을 가지는 것을 의미 하고 있다. 연마율과 동작시간이 선형적 관계를 가지므로 전하는 Cu의 제거량을 정확하게 조절 할 수 있고 연마 정지점을 결정하는데 사용될 수 있다. 반면 5wt%에서는 제거율이 변하지 않았다. 기울기가 flat하다는 것은 Cu의 분해가 공정시간에 의존하지 않는 것을 보여주고 있다. 즉 이 현상은 Cu의 제거와 동시에 Cu^{+}와 Cu^{2+}이온이 Cu의 표면에 재흡착됨을 의미한다.



(a)



(b)

Fig. 2.26 (a) Net Cu removal thickness for various operating time and electrolyte concentrations, (b) Evaluation of the Cu removal rate according to the slopes of the copper removal thickness vs. operating time and electrolyte concentration curves.

C. 표면품질검사

그림 2.27은 EDS 분석을 이용하여 KNO_3 전해액의 농도에 따른 Cu와 산소의 함유량을 비교한 것이다. -1V의 active 상태에서 산소의 비율이 10% 이하인 것을 알 수 있다. 이것은 Cu의 도전율을 증가시키기 위하여 소량의 산소를 함유해주며, 또한 자연산화가 일어난 결과로 추정되어진다. 0.4 V passive 영역에서는 Cu의 함유량이 감소하고 또한 산소의 함유량이 증가하는 것을 알 수 있다. 이는 Cu 표면에서 CuO와 CuO_2의 금속산화물의 흡착으로 인하여 Cu가 감소하고 O의 증가가 이루어진 것이다. Trans-Passive 영역의 1.3V는 Cu의 함유량이 증가하고 O의 함유량이 감소하는 경향을 보이고 있다. 즉 Passive막이 떨어져 나감을 증명하고 있다. 이러한 결과들은 앞에서 말한 전기화학적 반응으로 인한 Cu 표면에서 Cu 이온이 탈착되고 있음을 증명하고 있다. KNO_3 전해액의 Cu disk의 전기화학적 부식의 상세한 메카니즘 연구는 전해액의 첨가량과 여러 가지 적용된 전압으로 전기화학적 공정후에 Cu의 표면을 XRD로 분석하였다.

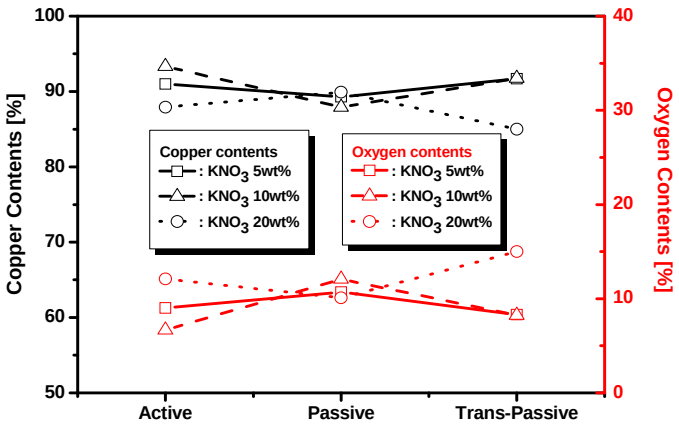
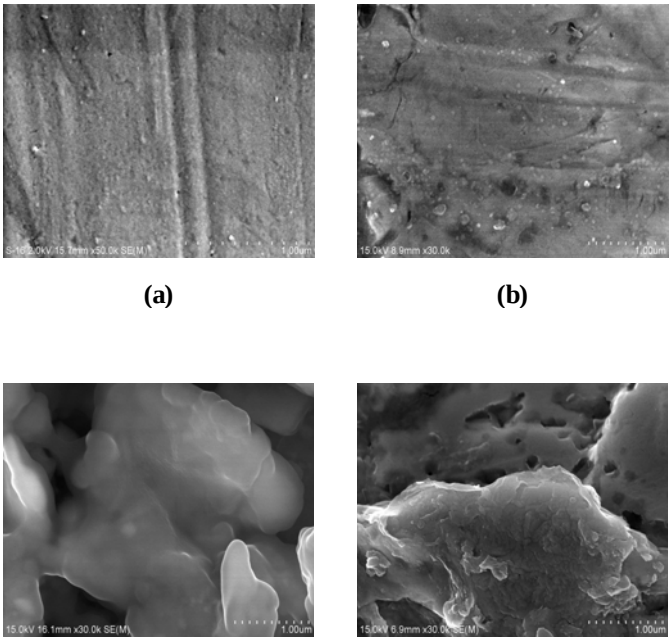


Fig. 2.27 Oxygen and copper contents obtained from metallurgical compositions of Cu in KNO_3 electrolyte by using an EDS analysis.

그림 2.28은 각기 다른 인가전압에서 KNO_3 전해액의 농도가 10 wt% 일 때의 전기화학적 반응으로 SEM을 이용하여 Cu 표면을 관찰한 것으로 인가전압에 따른 표면의 전기화학적 반응을 확인 할 수 있었다. (a)는 전압 바이어스를 가하지 않는 것으로 많은 스크래치를 가지고 있는 것을 알 수 있다. I-V 곡선으로부터 얻어진 전압 active: -1 V, Passive: 0.4 V, Trans-Passive: 1.3 V를 이용하여 Cu 표면의 반응을 알아보았다. (C)의 그림은 Passive 영역에서 Cu의 이온이 탈착되어짐을 관찰할 수 있으며, CuO나 CuO_2의 부동태층이 형성된 것을 확인하였으며 또한 (d)에서의 전압의 영향으로 인하여 전기화학적 반응으로 Cu 표면이 부식되어 비균일적인 표면이 관찰 되었다. 반면에 흰색 반점들은 화학 반응물들과 금속산화물이 재증착된 것으로 보인다.



(a) **(b)**

(c) **(d)**

Fig. 2.28 Comparison of SEM surface photographs before and after a voltage-activated process in 10 wt% KNO_3 electrolyte: (a) no bias, (b) -1 V, (c) 0.4 V, (d) 1.3 V.

KNO_3 전해액의 Cu disk의 전기화학적 부식의 상세한 메카니즘 연구는 전해액의 첨가량과 여러 가지 적용된 전압으로 전기화학적 공정후에 Cu의 표면을 XRD로 분석하였다. 그림 2.29는 Cu disk의 다른 적용전압에 따라서 전압 활성화된 공정의 전과 후의 XRD 형태를 비교하였다. 2θ의 평가는 국제적인 JCPDS의 회적의 데이터를 바탕으로 평가를 확인하였다. 전압처리 전의 최초의 Cu disk의 경우 강한 결정은 Cu(220)의 2θ=75°이 나타났으며 같은 방법으로 3가지 결정 2θ=42°의 Cu(111), 2θ=50°의 Cu(200), 2θ=90°의 Cu(311)을 확인 할 수 있었다. 그러나 그림 7(b)의 0.4V 전압에서는 가장 강한 결정구조인 Cu(220)가 감소하였다. 이것은 0.4V의 active 영역의 전압이 전기화학적으로 Cu 표면을 바꾸었다는 것을 의미한다. 이것은 Cu의 이온인 Cu^{+}와 Cu^{2+}의 탈착이 시작되었다는 것을 의미한다. 반면에 Trans-Passive 영역1.3V에서 Cu(220)의 결정은 증가하였다. 이것은 Cu 이온의 재증착을 의미한다.

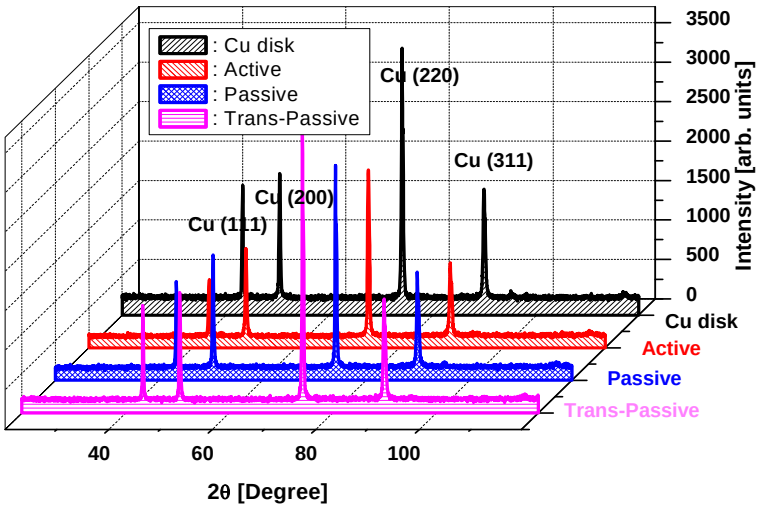


Fig. 2.29 X-ray diffraction pattern as function of operating voltage and time in different KNO_3 electrolytes.

V. 결 론

ECMP 적용을 위한 전기화학적 매카니즘을 LSV와 CV를 이용하여 연구하였다. ECMP적용을 위해서 I-V곡선을 이용하여 전해액의 첨가량에 따라 적용전압과 전류밀도를 결정하였다. 전기화학적 매카니즘인 Passive, Transient, Trans-Passive 영역을 확인 하였고 SEM 표면분석, XRD 형태와 EDS의 결과 웨이트로스 법으로 계산된 Cu의 제거된 두께가 확인하였다.

1. KNO_3전해액의 첨가량에 따른 I-V 곡선과 Tafel 곡선을 평가해 본결과 ECMP 적용을 위한 최적화된 전압의 변수는 0.5 V에서 1.0 V 사이인 것을 알 수 있었다.

2. 첨가량과 적용전압에 따른 Cu의 제거량은 10 wt% 이상을 하였을 때 선형적으로 증가하였다. 이는 적용전압이 높을수록 제어율 또한 높은 제거율을 가짐을 나타내며 Cu 제거량과 시간의 의존성을 가짐을 나타내고 있다. 따라서 정확하고 Cu의 제거량을 조절 할 수 있고 연마 정지점을 결정하는데 사용될 수 있다.

3. Cu 표면에서의 전해액에 따른 표면을 확인 해본결과 EDS를 이용하여 Cu 표면에서의 구성물질을 알 수 있었다. Passive영역에서 Cu의 함유량은 감소하고 O의 함유량이 증가하는 것으로 CuO와 CuO_2의 Passive막이 형성 된 것을 알 수 있었고 SEM을 이용하여 표면에서의 부동태층을 확인하였으며 XRD에서 결정구조의 변화를 확인 0.4V 전압에서는 가장 강한 결정구조인 Cu(220)가 감소하였다. 이것은 0.4V의 active 영역의 전압이 전기화학적으로 Cu 표면을 바꾸었다는 것을 의미한다. 이것은 Cu의 이온인 Cu^{+}와 Cu^{2+}의 탈착이 시작되었다는 것을 의미한다. 반면에 Trans-Passive 영역1.3V에서 Cu(220)의 결정은 증가하였다. 이것은 Cu 이

온의 재증착을 의미한다.

비록 본 논문이 ECMP 공정에 직접 적용하는 기계적 연마를 수행하지 않았기 때문에 본 논문에서 선택된 동작전압이 최적의 범위인지는 검증할 수는 없었다. 그러나 위의 결과들을 이용하여 전압 활성화 프로그램과 전해액의 적당한 조합들이 ECMP 응용에 있어서 Cu 제거율의 정확한 제어를 제공할 수 있는 방법임을 알 수 있었다.

참 고 문 헌

[1] J. M. Steigerwald, S. P. Murarka, R. J. Gutmann, and D. J. Duquette, “Chemical processes in the chemical mechanical polishing of copper.”, *Materials Chemical and Physics*, **41,** 217 (1995).

[2] S. Y. Kim and Y. J. Seo, “Correlation analysis between pattern and non-pattern wafer for characterization of shallow trench isolation-chemical-mechanical polishing (STI-CMP) process.”, *Microelectron Eng.*, **60,** 357 (2002).

[3] Y. J. Seo, W. S. Lee, J. S. Park, and S. Y. Kim, “Motor-Current-Based Real-Time End Point Detection of Shallow-Trench-Isolation Chemical Mechanical Polishing Process Using High-Selectivity Slurry.”, *Jpn. J. Appl. Phys.*, **42,** 6396 (2003).

[4] Y. J. Seo and W. S. Lee, “Application of tungsten slurry for copper-chemical mechanical polishing.”, *Materials Science ans Engineering B*, **118,** 285 (2005).

[5] Y. J. Seo and S. W. Park, “A Study on the Electrochemical and the Chemical Mechanical Polishing Behaviors of W and Ti Film.”, *J. Korean Phys. Soc.*, 50, 643 (2007).

[6] J. Lu, J. E. Garland, C. M. Pettit, S. V. Babu, and D. Roy, “Relative Roles of H_2O_2 and Glycine in CMP of Copper Studied with Impedance Spectroscopy.”, *J. Electrochem. Soc.*, **151,** G717 (2004).

[7] S. Seal, S. C. Kuiry, and B. Heinmen, “Effect of glycine and hydrogen peroxide on chemical–mechanical planarization of copper.”, *Thin Solid Films*, **423,** 243 (2003).

[8] S. Aksu and F. Doyle, “The Role of Glycine in the Chemical Mechanical Planarization of Copper.”, *J. Electrochem. Soc.*, **149,** G352 (2002).

[9] P. C. Goonetilleke and D. Roy, “Electrochemical–mechanical planarization of copper: Effects of chemical additives on voltage controlled removal of

surface layers in electrolytes.”,*Mater. Chem. Phys.*, **94,** 388 (2005).

[10] M. K. Carter and R. Small, “Electrochemical Measurements of Passivation Bilayers on Copper in a CMP System”, *J. Electrochem. Soc.*, **151,** B563 (2004).

[11] H. S. Kuo and W. T. Tsai, “Effect of Applied Potential on the Chemical Mechanical Polishing of Aluminum in Phosphoric Acid Base Slurry.”,*J. Electrochem. Soc.*, **147,** 2136 (2000).

[12] S. J. Lee, Y. M. Lee, and M. F. Du, “The polishing mechanism of electrochemical mechanical polishing technology.”,*J. Mater. Process. Technol.*, **140,** 280 (2003).

[13] Y. L. Chen, S. M. Zhu, S. J. Lee, and J. C. Wang, “The technology combined electrochemical mechanical polishing.”, *J. Mater. Process. Technol.*, **140,** 203 (2003).

[14] Y. J. Oh, G. S. Park, and C. H. Chung, “Planarization of Copper Layer for Damascene Interconnection by Electrochemical Polishing in Alkali-Based Solution.”, *J. Electrochem. Soc.*, **153,** G617 (2006).

[15] S. Sato, Z. Yasuda, M. Ishihara, N. Komai, H. Ohtorii, A. Yoshio, Y. Segawa, H. Horikoshi, Y. Ohoka, K. Tai, S. Takahashi, and T. Nogami, “Newly Developed Electro-Chemical Polishing Process of Copper as Replacement of CMP Suitable for Damascene Copper Inlaid in Fragile Low-k Dielectrics.”, *Tech. Dig. Int. Electron Devices Meet.* 4.4.1 (2001).

[16] T. D. Hewitt, R. Gao, and D. Roy, “Effects of surface charge on the second harmonic generation from a Cu electrode.”, *Surf. Sci.*, **291,** 233 (1993).

[17] K. A. Assiongbon, S. B. Emery, C. M. Pettit, S. V. Babu, and D. Roy, “Chemical Roles of Peroxide-Based Alkaline Slurries in Chemical. Mechanical Polishing of Ta: Investigation of Surface Reactions Using Time-Resolved Impedance Spectroscopy.”, *Mater. Chem. Phys.*, **86,** 347 (2004).

[18] J. E. Garland, C. M. Pettit, M. J. Walters, and D. Roy, “Weak adsorption of anions on gold: measurement of partial charge transfer using Fast Fourier Transform electrochemical impedance spectroscopy.”, *Surf. Interface Anal.*, **31,** 492 (2001).

[19] J. S. Gordon and D. C. Johnson, “Application of an electrochemical quartz crystal microbalance to a study of water adsorption at gold surfaces in acidic media.”, *J. Electroanl. Chem.*, **365,** 267 (1994).

[20] S. J. Xia and V. I. Briss, “A multi-technique study of compact and hydrous Au oxide growth in 0.1 M sulfuric acid solutions”, *J. Electroanl. Chem.*, **500,** 562 (2001).

[21] 이경진, “다층배선구조의 적용을 위한 금속 CMP에 관한 연구”, 2004.

[22] 정소영, “고선택비 슬러리를 사용한 STI-CMP 공정의 재현성에 관한 연구”, 정소영.

[23] 박성우, “산화막용 CMP 슬러리의 재활용을 위한 방법론적 고찰”, 2007.

[24] 박창준, “혼합연마제 슬러리의 CMP 특성에 관한 연구”, 2004.

[25] 김기욱, “재활용 실리카 슬러리를 이용한 산화막 CMP 적용에 관한 연구”, 2004.

[26] 김철복, “STI-CMP 공정의 광역 평탄화 특성에 관한 연구”, 2002.

[27] L. D. Burke and B. H. Lee, “An investigation of the electrocatalytic behaviour of gold in aqueous media.”, *J. Electroanl. Chem.*, **330,** 637 (1992).

[28] M. A. Lovell and D. Roy, “Optical second harmonic generation from a catalytically active molybdenum electrode.”, *Appl. Surf. Sci.*, **135,** 46 (1998).

감사의 글

졸업을 준비하며 지난 대학원의 2년을 되돌아봅니다. 새로운 각오로 들어온 대학원의 첫걸음을 내딛던 순간간이 엊그제 같은데 벌써 졸업논문의 끝자락에서 감사의 글을 쓰려고 하니 만감이 교차 합니다.

먼저 저는 자신 있게 말하고 싶습니다. 이 논문은 저 혼자만의 노력으로 만들어진 논문이 아니며 저를 후원해준 모든 사람들이 만든 논문입니다. 또한 이 논문은 저 혼자만의 논문이 아닙니다. 이 논문은 저를 후원해주는 모든 사람의 논문입니다.

대학교 때부터 저의 성장 과정을 돌봐 주시며 저의 학문적인 아버지이신 서용진 교수님에게 깊은 사죄와 감사하다는 말을 머리 숙여 말하고 싶습니다.

또한 2년 동안의 연구 환경을 만들어주신 이우선 지도교수님께 감사하다는 말을 먼저 하고 싶습니다. 그리고 논문의 완성과 심사를 위하여 힘써주신 백형래 교수님, 최효상 교수님 그리고 조교의 업무를 하며 물신양면으로 격려와 사랑으로 저희를 감싸주신 이상일 교수님, 정수복 교수님, 오금곤 교수님, 조금배 교수님, 최효상 교수님, 김용재 교수님께도 그동안의 지도와 가르침에 감사드립니다.

NIMDL의 가족 모두에 감사드립니다. 항상 모자란 저를 얼래고 달래고 꾸짖으면서 정이라는 것을 알게 해주었으며 저를 위하여 항상 걱정해주는 형들과 누나들. 어머니 같은 따뜻하게 안아주는 성우형, 아버지 같이 엄한 철복이형 친형 같은 경진이형, 기욱이형, 창준이형, 소영이누나 정진이형 성민이형 성일이 2년동안 같이 살며 힘든 일 좋은 일 같이 했던 영균이님들 모두 행복했으면 합니다.

2년 동안 보살펴준 필주형과 연구할 때 도와준 선배후배들 나와 술마셔준 보현이 승호에게도 감사하다는 말을 전하고 싶습니다.

주말마다 나에게 즐거움을 주었던 F.C. NIKE팀의 형과 동생들에게도 감사합니다. 그리고 의성이형과 형수님 승호형 창묵이형 감사합니다.

무엇보다도 부모님에게 깊은 감사를 드리고 싶습니다. 이글로서는 다 표현 할 수 없는 조건 없는 사랑을 받고 있는 아들로서 딱히 효도 한번 해본 적이 없지만 저의 무한한 후원자로서 매일 아들만을 걱정하시는 부모님에게 이 논문을 가장 먼저 드리고 싶습니다. 더 열심히 하는 아들이 되도록 노력하겠습니다.

마지막으로 나의 친구들 대학원 후배들과 선배들 이글에 적지 못한 모든 저의 후원자들에게도 감사하다는 말을 전하고 싶습니다. 여기에 제가 있는 것은 모두 뒤에서 숨어서 지켜봐주신 후원자들이 있어서 있을 수 있었던 것입니다.

‘사람은 떠난 자리를 보면 그 사람을 안다’고 합니다. 부끄러운 흔적을 남기지 않기 위해 오늘도 아름답게 살아가겠습니다.

저작물 이용 허락서					
학 과	전기공학과	학 번	20077085	과 정	석 사
성 명	한글 : 한상준 한문 : 韓相浚 영문 : Han Sang-Jun				
주 소	전남 순천시 연향동 동성 아파트 104동 704호				
연락처	010-4634-5206	E-MAIL	jun0122@nate.com		
논문제목	한글 : ECMP 적용을 위한 KNO_3 전해액의 I-V 특성연구				
	영어 : A Study on the I-V Characteristics of KNO_3 Electrolyte for ECMP Application				

본인이 저작한 위의 저작물에 대하여 다음과 같은 조건아래 조선대학교가 저작물을 이용할 수 있도록 허락하고 동의합니다.

- 다 음 -

1. 저작물의 DB구축 및 인터넷을 포함한 정보통신망에의 공개를 위한 저작물의 복제,기억장치 에의 저장, 전송 등을 허락함
2. 위의 목적을 위하여 필요한 범위 내에서의 편집・형식상의 변경을 허락함. 다만, 저작물의 내용변경은 금지함.
3. 배포・전송된 저작물의 영리적 목적을 위한 복제, 저장, 전송 등은 금지함.
4. 저작물에 대한 이용기간은 5년으로 하고, 기간종료 3개월 이내에 별도의 의사 표시가 없을 경우에는 저작물의 이용기간을 계속 연장함.
5. 해당 저작물의 저작권을 타인에게 양도하거나 또는 출판을 허락을 하였을 경우에는 경우에는 1개월 이내에 대학에 이를 통보함.
6. 조선대학교는 저작물의 이용허락 이후 해당 저작물로 인하여 발생하는 타인에 의한 권리 침해에 대하여 일체의 법적 책임을 지지 않음
7. 소속대학의 협정기관에 저작물의 제공 및 인터넷 등 정보통신망을 이용한 저작물의 전송・출력을 허락함.

동의여부 : 동의(○) 반대( )

2008 년 12 월 10 일

저작자: 한상준 (서명 또는 인)

조선대학교 총장 귀하