creative commons

COMMONS DEED

저작자표시-비영리-변경금지 2.0 대한민국

이용자는 아래의 조건을 따르는 경우에 한하여 자유롭게

- 이 저작물을 복제, 배포, 전송, 전시, 공연 및 방송할 수 있습니다.

다음과 같은 조건을 따라야 합니다:

저작자표시. 귀하는 원저작자를 표시하여야 합니다.

비영리. 귀하는 이 저작물을 영리 목적으로 이용할 수 없습니다.

변경금지. 귀하는 이 저작물을 개작, 변형 또는 가공할 수 없습니다.

- 귀하는, 이 저작물의 재이용이나 배포의 경우, 이 저작물에 적용된 이용허락조건을 명확하게 나타내어야 합니다.
- 저작권자로부터 별도의 허가를 받으면 이러한 조건들은 적용되지 않습니다.

저작권법에 따른 이용자의 권리는 위의 내용에 의하여 영향을 받지 않습니다.

이것은 이용허락규약(Legal Code)을 이해하기 쉽게 요약한 것입니다.

Disclaimer

dCollection

[UCI]I804:24011-200000237491

2009년 2월
석사학위논문

나노 구조로 패턴된 InGaN 계열 발광다이오드의 광추출 효율 증가

조선대학교 대학원

광 기 술 공 학 과

홍 준 희

나노 구조로 패턴된 InGaN 계열 발광다이오드의 광추출 효율 증가

Enhancement of Light Extraction in InGaN-based Light-Emitting Diode Patterned with Nano Structures

2009년 2월 25일

조선대학교 대학원

광 기 술 공 학 과

홍 준 희

나노 구조로 패턴된 InGaN 계열 발광다이오드의 광추출 효율 증가

지도교수 박 시 현

이 논문을 공학석사학위신청 논문으로 제출함

2008년 10월

조선대학교 대학원

광 기 술 공 학 과

홍 준 희

홍 준 희의 석사학위 논문을 인준함

심사위원장 LG Innotek 박사 권 호 기 인

심 사 위 원 광주대학교 교수 최 수 철 인

심 사 위 원 조선대학교 교수 박 시 현 인

2008년 11월

조선대학교 대학원

목　　차

ABSTRACT

제1장 서　론 ····· 1

제2장 이　론 ····· 3

제1절 발광다이오드의 원리와 광추출 효율 ····· 3

제2절 맥스웰 방정식과 FDTD 전산모사 이론 ····· 9

제3장 나노 구조로 패턴된 발광다이오드의 제작 ····· 14

제1절 제작 공정 ····· 14

제2절 제작된 발광다이오드의 광학적·전기적 특성 분석 ····· 19

제4장 발광다이오드의 광추출 효율 전산모사 ····· 25

제1절 광결정 구조를 통한 FDTD 전산모사 검증 ····· 25

제2절 나노 구조로 패턴된 발광다이오드의 전산모사를 위한 모델링 ····· 31

제3절 전산모사 결과 및 실험결과와의 비교분석 ····· 35

제4절 광추출 효율 증가를 위한 최적의 발광다이오드 구조 디자인 ····· 41

제5장 결론 및 향후 계획 ····· 46

[감사의 글] ····· 47

[참고문헌] 49

[부록] 51

표 목 차

표 1. 광추출 효율 증가를 목표로 연구된 다양한 구조와 특성 ····· 8
표 2. 맥스웰 방정식 ····· 9
표 3. 맥스웰 방정식에 표현된 각 기호들의 의미와 SI 단위 ····· 9
표 4. 주입전류가 20 mA일 때의 LED의 V_f값 및 출력파워 ····· 22

그 림 목 차

그림 1. LED의 발광원리 ····· 3
그림 2. LED의 에너지 밴드 ····· 4
그림 3. 임계각 ϕ_c에 의해 정의된 탈출 콘 ····· 6
그림 4. 반지름 r과 각도 ϕ_c에 의해 정의된 구형 콘 ····· 6
그림 5. Yee의 메시 ····· 11
그림 6. 나노 구조로 패턴된 LED의 개략적 구조 ····· 14
그림 7. *n*-type GaN층 위에 패턴된 나노 구조의 SEM 이미지 ····· 15
그림 8. 에피탁시 성장이 완료된 후 나노 구조의 측면 이미지 ····· 16
그림 9. Plastic Leaded Chip Carrier ····· 17
그림 10. 적분구 구조 ····· 18
그림 11. 나노 구조로 패턴된 LED와 일반 LED의 주입전류 대 광출력 특성 ····· 19
그림 12. 나노 구조로 패턴된 LED와 일반 LED의 방출 스펙트럼 ····· 20
그림 13. 나노 구조로 패턴된 LED의 전압 대 주입전류 특성 ····· 21
그림 14. 주입전류가 5 mA일 때 LED의 발광사진 ····· 23
그림 15. 광결정 구조 ····· 25
그림 16. 광결정 구조에 대한 전산모사 결과 ····· 26
그림 17. 점 결함을 가지는 광결정 구조 ····· 27
그림 18. 점 결함을 가지는 광결정 구조의 전산모사 결과 ····· 28
그림 19. 선결함을 가지는 광결정 구조 ····· 29
그림 20. 선결함을 가지는 광결정 구조의 전산모사 결과 ····· 30
그림 21. 전산모사를 위한 나노 구조로 패턴된 LED의 구조 ····· 31
그림 22. 나노 구조의 모델링 ····· 32

그림 23. 실제 LED의 구조 ····· 33
그림 24. 시간에 따라 적분된 광자 에너지 ····· 35
그림 25. 다양한 pulse time에 따른 광추출 효율 ····· 37
그림 26. 실험을 통해 얻어진 나노 구조의 높이에 따른 광추출 효율 ····· 38
그림 27. 전산모사를 통해 계산된 나노 구조의 높이에 따른 광추출 효율 ····· 39
그림 28. 다른 영역의 나노 구조에 대한 전산모사 결과 ····· 40
그림 29. 나노 구조의 직경과 밀도 변화 ····· 41
그림 30. h = 350 nm일 때 직경과 밀도에 변화에 따른 광추출 효율 ····· 42
그림 31. h = 550 nm일 때 직경과 밀도에 변화에 따른 광추출 효율 ····· 43
그림 32. h = 750 nm일 때 직경과 밀도에 변화에 따른 광추출 효율 ····· 44
그림 33. h = 950 nm일 때 직경과 밀도에 변화에 따른 광추출 효율 ····· 45

ABSTRACT

Enhancement of Light Extraction in InGaN-based Light-Emitting Diode Patterned with Nano Structures

Jun-Hee Hong
Advisor : Prof. Si-Hyun Park, Ph.D.
Department of Photonic Engineering,
Graduate School of Chosun University

In this thesis, we studied the enhancement of the light extraction efficiency in InGaN-based light-emitting diodes (LEDs) patterned with nano structures. The nano structures in LED were fabricated by following process. A *n*-type GaN layer were grown on a *c*-plane sapphire substrate. A SiO_2 layer was deposited on the top surface of the *n*-type GaN layer and then indium tin oxide (ITO) layer was deposited onto the SiO_2 layer. The sample was dipped into a HCl solution, which gives rise to oxide self-assembled cluster. The SiO_2 layer was then etched. After the patterning of the SiO_2 layer, the etching mask of the oxide cluster was removed. After the nano structures of SiO_2 were formed on the surface of the *n*-type GaN layer, *n*-type GaN layer was regrown. Then the active layer which consisted of five periods of a 2-nm thick InGaN well and an 18-nm-thick GaN barrier was grown. A *p*-type $Al_{0.2}Ga_{0.8}N$ layer electron blocking layer and a *p*-type GaN layer were grown onto the active layer, successively. To fabricate LED chips, the surface of the top layer was etched to form a mesa structure and Cr and Au

were deposited for *n*- and *p*-type electrodes, respectively. For a packaging, the LED chip was die-bonded to the bottom of a plastic leaded chip carrier (PLCC) and then it was encapsulated with a transparent epoxy. To measure the LED properties, we used an integrating sphere coupled with a spectrometer. The output power of nano patterned LED shows a 1.33 time increase compared with that of a normal LED without nano structure when the total output power emitted in all directions from the packaged LED. It was measured under a current injection of 20 mA. The increase of output power from the nano patterned LED depends on the size of the nano structures on the *n*-type GaN substrate.

We performed numerical simulation for nano patterned LED. Numerical simulation on light extraction in LED with nano patterned *n*-type GaN substrate is presented by using three-dimentinoal finite-difference time-domain (FDTD) method. Reasonable conditions for numerical calculation are investigated, including excitation source conditions, simulation size conditions, and boundary conditions. Effects of the size and distribution of nano patterns on light extraction are investigated and the optimized structures for high extraction efficiency are found. We observed that the light outputs are increased in the nano patterned LEDs, regardless of the height of the nano structures. These simulation results are consistent with our experimental results. We found the optimized nano patterned LED structure through our FDTD simulations.

제1장 서 론

발광다이오드(LED)는 조명기술에서 최후수단의 광원으로 그 기술이 지난 20년 동안 크게 발전해 왔다. LED의 장점에 대해 알아보면 다음과 같다. 작은 광원이므로 소형화, 박형화, 경량화가 가능하며 장수명이며 색의 다양화 및 다기능 광원이다. 열적 방전적 발광원이 아니므로 예열시간이 필요 없고 점등과 소등 속도가 백열전구의 200만 배로 빠르다. 점등회로 및 구동장치 등의 구조가 간단하여 부품 수가 적고, 안정한 직류 점등이므로 소비전력이 적고 반복 펄스 동작이 가능하며 시신경의 피로도 적다. 반영구적이므로 폐기물의 문제가 적고 형광등처럼 수은 가스를 사용하지 않으므로 친환경성 안전한 광원이다. 이렇듯 많은 장점을 가지고 있는 LED임에도 불구하고 처음부터 광원으로 사용될 수 있는 수준은 아니었다. 처음 LED는 GaAsP 반도체를 이용하여 1962년[1]에 발명되었으며, 저휘도의 효율로 적색의 빛을 내었다. 그 후에 매우 괄목할 만한 성능의 발전이 이루어졌으며, 이러한 급속한 LED의 성능 향상은 반도체 성장기술의 발달로 빛의 출력이 매10년마다 10배 크기로 발전해 왔다.[2] 기존의 빛을 만들기 위해서는 많은 에너지 소모가 수반되지만, 반도체 이용으로 빛의 발생을 효율적으로 얻을 수 있으며 반도체물질로 만들어진 LED는 전기를 빛으로 변환하는 데 일관성 있는 효율에 달할 수 있게 한다. 종래의 단순표시기, 문자판 등에 주로 사용되었던 가시광선 저 휘도 LED가 1990년초[1,4]에 GaN을 기반으로 한 고휘도 청색 LED가 개발된 이래 시장거래가 크게 성장하였다.[3] 적, 녹, 청의 기본색을 조합함으로써 모든 색을 나타낼 수 있게 되고, 흰색 빛도 실현하게 되었다. 최근에 LED는 여러 분야로 이용이 확대되어 디스플레이, 자동차 및 비행기내의 독서 등 및 교통신호등 분야에서 매우 중요한 역할을 하고 있고, 건축물 조명 및 일반 조명까지 역할이 확대되고 있다. 또한 미소한 규모 크기의 제작기술이 발전함에 따라 활용분야는 크게 증대될 것이다.

이에 따라 LED는 저 전력소모 대비 고출력과 고효율이 크게 요구되고 있다. 이를 위해 많은 연구가 진행되고 있는데, LED의 내부 양자효율을 증가시키는 방법은 이미 많은 연구들이 발표되었고 현재의 기술력으로는 거의 한계를 보이고 있다. 하

지만, 광추출 효율을 증가시키는 부분은 아직까지 연구해야 될 필요성이 많은 분야이다.

본 논문에서 저자는 LED의 광추출 효율을 증가시키기 위한 하나의 방법으로 *n*-GaN층에 나노 구조로 패턴된 InGaN 계열 LED 구조를 제안하였고, 이 LED가 일반 LED에 비해 광 출력이 향상되는 것을 보였다. 광추출 효율 증가를 위한 최적의 LED 구조를 디자인하기 위해서는 LED 소자를 테스트하고 디자인할 수 있는 적합한 전산모사 툴이 필요하다. 광추적 방법은 빛의 파장보다 작은 구조물에 대해서는 적합하지 않고, 시간과 공간상에서 맥스웰의 방정식을 이용해 전기장과 자기장의 해를 구하는 FDTD 방법을 이용하여 나노 구조로 패턴된 LED 구조의 광추출 효율을 계산하였다. 전산모사 결과와 실험 결과를 비교한 후 광추출 효율 증가를 위한 최적의 LED 구조에 대하여 논의 하였다.

제2장 이　론

제1절 발광다이오드의 원리와 광추출 효율

LED란 *p*-*n*접합 다이오드의 일종으로, 그림 1과 같이 순방향으로 전압이 인가되면 단파장광이 방출되는 현상인 전기발광효과를 이용한 반도체 발광소자이다.

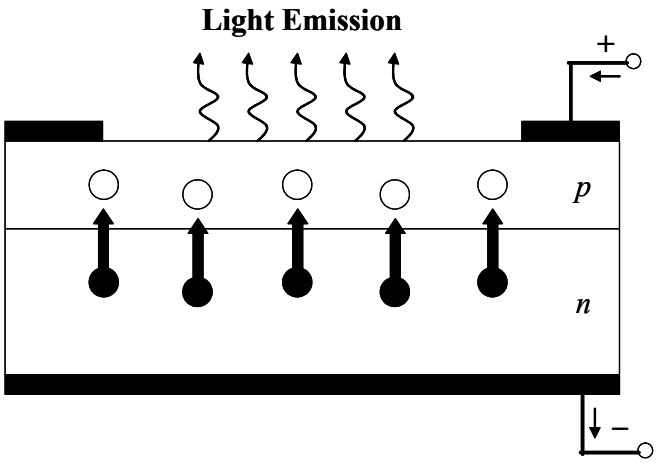


그림 1. LED의 발광원리

즉, 그림 2에서 보는 것처럼 순방향 전압 인가 시 *n*층의 전자와 *p*층의 정공이 결합하면서 전도대와 가전대의 높이차이 (에너지 갭) 에 해당하는 만큼의 에너지를 발산하는데, 이 에너지는 주로 열이나 빛의 형태로 방출되며, 빛의 형태로 발산 되면 LED가 되는 것이다.

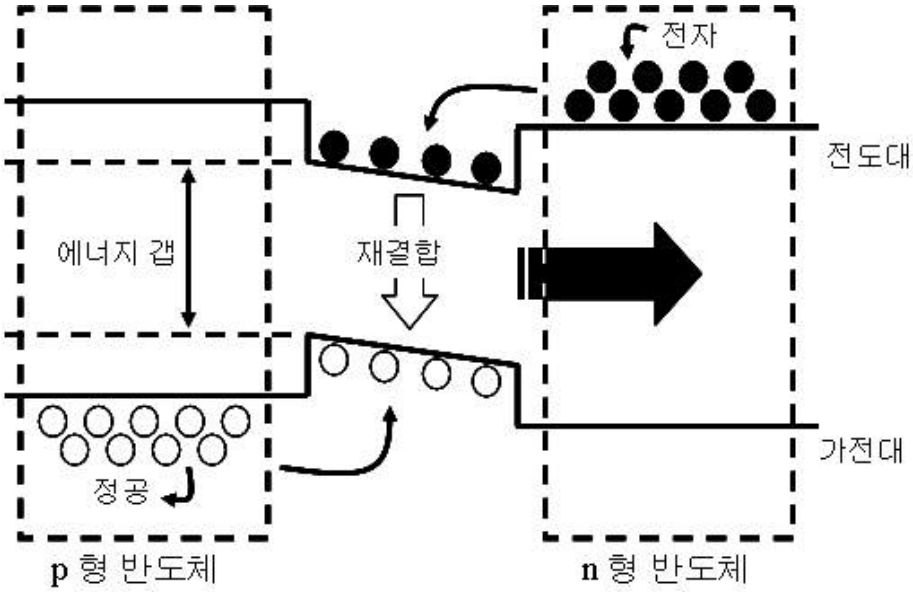


그림 2. LED의 에너지 밴드

이러한 LED의 양자효율은 크게 내부양자 효율, 외부양자 효율 그리고 광추출 효율로 나눠질 수 있다. 내부양자 효율은 LED로 주입된 전자와 활성영역에서 발생된 광자 수의 비를 의미하고, 식(2-1)과 같이 정의 된다.

$$\eta_{internal} = \frac{Number\,of\,photons\,generated\,from\,active\,region}{Number\,of\,electrons\,injected\,into\,LED} \tag{2-1}$$

내부양자 효율은 활성층의 결정 특성 그리고 에피층 구조와 관련되어 결정되어 지고, 방사 재결합 확률을 증가시키거나 비 방사 재결합 확률을 감소시킴으로써 높은 내부양자 효율을 얻을 수 있다. 현재 내부양자 효율은 상대적으로 높은 값에 도달되어 있는데, 그 예로 블루 LED에서는 70%[5], UV LED는 80%[6], AlGaAs LED는 99%[7] 까지 효율을 나타내고 있다. 따라서 현재의 수준보다 더 높은 내부양자 효율을 얻는다는 것은 가까운 미래에 쉽지 않을 것으로 판단된다. 외부양자 효율은 LED로 주입된 전자의 수와 자유 공간으로 빠져나가는 광자 수의 비로써, 아래 식(2-2)과 같이 정의될 수 있다.

$$\eta_{external} = \frac{Number\,of\,photons\,escaped\,into\,free\,space}{Number\,of\,electrons\,injected\,into\,LED} \tag{2-2}$$

$$= \eta_{external} \cdot \eta_{extraction}$$

광추출 효율은 활성층에서 발생된 광자 수와 자유공간으로 빠져나오는 광자 수의 비이고, 식(2-3)과 같이 정의 된다.

$$\eta_{extraction} = \frac{Number\,of\,photons\,escaped\,into\,free\,space}{Number\,of\,photons\,generated\,from\,active\,region} \tag{2-3}$$

InGaN 계열 LED의 광추출 효율을 이론적으로 계산해 보면 다음과 같이 구해진다. LED chip의 활성층에서 방출된 출력광은 반도체 물질과 공기층의 경계면에서 프레넬 굴절(fresnell refraction)을 경험하게 된다. 경계면에 입사하는 빛의 각도 $\phi < \phi_c$ 인 일부의 경우만이 공기층으로 빠져나가고, 입사각도 $\phi > \phi_c$ 를 가지는 많은 부분의 빛은 내부 전반사를 경험해 반도체 안에 갇히게 되고 결국 재흡수 된다. 여기서 ϕ_c는 식(2-4)에 정의된 스넬의 법칙에 의해 구해진 임계각이다.

$$\overline{n_s}\,sin\phi = \overline{n_{air}}\,sin\Phi \tag{2-4}$$

$$sin\phi_c = \frac{\overline{n_{air}}}{\overline{n_s}}$$

$\overline{n}_s$ 와 $\overline{n}_{air}$ 은 반도체와 공기의 굴절률이다. 총 내부 반사를 위한 임계각은 아래 그림 3과 같이 $\Phi = 90^\circ$ 를 이용해 얻어진다.

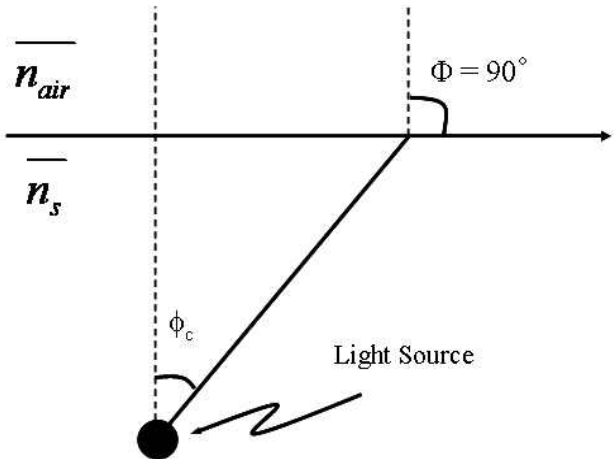


그림 3. 임계각 ϕ_c에 의해 정의된 탈출콘

이러한 탈출 콘(Escape cone)을 가지고 공기층으로 방출되는 빛의 모든 부분을 계산하기 위해서 그림 4와 같은 반지름 r을 가지는 구형 콘(spherical cone)의 면적을 계산해 보면 식(2-5)과 같다.

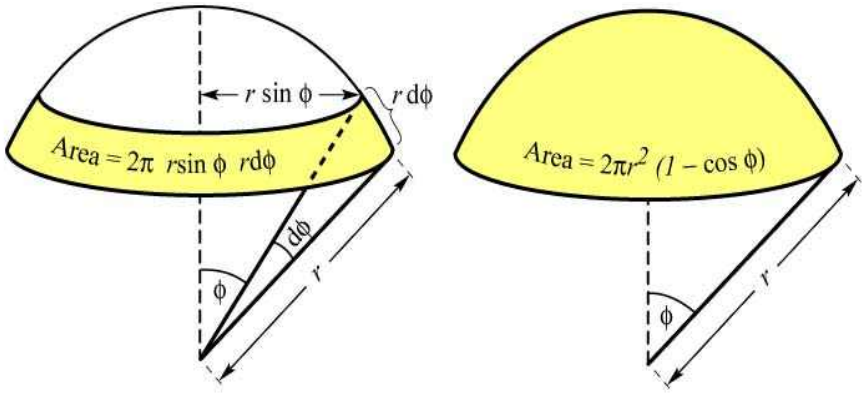


그림 4. 반지름 r과 각도 ϕ_c에 의해 정의된 구형 콘

$$A = \int dA = \int_{\phi=0}^{\phi_c} 2\pi r \sin\phi \, r \, d\phi = 2\pi r^2 (1 - \cos\phi_c) = 2\pi r^2 \left(1 - \sqrt{1 - \left(\frac{\overline{n_{air}}}{\overline{n_s}} \right)^2} \right) \quad (2\text{-}5)$$

만약 빛이 반도체 안에서 점광원의 형태로 방출된다고 가정하면, 광추출 효율은 아래와 같은 식으로 정의될 수 있다.

$$\eta_{extraction} = \frac{\text{optical power into free space}}{\text{optical power}} = \frac{2\pi r^2\left(1-\sqrt{1-\left(\frac{\overline{n_{air}}}{\overline{n_s}}\right)^2}\right)}{4\pi r^2} = \frac{1}{2}\left(1-\sqrt{1-\left(\frac{\overline{n_{air}}}{\overline{n_s}}\right)^2}\right) \quad (2\text{-}6)$$

$\overline{n}_s = 2.5$ 를 갖는 InGaN 계열 LED의 임계각과 광추출 효율을 계산해 보면, 아래 식과 같이 임계각은 23°이고 광추출 효율은 겨우 4% 정도가 된다.

$$\phi_c = \sin^{-1}\left(\frac{1}{2.5}\right) = 23^\circ \quad (2\text{-}7)$$
$$\eta_{extraction} = \frac{1}{2}\left(1-\sqrt{1-\left(\frac{1}{2.5}\right)^2}\right) = 0.0417 \approx 4\%$$

이러한 LED의 광추출 효율을 향상시키기 위하여 최근 다양한 방법들이 연구되었다. 그 중 대표적인 몇 가지 방법에 대해 알아보면 아래 표 1과 같다.

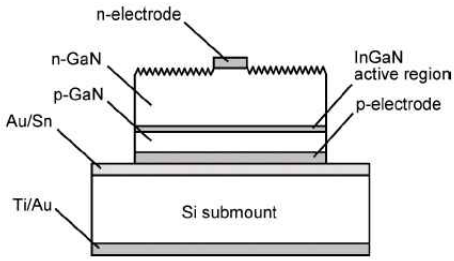
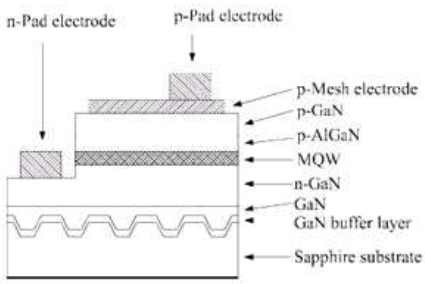
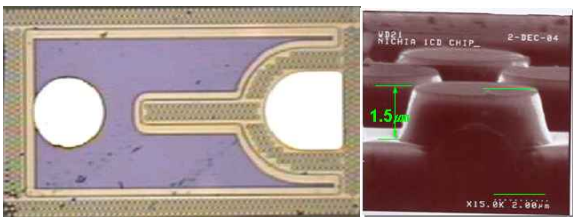
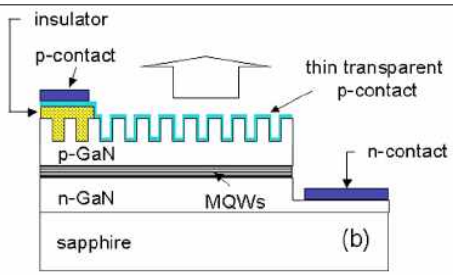
Company	Chip Structure	Properties
UCSB		-Roughening top surface of LED -Using the laser lift-off followed by an anisotropic etching to roughen n-GaN surface[8-10]
Nichia		-LED on patterned substrate -MQWs fabricated on patterned sapphire substrate[11-13]
Nichia		-n-GaN column pattern -focusing on external enhancement at internal sacrifice[14]
Lumileds or Samsung		-Photonic Crystal LED -By E-beam lithography (Lumileds) or holography (SNU)[15,16]

표 1. 광추출 효율 증가를 목표로 연구된 다양한 구조와 특성

제2절 맥스웰 방정식과 FDTD 전산모사 이론

향후 나노 구조로 패턴된 LED 구조에 대한 전산모사를 수행하기 위해서 알아야 할 맥스웰 방정식과 FDTD 방법에 대한 간단한 이론에 대해서 알아보도록 하겠다. 일반적인 맥스웰 방정식은 표 1과 같이 표현된다.

$\nabla \cdot \vec{D} = \rho$		$\oint_S \vec{D} \cdot \overrightarrow{dA} = \int_V \rho \, dV$
$\nabla \cdot \vec{B} = 0$		$\oint_S \vec{B} \cdot \overrightarrow{dA} = 0$
$\nabla \times \vec{E} = -\frac{\partial \vec{B}}{\partial t}$	or	$\oint_C \vec{E} \cdot \vec{dl} = -\frac{d}{dt} \int_S \vec{B} \cdot \overrightarrow{dA}$
$\nabla \times \vec{H} = \vec{J} + \frac{\partial \vec{D}}{\partial t}$		$\oint_C \vec{H} \cdot \vec{dl} = \int_S \vec{J} \cdot \overrightarrow{dA} + \frac{d}{dt} \int_S \vec{D} \cdot \overrightarrow{dA}$

표 2. 맥스웰 방정식

아래의 표 2는 각 기호들의 의미와 국제단위계를 나타낸 표이다.

기호	의미	국제단위계
$\vec{E}$	전기장	V/m
$\vec{H}$	자기장/자계강도	A/m
$\vec{D}$	전기변위장	C/m^2
$\vec{B}$	자속밀도	T, $Weber/m^2$
ρ	자유전자전하밀도	C/m^3
$\vec{J}$	자유전류밀도	A/m^2
dA	미소량을 가지고 곡면S에 수직인 곡면적 A의 미분벡터요소	m^2
dV	곡면 S에 둘러싸인 부피 V의 미분요소	m^3
dl	곡면 S의 외곽의 접선 길이의 미분벡터요소	m

표 3. 맥스웰 방정식에 표현된 각 기호들의 의미와 SI단위

소스가 없는 영역(source free region)에서 맥스웰 방정식은 아래 식과 같이 쓰여진다.

$$\nabla \cdot \vec{D} = 0 \tag{2-8}$$
$$\nabla \cdot \vec{B} = 0$$
$$\nabla \times \vec{E} = -\frac{d\vec{B}}{dt}$$
$$\nabla \times \vec{H} = \frac{d\vec{D}}{dt}$$

데카르트 좌표계에서 맥스웰 회전방정식(Maxwell's curl equation)은 식(2-9)과 같이 표현된다.

$$\frac{1}{\epsilon}\left(\frac{\partial H_z}{\partial y} - \frac{\partial H_y}{\partial z}\right) = \frac{\partial E_x}{\partial t} \qquad \frac{1}{\mu}\left(\frac{\partial E_z}{\partial y} - \frac{\partial E_y}{\partial z}\right) = -\frac{\partial H_x}{\partial t} \tag{2-9}$$
$$\frac{1}{\epsilon}\left(\frac{\partial H_x}{\partial z} - \frac{\partial H_z}{\partial x}\right) = \frac{\partial E_y}{\partial t} \qquad \frac{1}{\mu}\left(\frac{\partial E_x}{\partial z} - \frac{\partial E_z}{\partial x}\right) = -\frac{\partial H_y}{\partial t}$$
$$\frac{1}{\epsilon}\left(\frac{\partial H_y}{\partial x} - \frac{\partial H_x}{\partial y}\right) = \frac{\partial E_z}{\partial t} \qquad \frac{1}{\mu}\left(\frac{\partial E_y}{\partial x} - \frac{\partial E_x}{\partial y}\right) = -\frac{\partial H_z}{\partial t}$$

FDTD 방법에 대해서 간단히 정의해 보면 위에서 언급했던 맥스웰방정식을 풀어 전기장과 자기장의 해를 구하는 방법이라고 할 수 있다. FDTD 방법은 다음의 순서로 맥스웰 방정식의 해를 구한다.

① (중심차분방법을 이용하여 시간과 공간상에서 방정식을 분리한다.)

② (이 방정식을 수치적인 방법을 이용하여 푼다.)

중심방정식(central equation)을 구하기 위해서, 맥스웰 방정식을 풀 때 가장 많이 사용되는 아래의 Yee의 메시[17]를 이용하였다.

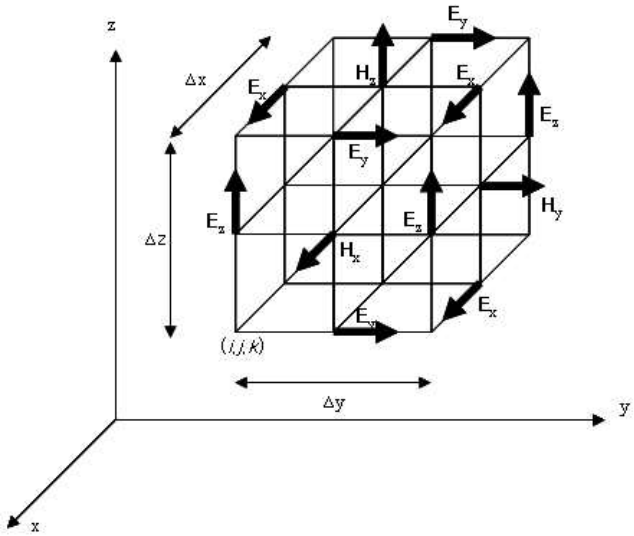


그림 5. Yee의 메시

아래의 과정과 Yee의 메시를 고려하여 중심방정식(central equation)을 얻을 수 있다.

① (전기장과 자기장 성분은 모든 3차원 공간 안에 섞이게 된다.)
② (시간은 Δt 간격으로 분리된다.)
③ (전기장 성분은 $t = n\,\Delta t$, 자기장은 $t = (n+1/2)\,\Delta t$ 일 때 계산된다. 여기서 n은 계산 간격을 나타내는 정수이다 .)
④ (시간 $t = n\,\Delta t$ 일 때 전기장은 $t = (n-1)\,\Delta t$일 때의 전기장에 시간 t에서 자기장의 공간 변화 혹은 회전(curl)으로부터 계산되어진 추가항을 더해준 값과 같다.

예를 들어, 맥스웰 회전방정식은 아래와 같이 분리될 수 있다.

$$\frac{1}{\epsilon}\left(\frac{H_z(i,j+1,n+1/2)-H_z(i,j,k,n+1/2)}{\triangle y}-\frac{dH_y(i,j,k+1,n+1/2)-H_y(i,j,k,n+1/2)}{\triangle z}\right)$$

$$=\frac{E_x(i,j,k,n+1)-E_x(i,j,k,n)}{\triangle t}$$

$$\frac{1}{\mu}\left(\frac{E_z(i,j,k,n)-E_y(i,j-1,k,n)}{\triangle y}-\frac{dE_y(i,j,k,n)-E_y(i,j,k-1,n)}{\triangle z}\right)$$

$$=\frac{H_x(i,j,k,n+1/2)-H_x(i,j,k,n-1/2)}{\triangle t}$$

(2-10)

위와 같은 방정식들이 순차적으로 풀려서, 연속적인 $\Delta t/2$ 간격으로 전기장과 자기장의 해를 구하게 된다.

다음으로 FDTD 방법에서 사용되는 공간적 그리드 사이즈(spatial grid size)와 시간적 그리드 사이즈(temporal grid size)에 대해 알아보겠다. 정확한 전산모사를 하기 위해 공간적 그리드는 전산모사 할 영역의 가장 작은 구조물을 분석할 수 있을 만큼 충분히 작아야 한다. 공간적 그리드 사이즈는 일반적으로 전산모사를 하기 위한 매질의 파장에 의해 결정되고, 광소자의 형태에 의해 결정될 수 있다. 공간적 그리드 사이즈는 아래의 식과 같이 정의된다.

$$\triangle x \leq \frac{1}{15}\left(\frac{\lambda}{n}\right) \tag{2-11}$$

안정된 전산모사를 위해서는 반드시 공간과 시간 간격 사이즈와 관련된 Courant 조건을 만족해야 한다. 시간적 그리드 사이즈는 아래와 같은 식으로 정의된다.

$$\triangle t \leq \frac{1}{2}\left(\frac{\triangle x}{c}\right) \tag{2-12}$$

여기서 c는 빛의 속도이다. 예를 들어, LED 중심파장이 463 nm이고 n_{GaN}의 굴절률이 2.67 이라고 하면,

$$\Delta x \leq 11.6 \text{ nm}, \qquad (2\text{-}13)$$
$$\Delta t \leq 19.3 \text{ atto sec}$$

식(2-13)와 같이 공간적 그리드와 시간적 그리드 사이즈가 구해지게 된다.

실제 FDTD 전산모사에서 유한 사이즈 효과와 구조의 크기를 줄이기 위해서는 몇 가지 타입의 경계조건을 고려해야한다.

① Perfectly matched layer (PML)[18]
- 모든 에너지는 경계면에서 일정한 임피던스와 함께 반사 없이 흡수 된다

② Periodic boundary conditions (PBC)
- 전산모사는 기본 계산 영역으로 이루어진 무한대의 구조와 동일하다.

③ Symmetry boundary conditions (SBC)

④ Anti-Symmetry boundary conditions (ASBC)

위와 같은 경계조건과 여러 과정들을 거쳐서 원하는 시간 공간에서 전자기장의 해를 모두 구할 수 있다.

제3장 나노 구조로 패턴된 발광다이오드의 제작

제1절 제작공정

LED 소자의 에피탁시 층(epitaxial layer)은 low-pressure organo metallic vapor phase epitaxy (OMVPE) 장비를 사용하여 *c*-평면 사파이어 기판위에 성장시킨다. 그림 6은 나노 구조로 패턴된 LED의 개략적 구조이다. 40 nm두께의 저온성장 GaN buffer층을 성장 후, 0.5 μm의 undoped GaN 층, 그리고 1.2 μm두께의 *n*-type GaN층을 계속해서 성장시킨다.

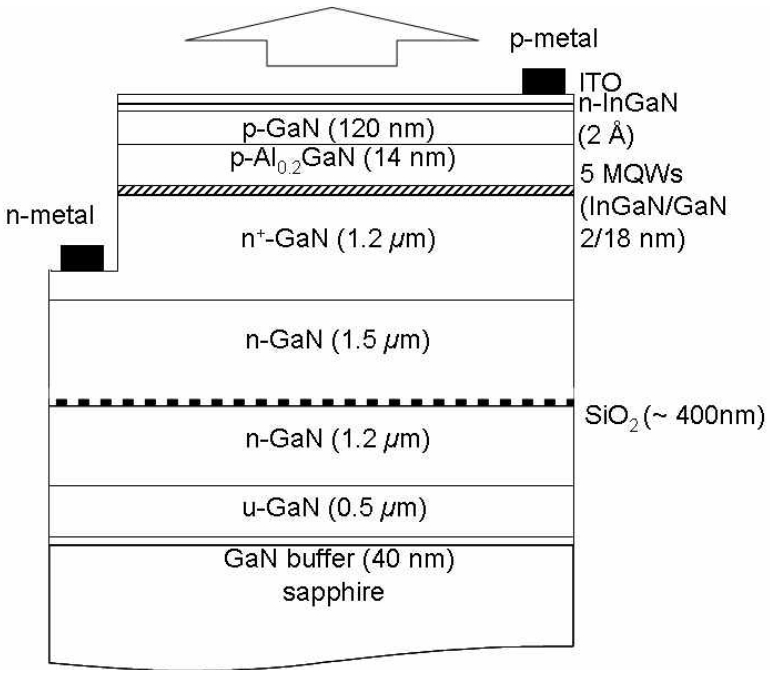


그림 6. 나노 구조로 패턴된 LED의 개략적 구조

다음으로, 수 백 nm두께의 SiO_2 층을 *n*-type GaN층 위에 plasma-enhanced chemical vapor deposition (PECVD) 장비를 사용하여 증착 시킨다. 그 후 electron beam evaporator 장비로 150 nm두께의 indium tin oxide (ITO)층을 SiO_2층 위에 증착시킨다. ITO와 SiO_2층이 증착된 샘플을 5%의 HCl 용액에 30초간 넣어 입자화 시킨다. SiO_2층 위에 150 nm두께로 존재하는 ITO층은 각각 indium oxide cluster와 tin oxide cluster의 자기조립(self-assembled) 형태로 존재한다. HCl 용액은 indium oxide cluster만을 선택적으로 식각함으로써 tin oxide cluster만 존재하게 해준다. 이 공정을 통해 랜덤하게 분포된 나노 사이즈의 tin oxide cluster가 자발적으로 생성된다. 그 후, SiO_2층은 tin oxide cluster를 식각마스크로 사용하여 inductive coupled plasma(ICP)장비를 사용해 식각해 준다. 식각 조건은 압력이 10 mTorr, 600 W RF파워, 그리고 100 W바이어스 하에서 Ar, SF_6 가스를 식각가스로 사용하여 SiO_2층을 식각하였다. 이때의 식각률은 2 nm/s이다. SiO_2층을 식각 후, tin oxide cluster 식각마스크는 일반적으로 사용되는 ITO wet etchant[19] 를 이용하여 제거하였다. 그림 7은 *n*-type GaN층 위에 패턴된 나노 구조의 scanning electron microscopy(SEM) 이미지를 보여주고 있다.

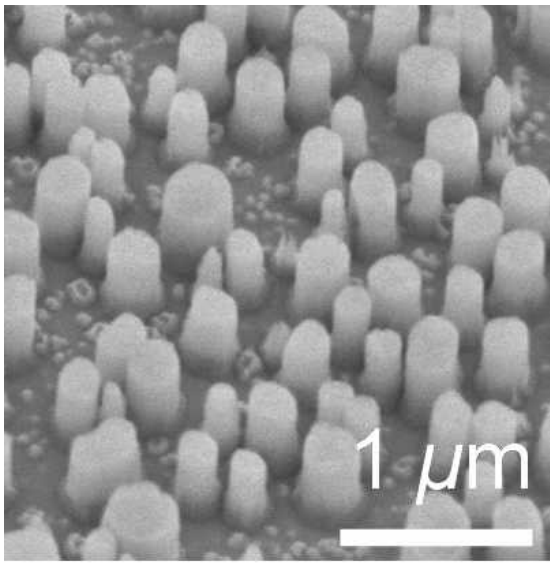


그림 7. *n*-type GaN층 위에 패턴된 나노 구조의 SEM 이미지

측정된 나노 구조의 직경은 100~400 nm이고 높이 h 는 350 nm이다. 나노구조의 높이에 따른 광추출 효율의 변화를 비교해 보기위해 높이가 각각 160, 350 그리고 750 nm인 총 3가지 종류의 샘플을 준비하였다. 각각의 샘플에서 나노 구조의 직경은 100~400 nm의 크기로 거의 차이가 없이 분포되어 있다. 이 3가지 샘플과 더불어 나노 구조가 없는 일반 LED 샘플 또한 준비하였다. n-type GaN층 위에 나노 구조를 형성하고 난 후, 1.5 μm두께의 n-type GaN층을 재성장 시킨다. 계속해서 n-type GaN 위에 1.2 μm두께의 n^+-type GaN을 재성장 시키고 활성층을 성장시킨다. 활성층은 2 nm두께의 InGaN well과 18 nm두께의 GaN barrier의 5주기로 구성되어 있다. 전자차단층(electron-blocking layer)의 역할을 하는 14 nm두께의 p-type $Al_{0.2}Ga_{0.8}N$층과 120 nm두께의 p-type GaN층을 활성층 위로 계속해서 성장시킨다. 마지막으로 ITO 층과의 오믹접합(ohmic contact)의 향상을 위하여 가장 위쪽에 20 Å두께의 n-type InGaN층을 성장시킨다.[20] 그림 8은 에피탁시 성장이 완료된 후, n-type GaN층 내부에 패턴된 나노 구조의 측면 이미지를 보여주고 있다.

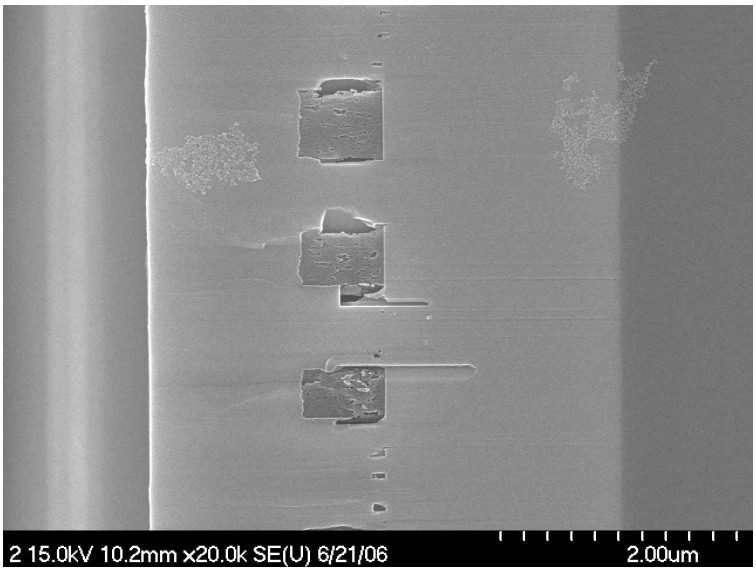


그림 8. 에피탁시 성장이 완료된 후 나노 구조의 측면 이미지

SEM 이미지를 확인해 봄으로써 나노 구조들이 *n*-type GaN층 내부에 균일하게 분포된 것을 확인할 수 있다.

LED 소자를 제작하기 위해, 상부 층을 inductively coupled plasma (ICP) 장비를 사용하여 1 μm깊이로 식각하여 메사 구조를 형성한다. 다음으로 전류 퍼짐(current-spreading), 광 투과(light-transmitting)층의 역할을 하는 ITO 층을 상부 *n*-type GaN층 위에 증착시킨다. 마지막으로 Cr과 Au를 *n*-과 *p*-type 전극을 형성하기 위해 n^+-type GaN층과 p-type GaN층위에 증착한다. 사파이어 기판을 래핑(lapping) 후 330 × 325 mm^2의 크기의 각각의 칩으로 분리한다. 패키징(Packaging)을 위하여 LED 칩을 은이 함유되어 전도성을 가지는 에폭시를 이용하여 그림 9에 보이는 plastic leaded chip carrier(PLCC)의 바닥부분에 다이 본딩(die-bonding) 후 투명한 에폭시를 사용하여 캡슐화(encapsulation) 시킨다.

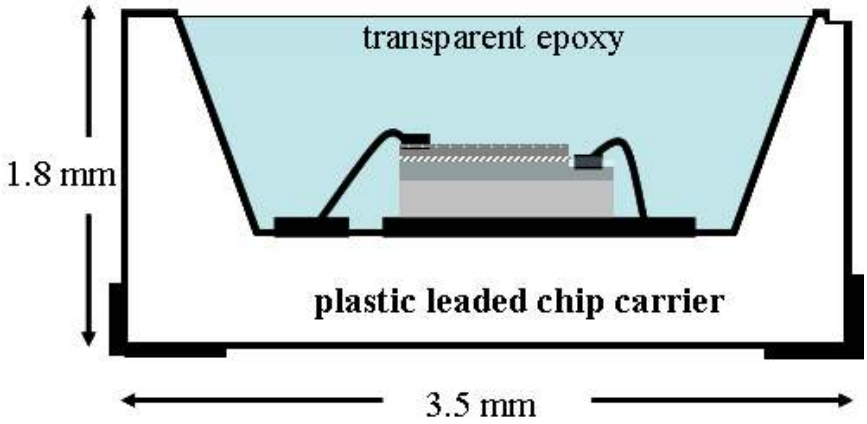


그림 9. Plastic Leaded Chip Carrier

PLCC로 패키징시킨 LED의 복사세기와 스펙트럼 세기를 측정하기 위해서, 스펙트로미터와 연결된 적분구를 사용하였다. 그림 10은 적분구의 구조를 보여주고 있다.

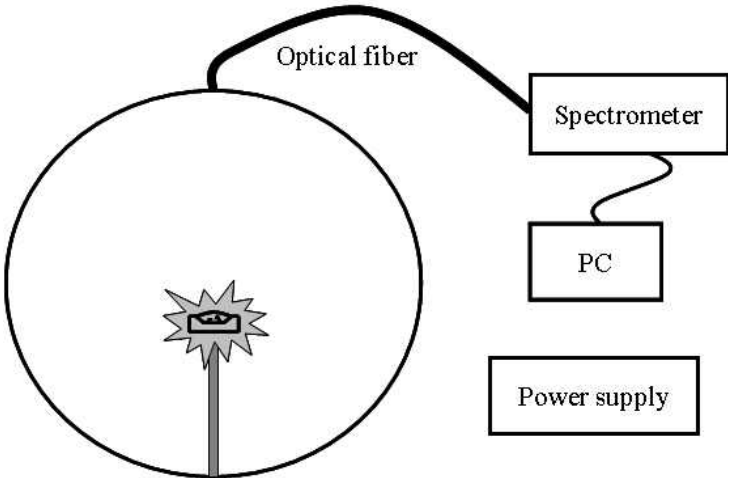


그림 10. 적분구 구조

적분구의 내부는 완벽하게 확산되는 면으로써 공간적으로 균등한 반사율을 가지고 있다.[21] 따라서, 측정된 LED의 복사속은 적분구 내부의 각점에서 확산된 모든 빛을 적분한 결과와 같다. 모든 측정은 상온에서 DC 바이어스 조건하에서 실행하였다.

여기서, 중요한 점은 LED의 출력을 간단한 칩상태가 아닌 PLCC 위에 에폭시로 캡슐화된 패키징 상태에서 측정했다는 것이다. 일반적으로, LED의 광추출 효율은 패키징 상태에서 상당한 감소가 이루어지기 때문에 간단한 칩 상태에서 측정하는 것이 일반적인 방법이다. 왜냐하면 패키징시 수행된 에폭시 캡슐화로 인해 내부에서 발생한 효과가 상쇄시키기 때문이다. 따라서, 단순히 칩 상태가 아닌 패키징된 LED를 측정함으로써 광추출 효율이 실제적이고 실질적인 증가가 이루어졌음을 보여준다. 이에 더하여 LED 상부로 방출하는 빛이 아닌 모든 방향으로 방출하는 빛의 복사속을 적분구를 이용해 측정함으로써 총 광추출 효율을 정확하게 구하였다.

제2절 제작된 발광다이오드의 광학적 · 전기적 특성 분석

그림 11은 나노 구조로 패턴된 LED의 주입전류 대 광출력 (L-I) 특성을 보여주고 있다. 나노 구조의 높이에 관계없이 나노 구조로 패턴된 LED에서 광출력의 양이 증가하는 것을 확인 할 수 있다.

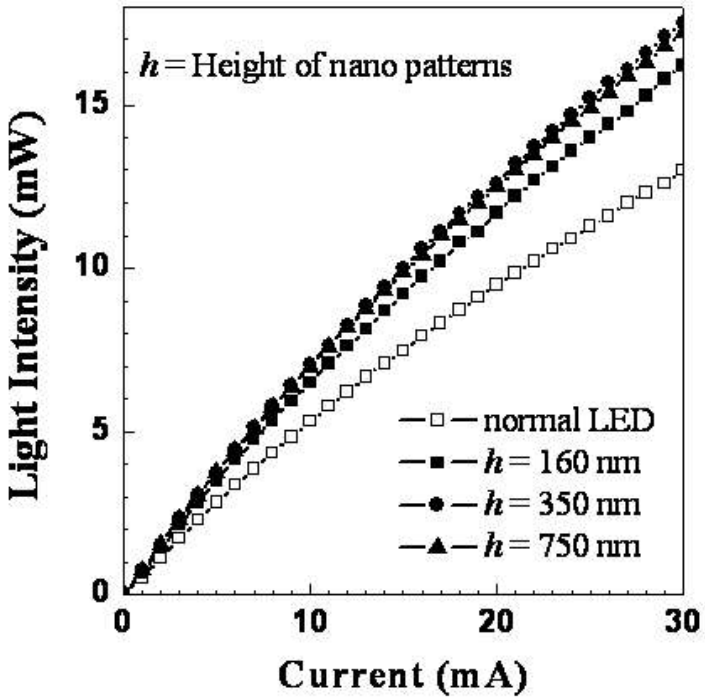


그림 11. 나노 구조로 패턴된 LED와 일반 LED의 주입전류 대 광출력 특성

나노 구조로 패턴된 LED의 전체적인 L-I 곡선은 기울기의 급격한 변화 없이 전체

적으로 깨끗하고 평탄한 기울기를 나타내었다. 주입 전류가 20 mA일 때, 나노 구조의 높이, h = 350 nm인 LED가 일반 LED에 비해 광출력이 33%정도 향상된 것을 확인할 수 있다. 이는 n-type GaN층 안의 나노 구조로 인해 빛의 산란이 일어났고, 이로 인해 광 탈출(light-escape)의 향상이 일어났기 때문에 나타난 결과이다.

그림 12는 주입 전류 20 mA에서 높이가 350 nm인 LED와 일반 LED의 방출 스펙트럼을 비교한 그림이다.

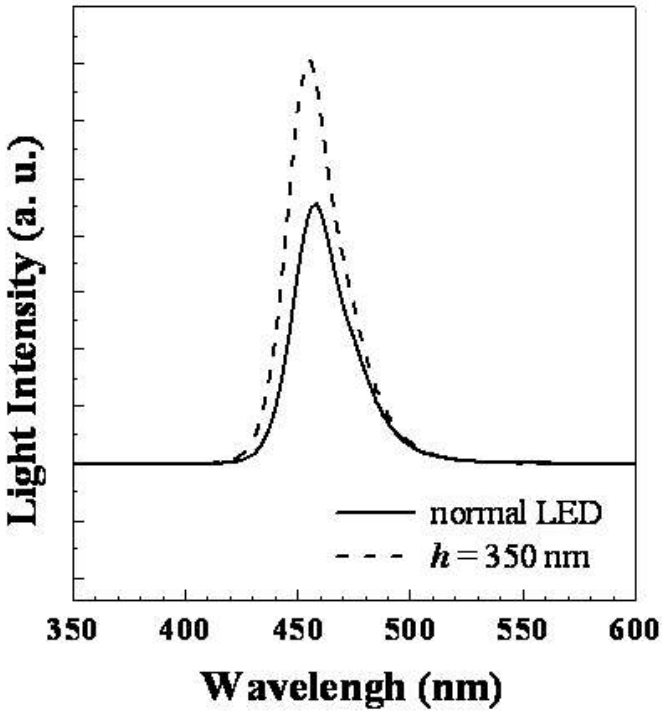


그림 12. 나노 구조로 패턴된 LED와 일반 LED의 방출 스펙트럼

방출 스펙트럼의 첨두 파장(peak wavelength)/반측폭(full width half maximum; FWHM) 값은 일반 LED에선 455/27 nm, 그리고 나노 구조로 패턴된 LED에서는

458/28 nm이다. 이 측정값은 스코프 변화를 포함한 값이다. 일반 LED와 나노 구조로 패턴된 LED의 첨두 파장과 반측폭의 차이는 이상적인 LED에서 관측되는 차이와 거의 유사한 차이를 보이고 있다. 따라서 나노 구조로 패턴된 LED의 첨두파장과 반측폭 값이 일반 LED와 비교해 차이점이 거의 없다고 할 수 있고, 단지 하나의 웨이퍼에서 생기는 특성변화로 인한 결과라고 생각된다.

다음은 나노 구조로 패턴된 LED와 일반 LED의 전압 대 전류 (I-V) 특성을 나타내는 그래프이다. 측정결과, 나노 구조의 높이가 큰 LED에서 높은 순전압 (forward voltage) V_f 값을 가지는 것으로 측정되었다.

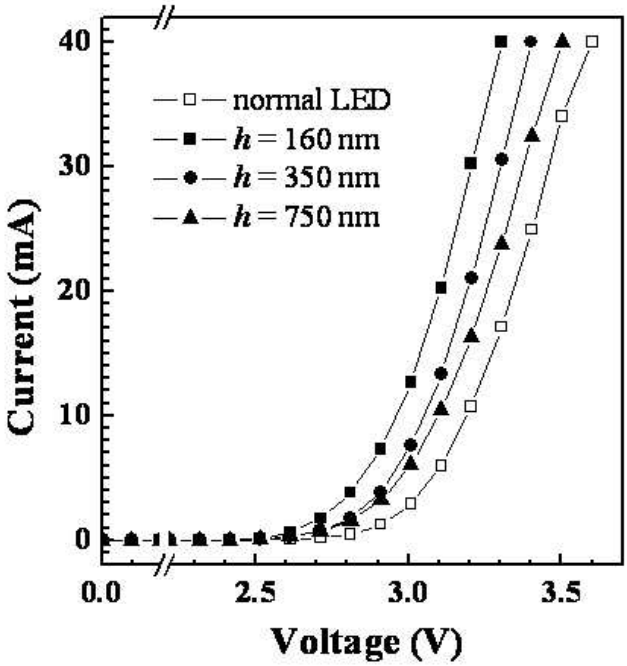


그림 13. 나노 구조로 패턴된 LED의 전압 대 주입전류 특성

또한, 나노 구조로 패턴된 LED의 I-V 곡선 기울기는 나노 구조의 높이가 감소함

에 따라 조금씩 증가하는 것을 볼 수 있다. 이는 나노 구조의 높이가 감소함에 따라 LED의 직렬저항이 줄어든다는 것을 알려준다. 이것은 나노 구조와 *n*-GaN층으로 들어오는 측면 주입 전류 간에 간섭이 일어나기 때문에 나타난 결과로 보인다. 일반 LED의 I-V 특성이 나노 구조로 패턴된 LED보다 좋지 않은데, 이 현상에 대한 명확한 이해를 위해선 더 많은 연구와 실험이 필요할 것으로 생각된다. 하지만 I-V 특성을 측정함으로써, *n*-GaN층에 패턴된 나노 구조의 높이가 활성층의 특성에는 영향을 주지 않고 LED의 직렬 저항과 관련되어 I-V 특성에 영향을 미친다는 것을 확인할 수 있다.

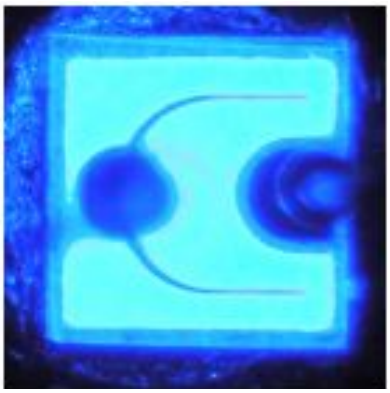
나노 구조로 패턴된 LED의 결정 특성은 일반 LED에 비해 미세하게 향상된 것으로 보인다. 하지만 향상된 정도는 매우 작기 때문에, 나노 구조로 패턴된 LED의 에피 특성이 광추출 효율의 향상에 기여한다고 단언하기에는 어렵다.

아래 표 4는 20 mA의 주입전류에서 V_f 값과 출력 파워를 요약한 결과이다.

LED 종류	Power (mW)	Forward voltage (V_f)	External quantum efficiency (%)
normal LED	9.49	3.33	17.45
h = 160 nm	11.70	3.13	21.51
h = 350 nm	12.60	3.24	23.17
h = 750 nm	12.50	3.29	22.98

표 4. 주입전류가 20 mA일 때의 LED의 V_f값 및 출력파워

아래 그림은 주입 전류가 5 mA일 때, LED의 광학현미경 사진이다.



normal LED

h = 160nm

h = 350nm

h = 750nm

그림 14. 주입전류가 5 mA일 때 LED의 발광사진

L-I 특성과 일치하게 일반 LED, 나노 구조의 높이가 160 nm, 750, 그리고 350 nm 순서로 광 출력이 증가하는 것을 볼 수 있다.

여기서, 다른 소자와 비교했을 때 나노 구조로 패턴된 LED가 갖는 이점들에 대해 생각해 보면 다음과 같다. 가장 큰 장점은 나노 구조로 패턴된 LED는 대량생산이 용이하다는 것이다. 나노 구조의 성장 시간이 패턴된 사파이어 기판(PSS) LED와 비교해 매우 짧고, 연속적인 재성장 가능성이 향상됨으로 인해 제품생산량이 증가하게 된다. 또한 소자 신뢰성도 향상된다. 따라서 나노 구조로 패턴된 LED의 제작을 통해 소자의 특성은 감소시키지 않고 높은 광추출 효율을 갖는 LED를 제작

할 수 있고, 고 비용과 제작에 어려움이 따르는 나노 구조를 간단한 방법으로 제작할 수 있는 이점을 가지게 된다.

제4장 발광다이오드의 광추출 효율 전산모사

제1절 광결정 구조를 통한 FDTD 전산모사 검증

FDTD 전산모사를 검증하기 위해서 간단한 광결정 구조에 대한 전산모사를 수행해 보았다. FDTD 전산모사를 통해 해석하고자 하는 광결정 구조는 아래 그림 15와 같다.

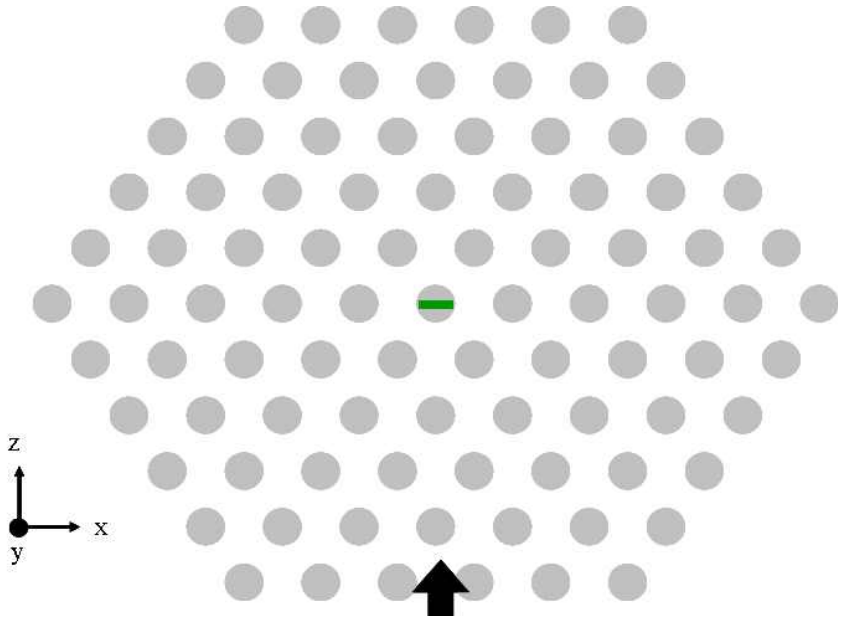


그림 15. 광결정 구조

각 점의 굴절률은 2.67, 직경은 300 nm이고 주기는 600 nm이다. 이러한 광결정 구조에 중심파장이 λ = 1330 nm이고 Pulse time은 19.95 fs인, $\triangle t = \lambda/2c = 19.95 fs$, 가우시안 펄스(gaussian pulse)를 구조물의 아래 방향에서 가해 전산모사를 수행하였다. 아래 그래프는 500 fs후의 빛의 세기를 나타내는 그래프이다.

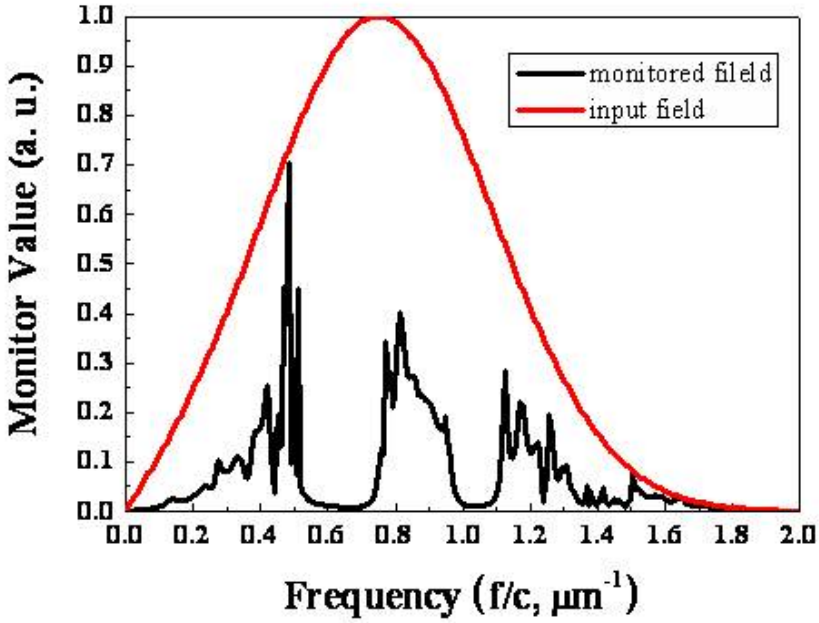


그림 16. 광결정 구조에 대한 전산모사 결과

그래프를 보면 알 수 있듯이 빛의 세기가 0인 공명 주파수 지역을 확인 할 수 있고, 이를 통해 광 밴드갭(photonic bandgap), λ_c,를 구할 수 있게 된다.

다음으로 점 결함(point defect)을 가지는 아래그림과 같은 광결정 구조를 설계하였다.

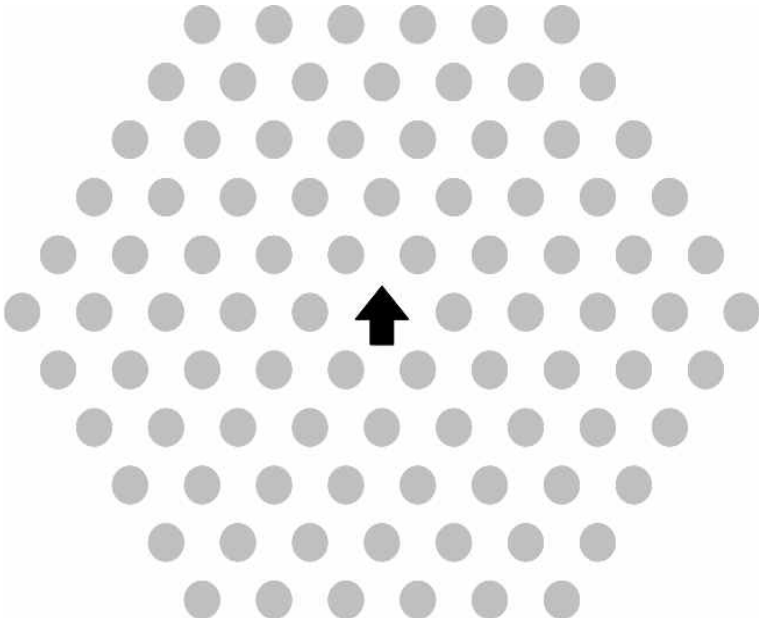


그림 17. 점 결함을 가지는 광결정 구조

그 후, 광 밴드갭에 해당하는 파장 λ_c = 1545 nm인 빛을 지속파(continuous wave; CW)를 가해 전산모사를 수행 하였다. 아래 그래프는 500 fs 후의 전산모사 결과로써 광자가 밖으로 새나가지 못하고 갇혀 있는 것을 보여주고 있다.

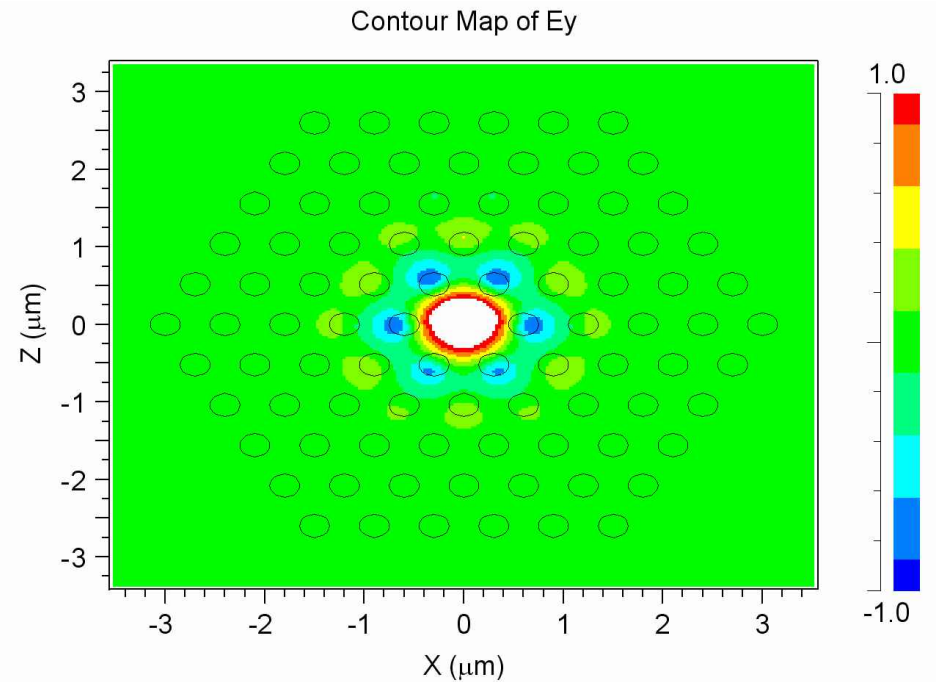


그림 18. 점 결함을 가지는 광결정 구조의 전산모사 결과

마지막으로, 선결함(line defect)을 가지는 아래와 같은 광결정 구조를 설계하여 빛의 방향을 유도하는 전산모사를 수행하였다.

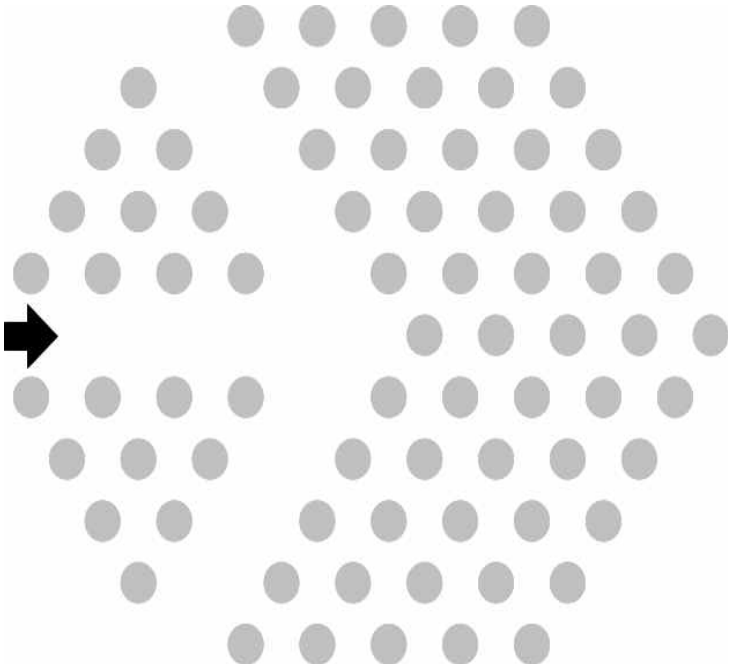


그림 19. 선결함을 가지는 광결정 구조

이 전산모사 역시 빛의 파장 λ_c = 1545 nm인 빛을 CW로 가해 수행하였고, 500 fs 후에 광자의 세기를 측정해 보았다.

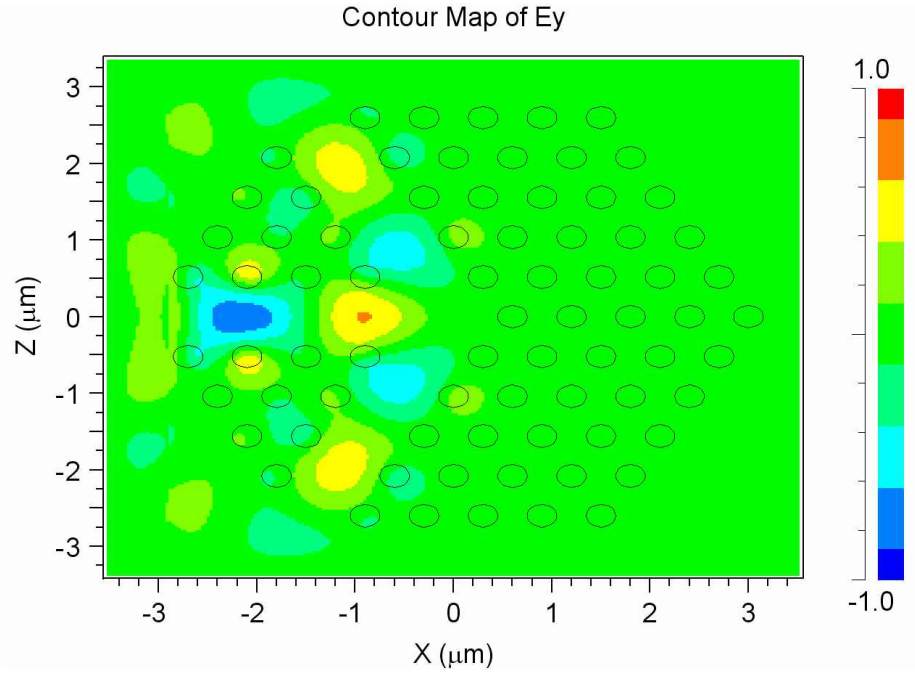


그림 20. 선결함을 가지는 광결정 구조의 전산모사 결과

전산모사 결과, 선결함을 가지는 광결정 구조에서 광자가 선을 따라서 진행하고 있음을 확인 하였다.

제2절 나노 구조로 패턴된 발광다이오드의 전산모사를 위한 모델링

광결정 구조에 대한 전산모사를 통해 FDTD 전산모사 툴을 효과적으로 검증할 수 있었고, 이를 바탕으로 전산모사를 위한 나노 구조로 패턴된 LED 구조를 모델링해 보았다. 그림 21은 실제적인 FDTD 전산모사를 위한 나노 구조로 패턴된 LED를 모델링한 구조이다.

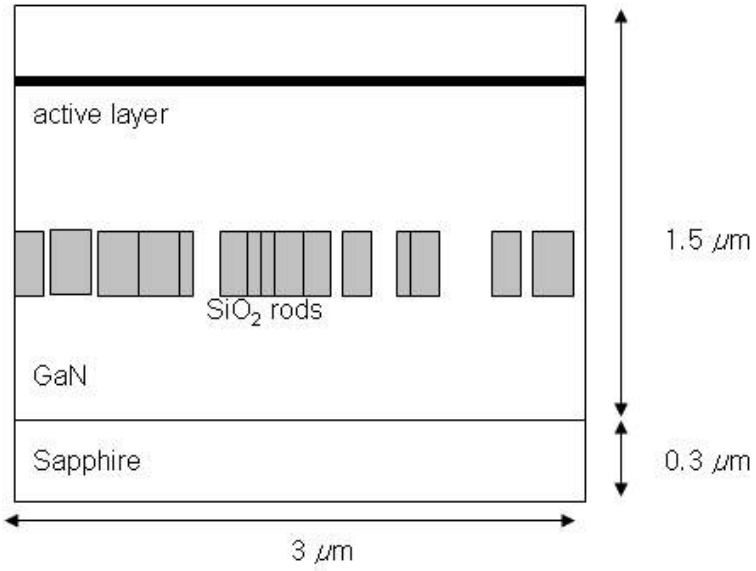


그림 21. 전산모사를 위한 나노 구조로 패턴된 LED의 구조

LED 구조는 사파이어 기판 위에 하나의 GaN 층을 가지고 있게끔 모델링하였다. 실제 LED에서, GaN 층의 두께는 약 5 ㎛이다. 하지만 전산모사 상에서 이를 계

산하기에는 너무 두껍기 때문에 유효파장(effective wavelength)을, $\lambda_{eff} = \lambda / n_{GaN} = 173\,nm$, 고려하여 다중 모드(multiple modes)를 생성할 수 있을 정도의 1.5 μm두께로 GaN 층을 설정하였다. 사파이어 두께는, GaN층과 사파이어 기판 사이의 경계면으로 향하는 대부분의 빛은 GaN층으로 다시 돌아오지 않는다고 [22] 가정하고 0.3 μm두께로 모델링하고 PML 조건을 적용하였다. 계산 시 메사와 전극 구조는 무시하였다. 임의로 뿌려져 있는 나노 구조는 실제 n-GaN 층에 있는 나노 구조의 SEM 이미지를 토대로 아래 그림과 같이 모델링하였다.

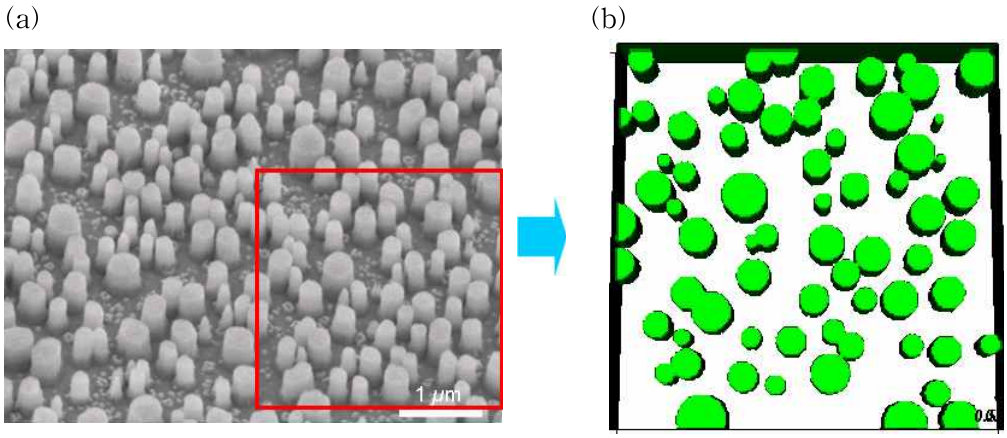


그림 22. 나노 구조의 모델링

그림 22-(a)는 나노 구조의 SEM 이미지이고, 그림 22-(b)는 FDTD 전산모사에서 나노 구조의 굴절률 분포를 보여주고 있는 사진이다.

FDTD 방법을 이용하여 LED 구조에 대한 전산모사 수행 시, 신뢰성 있는 결과를 얻기 위해선 빛의 간섭 효과를 고려해야 한다. 실제 LED 구조에서 활성층에서 방출된 빛은 그림 23에서 보이는 횡방향인 z방향으로 간섭하게 된다. 왜냐하면, x, y방향의 크기가 300 × 300 μm^2로 GaN층의 두께에 비해 매우 크기 때문에 횡방향인 z방향으로 간섭 하게 된다.

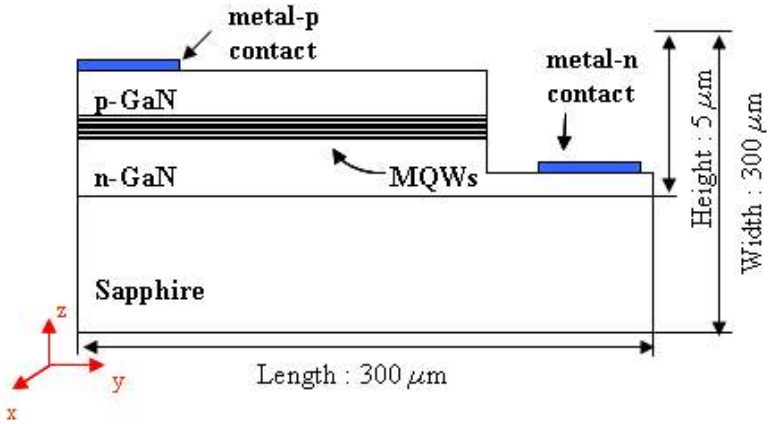


그림 23. 실제 LED의 구조

이러한 간섭효과를 FDTD 전산모사 상에 반영하기 위해서는 적절한 pulse width를 구해야 한다. 일반적으로 effective pulse width는 아래와 같은 식으로 정의된다.

$$Effective\,pulse\,width\,(\mu m) = \frac{Pulse\,width\,(\mu m)}{n_{GaN}} \qquad (4\text{-}1)$$

앞에서 모델링한 LED 구조의 경우, effective pulse width는 1.5 ㎛보다는 커야하고 3.7 ㎛보다는 작아야 한다. 만약 전산모사 수행 시 LED 구조의 횡 방향의 두께보다 작은 pulse width로 계산을 한다면, 전산모사 동안 간섭 효과가 고려되지 않게 된다. 반면, pulse width를 큰 값으로 설정하면 강한 간섭 현상이 나타나게 되고 이는 강한 결맞음을 가진다는 것을 의미한다. 따라서 횡 방향의 두께를 고려한 간섭효과를 적용하기 위하여 적절한 pulse width를 설정하는 것이 중요하다. 전산모사를 통해 같은 구조 내에서 변화하는 pulse time에 따라 다른 결과를 나타내는 것을 확인하였고 이는 다음 절에서 좀 더 자세히 설명하겠다.

활성층에 대한 모델링은 방사하는 광원(radiating source)과 같은 점 쌍극자(point dipole)를 사용하였다. 250 × 250 개의 충분히 많은 쌍극자들이 다중양자우물(multiple quantum wells; MQWs) 지역에 퍼져 있는 것으로 고려하였다. 각각의 쌍극자들이 비간섭성 빛(incoherent light)을 방출하도록 설정하기 위해, 각각을 무

작위로 활성층위에 위치시키고, 활성층 경계면을 따라 TE-편광 되어있게 설정하였다. 또한 전기장 방향과 위상도 값을 가지게 설정하였다. 활성층의 흡수 계수값은 Al 조성비에 따라 각각 주어진 값을 가진다. 예를 들어 파장이 469 nm일 때, 흡수 계수는 300 cm^{-1}이고, 이것은 $n_{MQW} = 2.67 - i0.09554$과 같다.[23] TE-편광된 빛을 사용하는 이유는 두 유전체 사이에 위치한 활성층에서 방출된 빛이 TE 편광을 가지기 때문이다.[24] 그리고 polarization-resolved electro luminescence 측정을 통해, TE-편광이 InGaN/GaN QW blue LED에서 지배적이라는 것을 알 수 있었기 때문이다.[25]

FDTD 전산모사에서 쌍극자를 여기하기 위해서는, 두 가지 방법이 사용된다. 하나의 경우는, 각 쌍극자가 동일한 각 주파수를 가진 사인 함수로 표현되는 것이다.[26,27] 그 결과 단색 방출을 일으킨다. 이 방법을 이용하여 광결정 구조를 갖는 LED의 FDTD 전산모사를 수행하면, LED의 광 출력이 수백 fs 이전에 점근적으로 정상상태 값에 접근 하게 된다. 다른 방법은, 쌍극자 펄스로 방출된 빛이 주어진 첨두 파장에서 가우시안 빔(gaussian profile)으로 변조되어 유한 시간 동안 지속되는 방법이다.[28] 이 경우에, 펄스에 가능한 총 광자 수는 유한하고 공기로 추출된 시간에 따라 적분된 광자 에너지가 증가한다.

최종적으로 우리가 계산할 LED 구조의 면적은 3 × 3 μm^2로 줄이고 PBC 조건을 적용함으로서, 계산 영역을 현실적으로 줄이면서도 실제 상황을 반영하였다. 계산을 위한 공간 그리드 사이즈는 $\Delta x = 10nm$, 시간 그리드 사이즈는 $\Delta t \leq 16.7$ atto sec로 설정하였다. GaN층과 공기층의 경계면으로부터 1 μm떨어진 표면에서 시간에 따른 필드(field)의 파워를 계산하고 그 값을 적분함으로써 광추출 효율을 계산하였다.

제3절 전산모사 결과 및 실험결과와의 비교분석

앞선 실험결과에서 나노 구조의 높이에 관계없이 나노 구조로 패턴된 LED에서 광출력이 향상되었고, 총 광출력 대 주입 전류 곡선 특성 또한 기울기의 급격한 변화 없이 매끄러운 곡선을 보임을 확인하였다. 광출력의 증가는 앞에서 언급했듯이, *n*-GaN 층의 나노 구조들에 의해 빛이 산란을 일으켜 광 탈출이 향상되었기 때문이다.

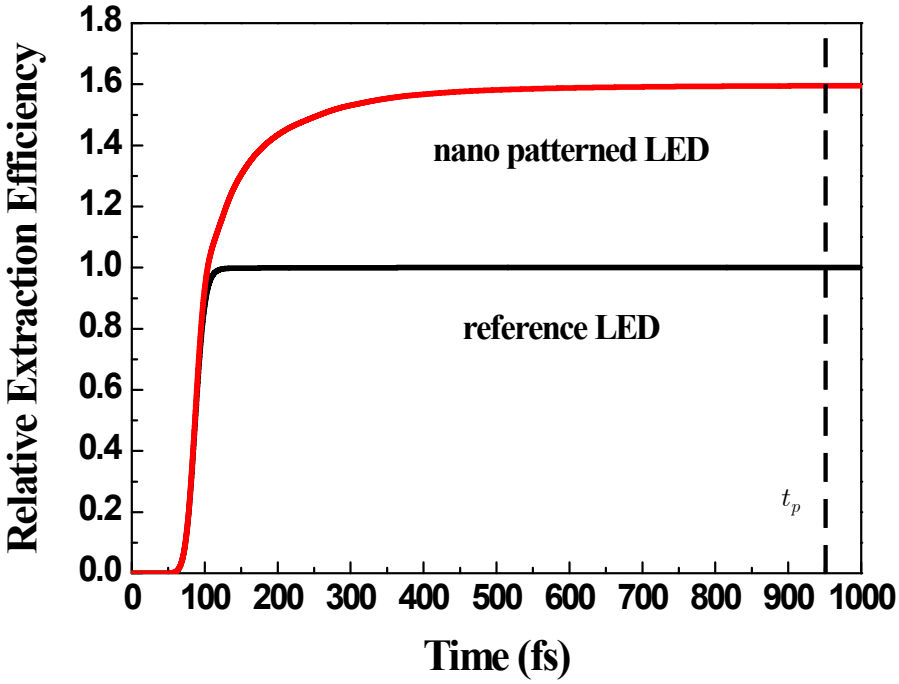


그림 24. 시간에 따라 적분된 광자 에너지

위의 그림은 나노 구조의 높이가 550 nm인 나노 구조로 패턴된 LED와 일반 LED의 변화하는 시간에 따른 적분된 광자에너지를 보여주고 있다. 시간에 따라 적분한 광자 에너지가 점근적으로 증가하고, 일반 LED에 비해 향상된 것을 볼 수 있다. 광추출 양을 결정하기 위해선, 광자가 LED 경계에 도달하는 광자의 평균 수명(life time)을 고려해야 한다. 실제 실험에서 사용된 LED의 크기 (300 × 300 μm^2)를 고려하여 LED의 중심에서 생성된 광자가 LED의 경계에 도착하기까지의 시간을 구하면 대략 950 fs이다. 이 시간을 빛 전파 시간, t_p,로 결정하였고, 이 시간에 해당하는 광자에너지의 비를 광추출 효율의 비로 결정 하였다. 따라서 그림 23으로부터 높이 550 nm를 갖는 나노 구조로 패턴된 LED가 일반 LED와 비교해 광추출 효율이 1.6배 향상된 것을 확인 할 수 있었다. 이에 더해 나노 구조의 높이가 160 nm, 350 nm, 550 nm, 750 nm를 갖는 LED에 대해 계산을 수행 하였다.

그림 25는 다양한 pulse time에서 나노 구조의 높이에 따른 표준화된 추출 효율을 보여준다.

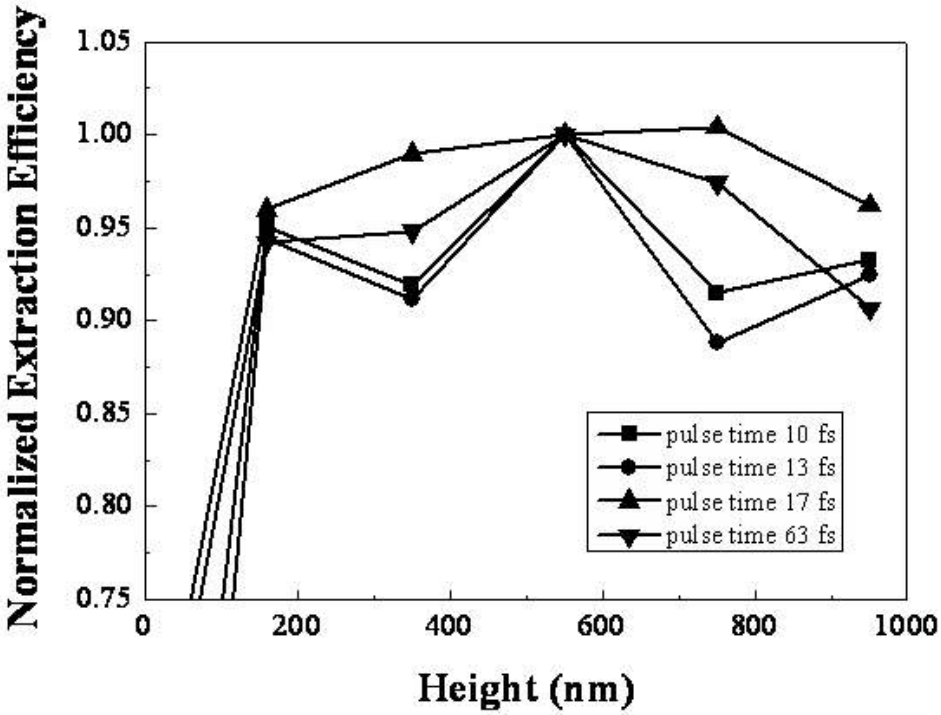


그림 25. 다양한 pulse time에 따른 광추출 효율

Pulse time이 17 fs일 때 결과 값이 흔들림 없이 매끈하고 깨끗한 곡선을 나타내는 것을 확인할 수 있고, pulse time이 17 fs보다 크거나 작을 경우 곡선이 크게 흔들리는 것을 볼 수 있다. 따라서 위의 결과를 통해 17 fs의 pulse time이 모델링 된 LED 구조의 광원에 가장 적합하다는 결론을 얻을 수 있다. 실제로, 실험에 사용된 실제 LED의 스펙트럼을 통해 $\triangle\lambda \simeq 30nm$임을 확인하였고 이를 통해 $1/\triangle\nu = 20fs$를 구할 수 있었다. 따라서 본 전산모사 결과가 실험결과와 정확하게 일치하다는 것을 확인할 수 있었다. 전산모사에서 PBC 경계조건을 적용한 가로와 세로 방향은 대부분의 pulse time에서 간섭효과가 상쇄된다. 그 이유는 실제 LED에서, 가로와 세로 방향 크기는 300 μm이상이기 때문에 이 방향에 따른 간섭 효과는 무시할 수 있기 때문이고, 이를 반영하기 위하여 PBC 경계조건을 사용하였다.

아래 그림은 최적화된 pulse time(20 fs)에서 나노 구조의 높이에 따른 광추출 효율과 실험결과를 비교한 결과이다.

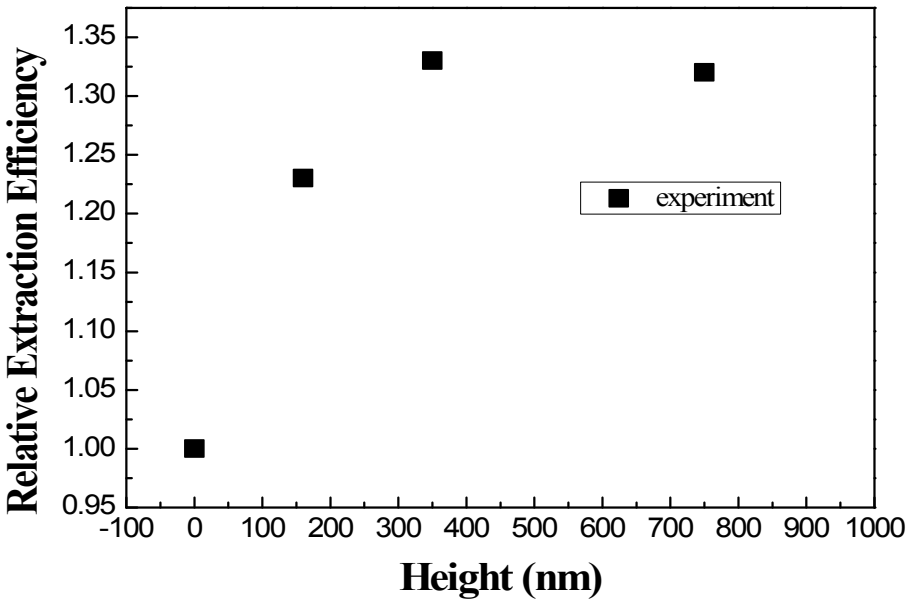


그림 26. 실험을 통해 얻어진 나노 구조의 높이에 따른 광추출 효율

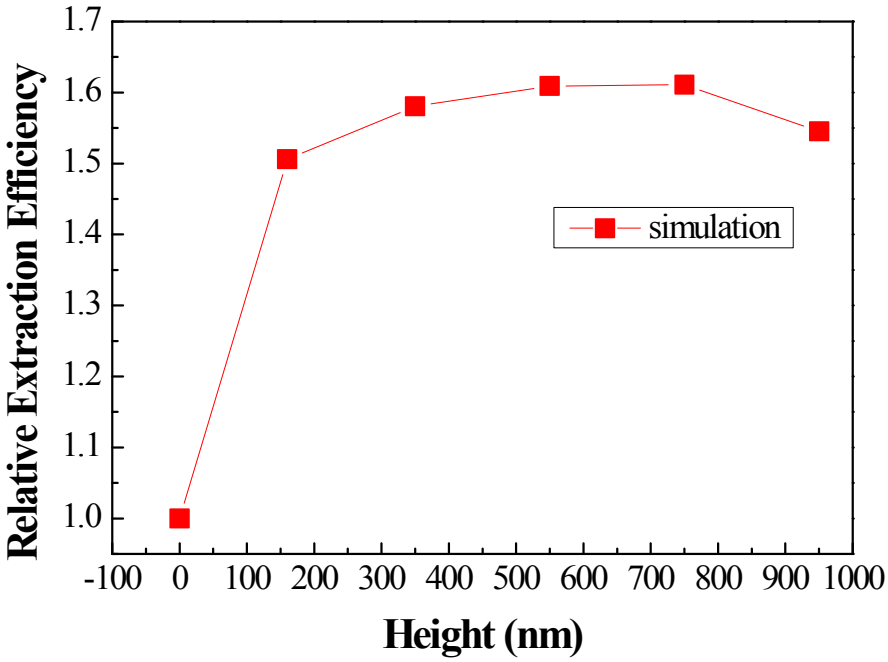


그림 27. 전산모사를 통해 계산된 나노 구조의 높이에 따른 광추출 효율

나노 구조의 높이에 따라 광추출 효율이 증가하고 약 350~750 nm의 높이에서 최대가 되었다가 다시 감소하는 것으로 나타났고 실험 결과와 일치하는 경향을 보인다.

마지막으로 임의로 선택한 영역이 실제지역의 모든 경향을 설명할 수 있는지를 확인해 보기 위하여 3 × 3 μm^2크기의 다른 영역에 대해서도 계산해 보았다.

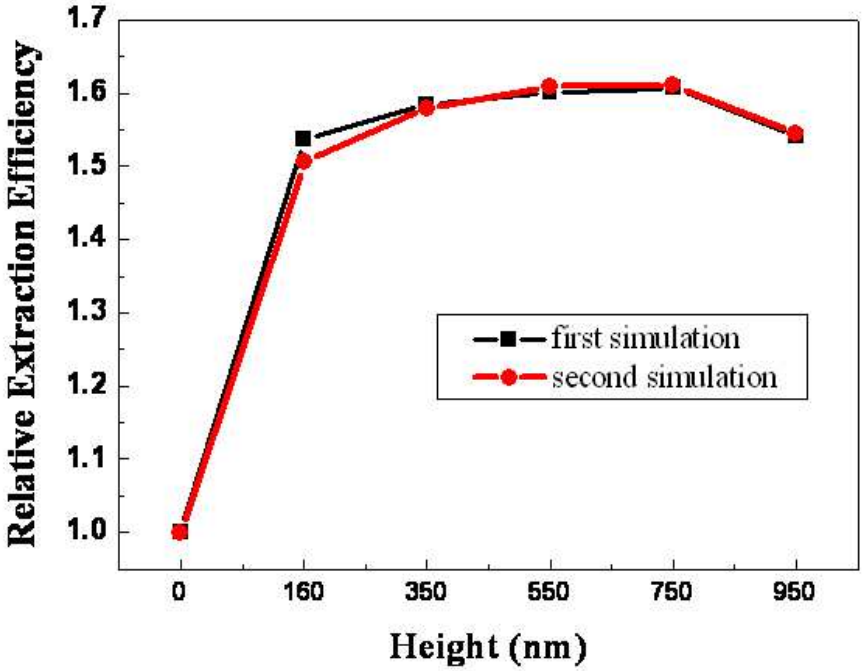
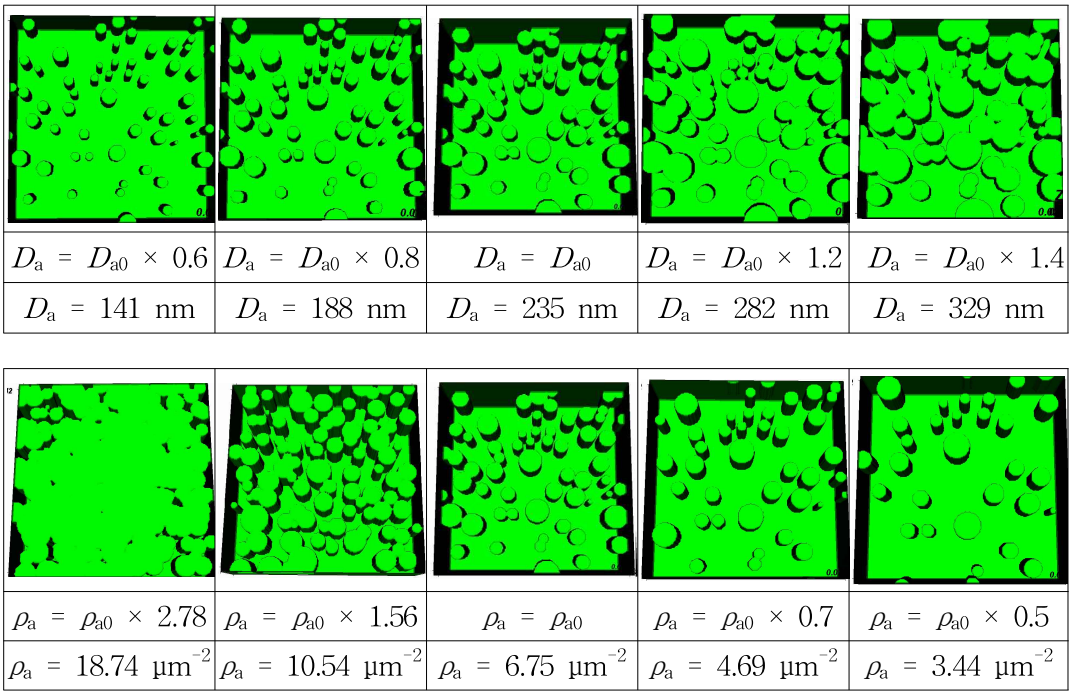


그림 28. 다른 영역의 나노 구조에 대한 전산모사 결과

그림 28에서 보는 것과 같이 다른 영역에 대한 전산모사 결과 또한 거의 유사한 경향을 보여 주었고, 임의로 선택한 3 × 3 μm^2 크기의 영역이 임의로 분포된 나노 구조의 전체 경향을 설명할 수 있음을 확인하였다.

제4절 광추출 효율 증가를 위한 최적의 발광다이오드 구조 디자인

최적의 LED 구조를 디자인하기위해 나노 구조의 직경과 밀도를 변화시켜 보았다. 실험을 통해 얻은 SEM 사진을 통해 나노 구조의 평균 직경, $D_{a0} = Average\ Diameter\ of\ Nano\ Structure = 235\,nm$, 과 평균 밀도, $\rho_{a0} = Average\ Density\ of\ Nano\ Structure = 6.75\,\mu m^{-2}$,를 구하고 이를 각각 축소, 증가 시켜 새로운 LED 구조를 설계하였다.



$D_a = D_{a0} \times 0.6$	$D_a = D_{a0} \times 0.8$	$D_a = D_{a0}$	$D_a = D_{a0} \times 1.2$	$D_a = D_{a0} \times 1.4$
D_a = 141 nm	D_a = 188 nm	D_a = 235 nm	D_a = 282 nm	D_a = 329 nm
$\rho_a = \rho_{a0} \times 2.78$	$\rho_a = \rho_{a0} \times 1.56$	$\rho_a = \rho_{a0}$	$\rho_a = \rho_{a0} \times 0.7$	$\rho_a = \rho_{a0} \times 0.5$
ρ_a = 18.74 μm^{-2}	ρ_a = 10.54 μm^{-2}	ρ_a = 6.75 μm^{-2}	ρ_a = 4.69 μm^{-2}	ρ_a = 3.44 μm^{-2}

그림 29. 나노 구조의 직경과 밀도 변화

그 후, 앞의 전산모사와 똑같은 조건에서 위와 같은 구조에 대한 전산모사를 수행

하였다.

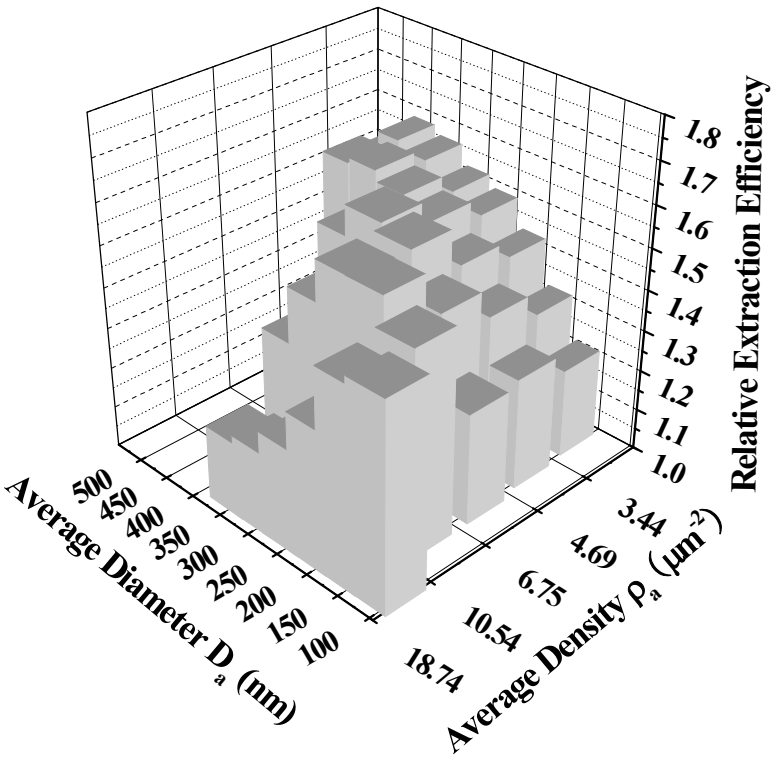


그림 30. h = 350 nm일 때 직경과 밀도에 변화에 따른 광추출 효율

위의 그림은 나노 구조의 높이가 350 nm일 때의 전산모사 결과로써 상대적인 광추출 효율이 나노 구조의 직경과 밀도 변화에 따라 변화하는 것을 볼 수 있다. $D_a = 282\,nm, \rho_a = 6.75\,\mu m^{-2}$ 인 지점에서 최대 광추출 효율을 나타내고 있음을 확인하였다.

다음은 나노 구조의 높이가 550 nm일 때의 직경과 밀도변화에 따른 전산모사 결과이다.

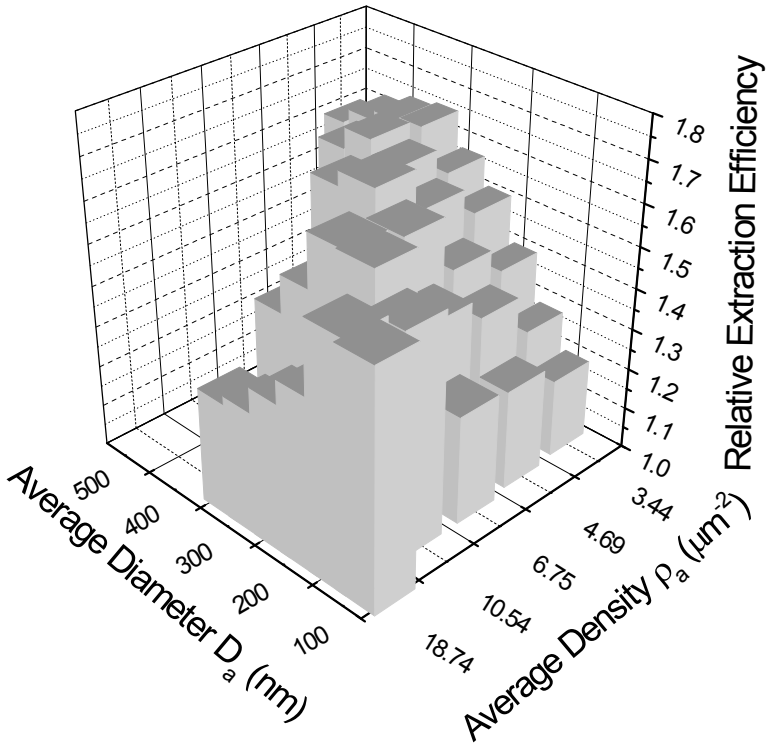


그림 31. h = 550 nm일 때 직경과 밀도에 변화에 따른 광추출 효율

이 또한, $D_a = 282\,nm, \rho_a = 6.75\,\mu m^{-2}$ 인 지점에서 최대 광추출 효율을 나타내고 있다.

계속해서 나노 구조의 높이가 750 nm일 때의 직경과 밀도변화에 따른 전산모사 결과는 아래와 같다.

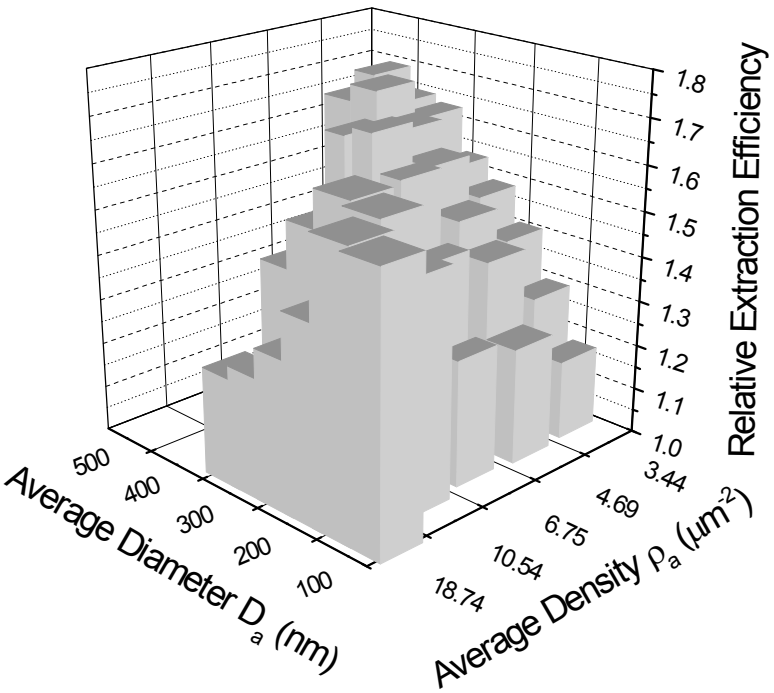


그림 32. h = 750 nm일 때 직경과 밀도에 변화에 따른 광추출 효율

앞에서 구했던 최대값과 비교해 보면, 평균직경이 증가하고 평균밀도는 감소한 $D_a = 376\,nm, \rho_a = 4.69\,\mu m^{-2}$ 지점에서 최대값을 나타내고 있다. 하지만 나노 구조가 분포된 전체면적은 거의 비슷하기 때문에 앞의 결과들과 유사한 경향을 나타낸다고 할 수 있다.

마지막으로 나노 구조의 높이가 950 nm일 때의 직경과 밀도변화에 따른 광추출 효율을 계산하였다.

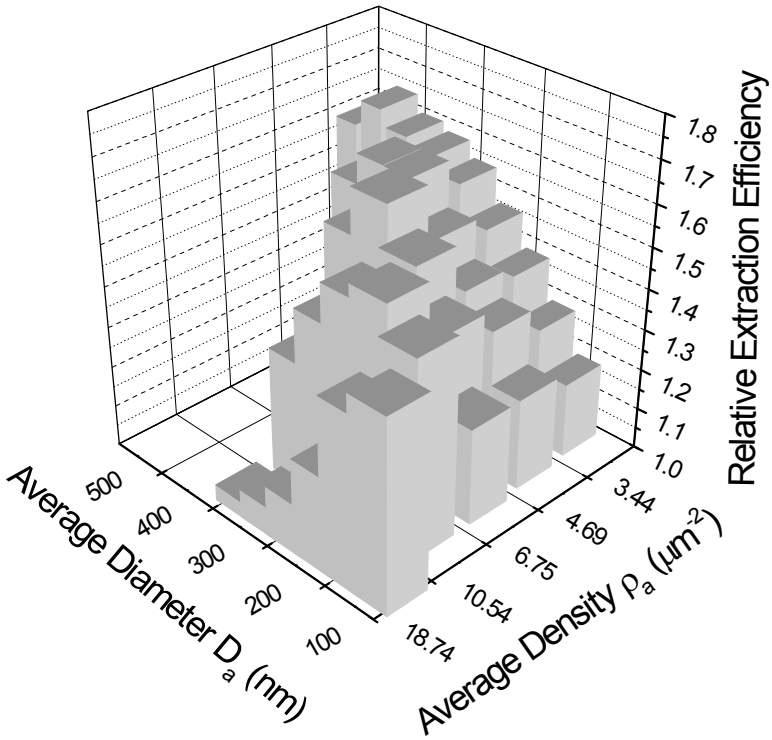


그림 33. h = 950 nm일 때 직경과 밀도에 변화에 따른 광추출 효율

이 경우도, 앞의 결과와 같은 $D_a = 282\,nm, \rho_a = 6.75\,\mu m^{-2}$ 인 지점에서 최대 광추출 효율을 나타내고 있다.

나노 구조의 평균 직경과 밀도변화에 따른 전산모사를 통해, 현재 구조에서 나노 구조의 평균 직경을 282 nm로 증가시킨다면 가장 높은 광추출 효율을 보이는 최적의 LED 구조를 제작할 수 있을 것으로 예상되었다.

제5장 결론 및 향후 계획

본 논문에서는, LED의 광추출 효율을 증가시키기 위한 하나의 방법으로써 *n*-GaN층에 나노 구조가 패턴된 고 효율 InGaN 계열 LED를 제작하였다. 제작된 LED의 광학적·전기적 특성을 분석하기 위하여 에폭시 캡슐화를 통해 LED를 패키징 하였고, 총 광출력 파워를 측정해 본 결과 일반 LED와 비교해 약 1.33배의 높은 효율을 나타내는 것을 확인하였다. 이러한 광출력 증가는 LED에 집적된 나노 구조에 의해 활성층에서 방출된 빛의 산란이 일어났고, 이로 인해 광탈출이 향상되었기 때문에 나타난 결과로 보인다.

그리고 3-D FDTD 방법을 이용해 나노 구조로 패턴된 LED 구조의 광추출 효율을 이론적으로 계산하였다. 실제 제작된 나노 구조로 패턴된 LED 구조를 물리적인 근거를 가지고 간단한 구조로 디자인 하였고, 광원을 쌍극자 펄스 형태로 모델링하였다. LED에서 방출된 광자의 수명을 고려하여, 광추출 효율을 계산고, pulse time이 결맞음 길이와 관련되어있다는 것을 확인 하였다. 앞의 실험결과 일치한 결과를 보이는 전산모사를 통해 나노 구조의 높이에 따라 광추출 효율이 변화한다는 것을 알았고, 최적의 높이를 찾을 수 있었다. 또한 최적의 LED 구조를 디자인하기 위해 나노 구조의 직경과 밀도를 변화시켜가며 전산모사를 수행한 결과, 나노 구조의 평균 직경을 282 nm로 증가시켰을 때 가장 높은 효율을 나타내는 LED를 제작할 수 있음을 보였다.

따라서, 나노 패턴된 LED 구조는 LED의 광추출 효율을 향상시키기 위한 새롭고 효과적인 하나의 접근이라고 생각된다.

향후, 본 전산모사 결과를 토대로 나노 구조의 직경과 밀도 변화에 관련된 실험을 수행할 필요가 있을 것으로 생각된다.

[감사의 글]

이제 세상을 향해 새로운 첫 발걸음을 내딛으려 합니다. 2년 동안 저를 지켜봐 주시고 많은 격려와 도움을 주신 분들께 이 글을 통해 감사의 마음을 전해드리고자 합니다.

먼저, 저에게 학문적 기틀을 잡아주시고 지속적인 가르침과 격려를 해주신 박시현 지도교수님께 머리 숙여 감사를 드립니다. 교수님께 배웠던 연구자의 마음가짐과 삶에 대한 성실한 태도를 마음속에 깊이 새기고 열심히 살아가겠습니다. 대학원 과정동안 많은 가르침을 주신 김진태 교수님, 김현수 교수님, 안태정 교수님 그리고 논문 연구에 관련된 많은 가르침을 주셨던 박종락 교수님께 깊은 감사를 드립니다. 그리고 바쁘신 와중에도 저의 논문을 심사해주신 권호기 박사님, 최수철 교수님께도 진심으로 감사드립니다.

논문이 완성되기까지 실험에 관련된 실질적인 도움을 주셨던 나이넥스(주) 권광우 이사님과 실험 중간 중간에 세심하게 챙겨주셨던 정동열 대리님, 그리고 같이 실험하느라 고생했던 민주에게도 진심으로 감사를 드립니다.

실험실 창단 멤버로써 지금까지 같이 고생했고, 앞으로 실험실을 이끌어 나가야 할 동기 현행이와 광기술원에서 열심히 생활하고 있는 항상 쾌활한 재훈이, 실험실 장으로써 실험실을 잘 이끌어가고 있는 경태, 그리고 실험실 사람들에게 즐거움을 줬던 석현이형, 막내들 홍수, 현성이 에게도 고마움을 전하고 싶습니다. 그리고 라이툴스 시뮬레이터 태원이, 학과일과 실험실일 때문에 항상 바쁜 정문이 에게도 고맙다는 말을 전합니다. 그리고 논문을 비롯한 많은 부분에서 많은 도움을 줬던 호형에게도 고맙다는 말을 전해드립니다.

오래 전부터 나에게 힘이 되어준 친구들, 영혁이, 민호, 치호, 슬기, 창진이, 회영이, 진형이, 연우, 동호형, 석진이형, 지만이형 언제나 하는 일이 잘 되길 빌며, 앞으로 인생을 살아가면서 항상 같이했으면 합니다.

마지막으로, 제가 지금까지 살아갈 수 있는 힘을 주신 사랑하는 부모님께 감사드립니다. 두 분의 헤아릴 수 없이 가득한 사랑과 관심, 인내가 없었다면 지금의 저

는 결코 있을 수 없었을 것입니다. 두 분의 사랑에 항상 감사하며 최선을 다해 열심히 살아가겠습니다. 항상 힘을 주시고 챙겨주신 이모부와 이모, 미래를 위해 열심히 준비하고 있는 형과 언제나 고마운 내 동생 제헌이 에게도 고맙다는 말을 전하고 싶습니다.

이 외에 제가 미처 언급하지 못한 고마운 분들이 너무나 많습니다. 그 분들의 이름을 하나하나 되새기지 못함을 죄송하게 생각하며, 대신 제 깊은 감사의 말로 이 글을 마칠까 합니다. “모두들 정말 감사드립니다.”

[참고문헌]

[1] F.K. Yam, Z. Hassan, Innovative advances in LED technology, *Micro electronis Journal* 36, 129 (2005)

[2] M.G. Craford, Overview of device issues in high-brightness light emitting diodes, *Semiconductors and Semimetals*, vol. 48, Academic Press, New York, 1977, p.47

[3] III Vs Review: *the Advanced Semiconductor Magazine*, vol. 16(6), (2003)

[4] 김지동, LED 기술의 현신적 진보, 첨단기술보고, *Kisti*, 5월 (2005)

[5] Y. Kawakami, Y. Narukawa, K. Omae, S. Fujita, and S. Nakamura, *Phys. Status Solidi A* 178, 331 (2000)

[6] T. Nishida, H. Saito, and N. Kobayashi, *Appl. Phys. Lett.* 79, 711 (2001).

[7] I. Schnitzer, E. Yablonovitch, C. Caneau, and T. J. Gmitter, *Appl. Phys. Lett.* 62, 131 (1993)

[8] T. Fujii, Y. Gao, R. Sharma, E. L. Hu, S. P. DenBaars, and S. Nakamura, *Appl. Phys. Lett.* 84, 855 (2004)

[9] D. -S. Han, J. -Y. Kim, S. -I. Na, S. -H. K, K, -D, Lee, B. Kim, and S. J. Park, *IEEE Photonic Tech. L.* 18, 1406 (2006)

[10] D. W. Kim, H. Y. Lee, M. C. Yoo, and G. Y. Yeom, *Appl. Phys. Lett.* 86, 052108-1 (2005)

[11] K. Tadatomo, H. Okagawa, Y. Ohuchi, T. Tsunekawa, Y. Imada, M. Kata and T. Taguchi, *Jpn. J. Appl. Phys.* 40, L583 (2001)

[12] M. Yamada, T. Mitani, Y. Narukawa, S. Shioji, I. Niki, S. Sonobe, K. Deguchi, M. Sano and T. Mukai, *Jpn. J. Appl. Phys.* 41, L1431 (2002)

[13] J. Cho, H. Kim, H. Kim, J. W. Lee, S. Yoon, C. Sone, Y. Park, and E. Yoon, *phys. stat. sol. (c),* 2, 2874 (2005)

[14] compound semiconductor, *Nichia* (2004)

[15] T. N. Oder, J. Shakya, J. Y. Lin, and H. X. Jiang, *Appl. Phys. Lett.* 83, 1231 (2003)

[16] J. J. Wierer, M. R. Krames, J. E. Epler, N. F. Gardner, M. G. Craford, J. R. Wendt, J. A. Simmons and M. M. Sigalas, *Appl. Phys. Lett.* **84**, 3885 (2004)

[17] K.S. Yee, "Numerical solution of initial boundary value problems involving Maxwell's equations in isotropic media" *IEEE Trans. Antennas Propagat.* AP-14, 302 (1966)

[18] J.P. Berenger, J. Comput. *Phys.* **114**, 185 (1994)

[19] B.-J. Kim and S.-S. Cho: *Korea Patent* 10-0618086 (2006)

[20] S.-H. Lee, H.-K. Son, S.-J. Kim, H.-H. Jeong, J.-S. Jang, J.-J. Jung, S.-H. Lee, T. H. Kim, and Y. M. Yu: *Phys. Status Solidi A* **201** 2726 (2004)

[21] Lapsphere Technical Guide (Lapsphere, Inc., 1998)

[22] 1. W. J. Choi, Q-H. Park, D. Kim, H. Jeon, C. Sone, and Y. Park, *J. Korean Phys. Soc.* **49**, 877 (2006)

[23] O. Ambacher, D. Brunner, R. Dimitrov, M. Stutzmann, A. Sohmer, and F. Scholz, *Jpn. J. Appl. Phys.* **37**, 745 (1998)

[24] S. Fan, P. R. Villeneuve, J. D. Joannopoulos, and E. F. Schubert, *Phys. Rev. Lett.* **78**, 3294 (1997)

[25] 1. J. Shakya, K. Knabe, K. H. Kim, J. Li, J. Y. Lin, and H. X. Jiang, *Appl. Phys. Lett.* **86**, 091107 (2005)

[26] W. J. Choi, Q-H. Park, D. Kim, H. Jeon, C. Sone, and Y. Park, *J. Korean Phys. Soc.* **49**, 877 (2006)

[27] C.-C. Wang, H. Ku, C.-C. Liu, K.-K. Chong, C.-I Hung, Y.-H. Wang, M.-P. Houng, *Appl. Phys. Lett.* **91**, 121109 (2007)

[28] 1. Y. R. Do, Y. C. Kim, Y.-W. Song, C.-O Cho, H. Jeon, Y.-J. Lee S.-H. Kim, and Y.-H. Lee, *Adv. Materials* **15**, 1214 (2003)

[부 록]

광선추적 방법을 이용하여 마이크로 렌즈가 집적된 발광다이오드의 광추출 효율 전산모사

1. LED 구조와 전산모사 툴

우리가 고려한 LED 구조는 다음과 같다. 사파이어 기판의 두께는 300 μm, n-GaN층의 두께는 4 μm, 3 주기의 InGaN/GaN 양자 우물, p-GaN층은 0.4 μm두께이며, 가로 세로 각각 300μm, 300μm의 크기이다. LED의 방출파장은 LG Innotek에서 생산된 상업용 LED의 방출 파장을 사용했으며, 중심 파장 430 nm, 반치폭 18.7 nm인 방출 광이 양자우물면에서 람버시안 형태로 방출 하는 것으로 가정하였다. 마이크로렌즈는 LED 칩에서 맨 위의 p-GaN 면 위에 집적되었고, 마이크로렌즈의 굴절률은 1.5로 가정하였다.

Optical Research Associates의 상업용 소프트웨어인 LightTools를 사용하여 광경로 추적 방법으로 계산을 수행하였다.

2. 광추출 효율의 변화

먼저 LED 칩 위에 직경이 300 μm인 렌즈 한 개가 집적된 경우와 렌즈의 형태가 단순한 층 형태보다 얼마나 광 추출 효율 향상에 기여하는지를 비교하고자 렌즈와 같은 두께를 가지는 단순한 층을 LED 위에 집적 했을 경우의 광 추출 효율에 대해 계산해 보았다.

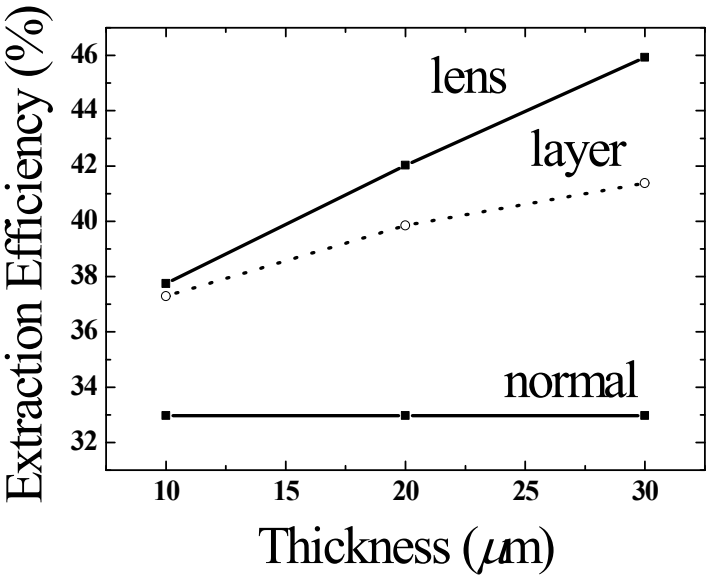


그림 1. 렌즈 두께의 변화에 따른 광 추출 효율의 변화

계산 결과, 렌즈가 없는 일반적인 LED 구조의 경우보다 렌즈를 집적시킨 LED 구조의 광추출 효율이 향상됨을 확인 할 수 있었다. 또한 렌즈를 집적시킨 LED 구조에서 렌즈의 두께가 증가함에 따라, 즉 렌즈의 곡률반경이 감소함에 따라 광 추출 효율은 점점 증가 하였다. 그리고 그래프를 통해 알 수 있듯이 같은 두께에서 렌즈 형태가 층 형태보다 더욱더 크게 광 추출 효율 향상에 기여함을 알 수 있었다.

다음으로 아래그림과 같이 마이크로 렌즈가 집적된 LED 구조에 대해서 광추출 효율을 계산해 보았다.

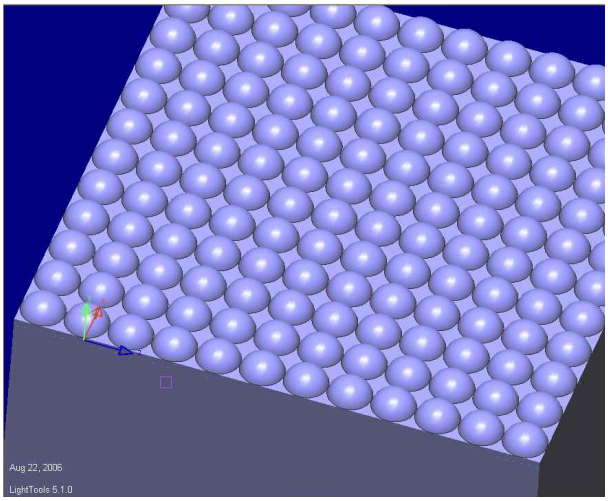


그림 2. 마이크로 렌즈가 집적된 LED 구조

아래 그림은 렌즈 두께를 10 μm로 고정한 상태에서, 렌즈의 직경을 20~40 μm로 변화시켜 가면서 계산해 본 결과이다.

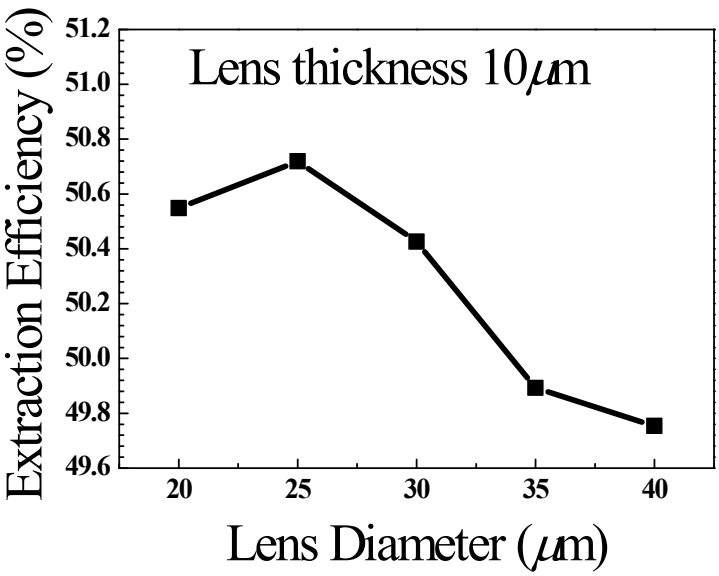


그림 3. 렌즈 직경 변화에 따른 광추출 효율

또한 아래 그림과 같이 패키지된 LED 구조에 대한 전산모사를 통해 출력 빛의 방사패턴을 각도에 따라 계산하여 보았다.

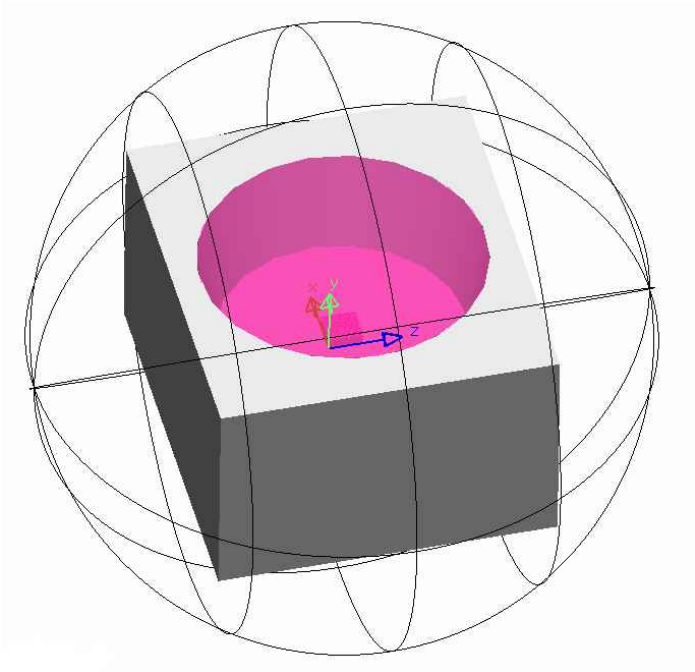


그림 4. 패키지된 LED 구조

전산모사 결과, 아래그림과 같이 마이크로 렌즈가 집적된 LED 구조가 일반 LED 구조에 비해 전면발광이 증가함을 확인하였다.

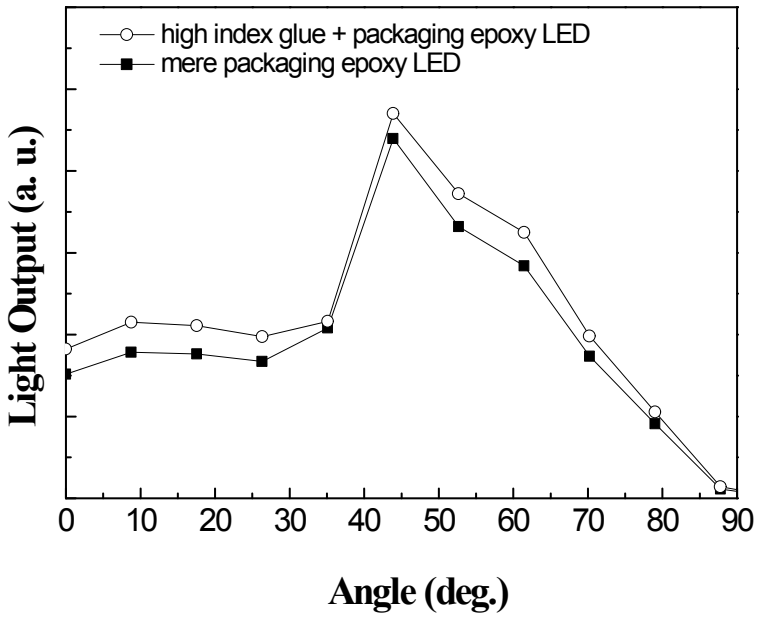


그림 5. 패키지된 LED 구조에 대한 전산모사 결과

저작물 이용 허락서

학 과	광기술공학과	학번	20077219	과정	석사
성 명	한글 홍 준 희 한문 洪 俊 熹 영문 Jun-Hee Hong				
주 소	광주광역시 남구 주월동 426-55번지				
연락처	E-mail : jjunee7@hanmail.net				
논문제목	한글 나노 구조로 패턴된 InGaN 계열 발광다이오드의 광추출 효율 증가				
	영문 Enhancement of Light Extraction in InGaN-based Light-Emitting Diode Patterned with Nano Structures				

본인이 저작한 위의 저작물에 대하여 다음과 같은 조건 아래 조선대학교가 저작물을 이용할 수 있도록 허락하고 동의합니다.

- 다 음 -

1. 저작물의 DB구축 및 인터넷을 포함한 정보통신망에의 공개를 위한 저작물의 복제, 기억장치에의 저장, 전송 등을 허락함.
2. 위의 목적을 위하여 필요한 범위 내에서의 편집과 형식상의 변경을 허락함. 다만, 저작물의 내용변경은 금지함.
3. 배포・전송된 저작물의 영리적 목적을 위한 복제, 저장, 전송 등은 금지함.
4. 저작물에 대한 이용기간은 5년으로 하고, 기간종료 3개월 이내에 별도의 의사 표시가 없을 경우에는 저작물의 이용기간을 계속 연장함.
5. 해당 저작물의 저작권을 타인에게 양도하거나 출판을 허락을 하였을 경우에는 1개월 이내에 대학에 이를 통보함.
6. 조선대학교는 저작물 이용의 허락 이후 해당 저작물로 인하여 발생하는 타인에 의한 권리 침해에 대하여 일체의 법적 책임을 지지 않음.
7. 소속 대학의 협정기관에 저작물의 제공 및 인터넷 등 정보통신망을 이용한 저작물의 전송・출력을 허락함.

동의여부 : 동의(O) 반대( )

2009년 2월

저작자: 홍 준 희 (인)

조선대학교 총장 귀하